Innovating Energy Technology

富士 IGBT モジュール アプリケーション マニュアル

富士電機株式会社

2015 年 3 月
RH984c

URL http: //www.fujielectric.co.jp/products/semiconductor/

目　次

第 10 章　IGBT モジュールの EMC 設計

第 11 章　パワーモジュールの信頼性

ー 第 1 章 ー

構造と特徴

目次			ページ

はじめに

モータ可変速駆動装置や電算機の無停電電源装置などに用いられる IGBT（JEDEC 登録名称、インシュレーテッド・ゲート・バイポーラ・トランジスタ）モジュールは近年の省エネ・装置の小型・軽量化に対する要求の高まりとともに急速な発展を遂げています。IGBT はパワーMOSFET の高速スイッチング性能とバイポーラトランジスタの高電圧・大電流処理能力とを合わせ持った素子として、今後一層の発展が期待されています。

1　素子構造の変遷

ゲートに正の電圧を印加すると n 型のチャネルが形成される（n チャネル型）IGBT はパワーMOSFET のドレイン側に p^+層を追加した構造となっており、ベース層の伝導度変調を用いて大電流での低抵抗化が可能な素子です。

IGBT の構造は表面のゲート構造、ベース層を形成するバルク構造に大別することができます。表面のゲート構造にはウェーハ表面、すなわちチップ表面にゲートを形成するプレーナゲート構造とウェーハの中に溝を掘ってゲートを形成するトレンチゲート構造の 2 種類があります。一方、バルク構造にはオフ時に空乏層がコレクタ側に接触するパンチスルー（Punch Through）型とそれに接触しないノンパンチスルー（Non Punch Through）型に大きく分けることができます。

図 1-1 に n チャネル型 IGBT の構造比較を示します。

富士電機は IGBT の製品化を 1988 年から始め、市場に供給してきました。当時の IGBT はプレーナゲート型パンチスルーIGBT が主流でした。

当時のパンチスルー型 IGBT はエピキャシタルウェーハを用いる IGBT で、コレクタ側からキャリアを高注入することで低オン電圧を実現していました。同時にターンオフ時には n ベース層（n ドリフト層）に高注入されたキャリアを速やかに消去する必要があるため、ライフタイムコントロール技術を適用しています。これにより低オン電圧と低いターンオフスイッチング損失(Eoff)を実現させていました。しかしながらライフタイムコントロール技術を適用した場合では高注入のキャリアをライフタイムコントロール技術で抑制しているため、特性改善に限界がありました。その上ライフタイムコントロール技術を適用した場合、オン電圧特性のバラツキが生じるため、近年要求の高まってきた並列使用による大容量化等に対するデメリットが有りました。

これらの課題を打開する為に、ノンパンチスルー型 IGBT が開発されました。ノンパンチスルー型 IGBT は、コレクタ(p^+層)の不純物濃度コントロールによりキャリアの注入効率を抑制するとともに、n ベース層（n ドリフト層）の厚さを薄くして輸送効率を高くしています。ノンパンチスルー型 IGBT ではエピタキシャルウェーハを用いず、FZ（Float Zone）ウェーハを用いることができるため、結晶欠陥の影響を受けにくいという利点を持っています。一方で低オン電圧を達成するためには、高輸送効率化する必要があり、n ベース層の厚さ、すなわちチップ厚を薄くする技術が必要でした。富士電機ではウェーハの薄厚化技術を開発し、特性改善に貢献してきました。

更なる特性改善のためには、より薄いチップ厚を持った IGBT が必要となりますが、チップ厚の大部分を n ベース層の厚さが占めるため、その厚さを薄くすると所定の電圧保持が不可能になります。この特性改善を阻む要因を打破した構造が FS（Field Stop）構造です。FS 構造とは、n ベース層（n ドリフト層）に濃度が高い FS 層を設けた構造です。この構造を採用することで更なる特性改善が可能となりました。

また富士電機は IGBT の特性改善に不可欠な技術として表面構造の微細化も併せて進めて来ました。IGBT 素子はセルと呼ばれる IGBT の基本構造が多数配置される構造によって形成されています。IGBT セル数が多いほど低オン電圧化が実現できます。それゆえウェーハ表面に平面的に IGBT セルを作る構造（プレーナ構造）からシリコン表面にトレンチ（溝）を形成し 3 次元的にゲート構造を形成するトレンチ構造へと表面構造も移り変わってきました。

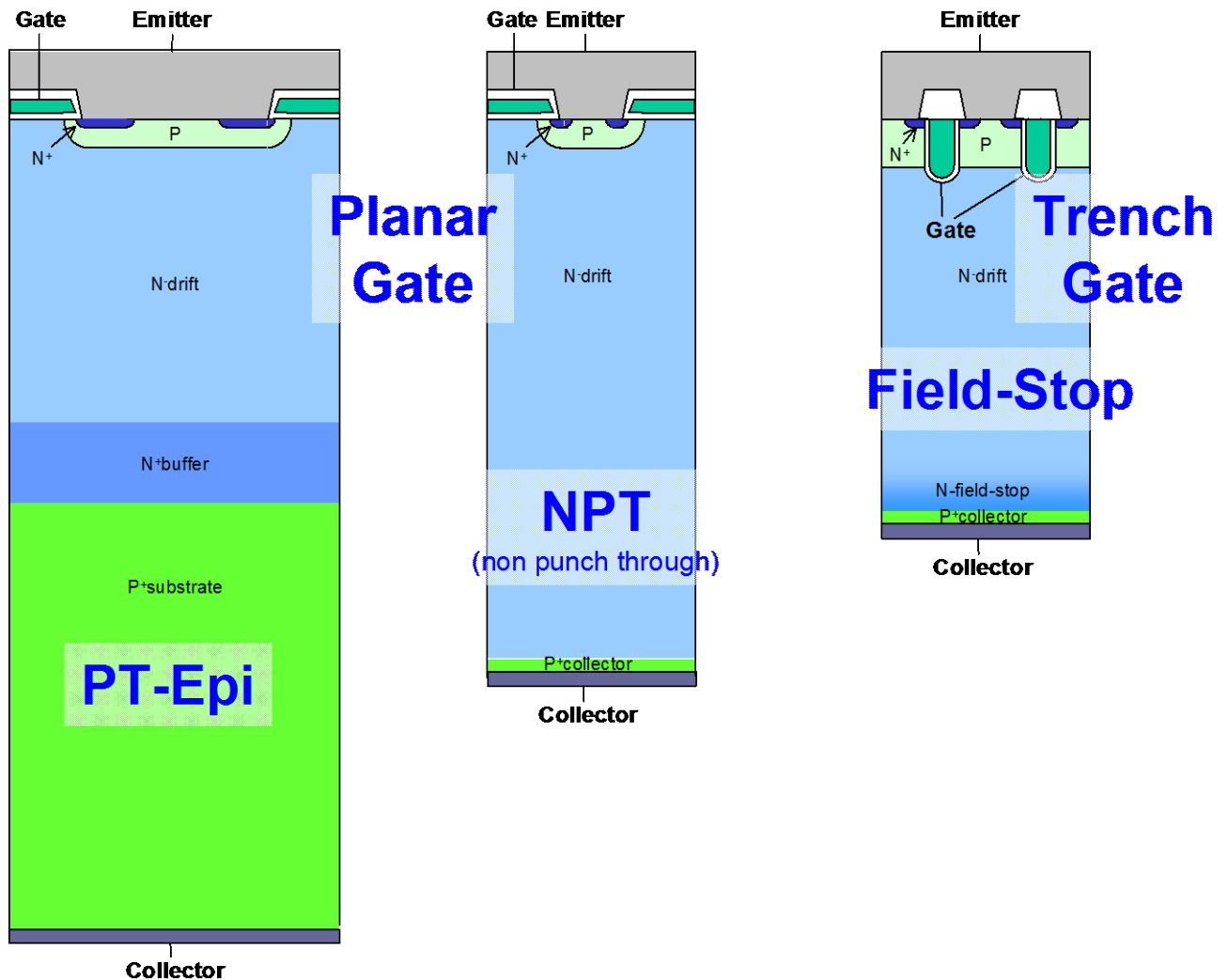
このように、バルク構造、表面構造に様々な技術を適用することで、特性改善を図ってきました。

(a) パンチスルー型　　(b) ノンパンチスルー型　　(c) フィールドストップ型

図 1-1　IGBT の構造比較

2　モジュール構造

図 1-2, 1-3 に代表的な IGBT モジュールの構造を示します。図 1-2 に示す端子台一体構造モジュールは、ケースと外部電極端子が一体に成型された構造の採用により、部品点数の削減及び内部配線インダクタンスの低減を図り、また DCB（Direct Copper Bonding）基板の採用により低熱抵抗及び高抗折強度を有す 高信頼性製品を実現しました。

図 1-3 に示すワイヤ端子接続構造モジュールは、主端子をはんだ付けにて DCB 基板に接合するのではなく、ワイヤで接合する構造を取っています。これにより、パッケージ構造の簡易化・小型化・薄厚化・軽量化・組立工数の削減を実現しました。

さらに、IGBT や FWD チップを適切に配置させることにより効果的な熱分散を可能にする工夫や、上下アームの IGBT 素子を均等に配置することでターンオン時の過渡電流バランスを均等化し、ターンオン損失の増加が起こらない工夫なども行っています。

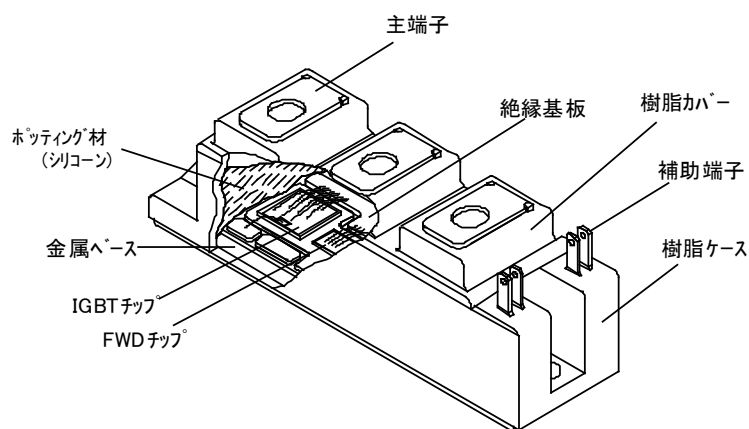



図 1-2　端子台一体構造 IGBT モジュール

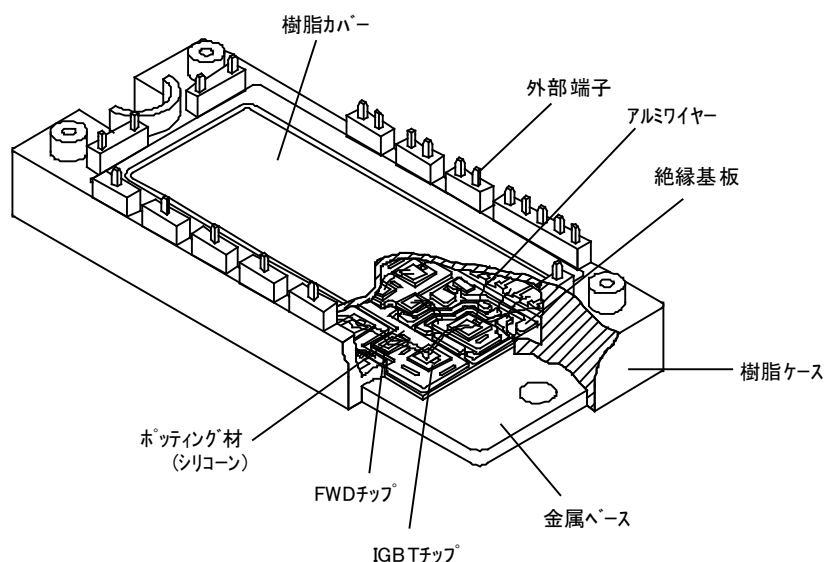



図 1-3　ワイヤ端子接続構造 IGBT モジュール

3　IGBT モジュールの回路構成

表 1-1 に IGBT モジュールの回路構成例を示します。

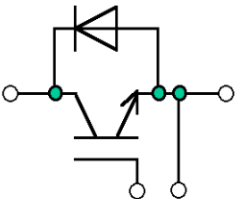
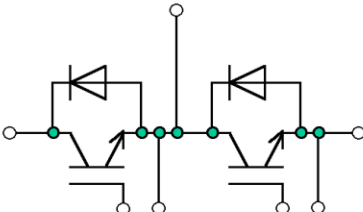
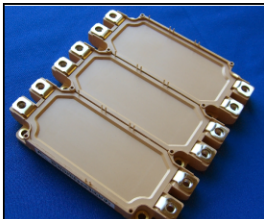
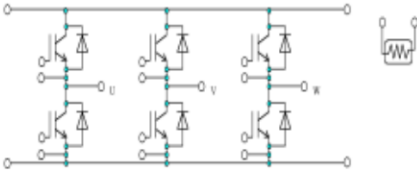
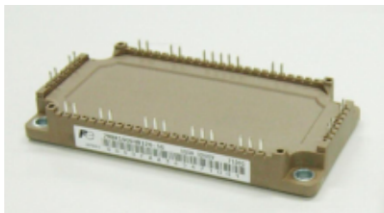
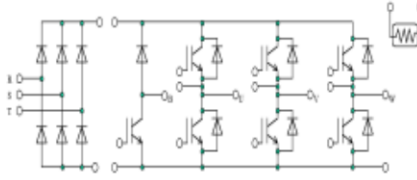
表 1-1　IGBT モジュールの回路構成例

名 称	IGBTモジュールの例		特徴
	外観	等価回路	
1in1			製品の中にIGBTとFWDが各1個内蔵された製品。電流定格の大きな領域の製品で、並列接続して更に大容量の領域に適用されることも多い。
2in1			製品の中にIGBTとFWDが各2個内蔵された製品。3台一組として使用してPWMインバータを構成するのが一般的。また電流定格の大きい領域の製品を並列使用することも多い。
6in1			製品の中にIGBTとFWDが各6個内蔵された製品。温度検出用のサーミスタタイプもある。本製品1台でPWMインバータを構成するのが一般的。また並列使用に適したEconoPACK+TMも系列化されている。
7in1			7in1とは製品の中にインバータ部とブレーキ部をあわせてIGBTとFWDが各7個内蔵された製品。PIMとは上記7in1に加えてコンバータ部を内蔵した製品。製品によっては温度検出用のサーミスタを搭載したタイプもある。

表 1-1 に示したように IGBT モジュールには基本的に 1in1，2in1，6in1，PIM(7in1)の 4 種類が存在し、それぞれのタイプに特徴があります。本表には回路構成も記載していますので、素子選定の際の参考としてください。

4　過電流制限機能

IGBT の実際の使用上、装置の短絡事故等により IGBT に過電流が流れる場合があり、この過電流が流れ続けると素子自身に急激な温度上昇が起こり永久破壊になります。通常、この過電流の流れ始めから破壊に至るまでの時間を「短絡耐量」として表現します。そして短絡耐量は電源電圧が低いほど、過電流が小さい程、その短絡耐量は高く（長く）なります。すなわち短絡時のエネルギーが小さいほど短絡耐量は高くなります。

IGBT ではゲートーエミッタ間に印加されているゲート電圧にも依存しますが､印加短絡事故時等の過電流を定格電流の数倍に IGBT 自身が制限するように設計されており、過電流検出後に十分保護がかけられる 高い短絡耐量を実現しています。

5　ＲｏＨＳ指令について

RoHS（Restriction of the Use of Certain Hazardous Substances in Electrical and Electronic Equipment）指令とは EU（欧州連合）が 2006 年 7 月 1 日に施行した有害物質規制のことであり、電気電子機器への特定有害物質の含有を禁止することを示します。

規制対象となっているのは，Pb（鉛），Cd（カドミウム），Cr6＋（6 価クロム），Hg（水銀），PBB（ポリブロモビフェニル），PBDE（ポリブロモジフェニルエーテル）の 6 物質であり、これら 6 種類の有害物質を含有した製品は EU 内では販売できないこととなりました。

IGBT モジュールの RoHS 対応に対して特に関連性が深いものが各チップ、DCB を接続するための半田中に含まれる鉛（Pb）です。富士電機では Pb フリー半田を用いて RoHS 規制に対応して製品化を実施しています。

6　安全規格：ＵＬ認定について

北米を代表とした UL の安全性に関する規制を要求する地域では、様々な機器が市場で使用される場合にはその機器に使用される部品に対して UL の認証が必要となります。

富士電機の IGBT モジュールに関しての UL 認定は UL1557 としています｡また認定機種については下記より確認いただけます。

http://database.ul.com/cgi-bin/XYV/template/LISEXT/1FRAME/index.htm

本ウェブサイトの　UL File Number　に　“e82988”　を入力して検索していただきますと、現在 UL 認定を受けています機種群の一覧が表示されます。

ー 第 2 章 ー

用語と特性

目次		ページ

本章では、IGBT モジュールに関する用語および特性について説明します。

1　用語説明

以下に、仕様書中等に使用されている様々な用語について説明します。

表2-1　最大定格（Maximum Ratings）

用語	記号	定義 及び、説明 （条件は各製品の仕様書を参照ください。）
ｺﾚｸﾀｰｴﾐｯﾀ間電圧 (Collector-Emitter voltage)	V_{CES}	ｹﾞｰﾄｰｴﾐｯﾀ間を短絡した状態でｺﾚｸﾀｰｴﾐｯﾀ間に印加できる最大電圧
ｹﾞｰﾄｰｴﾐｯﾀ間電圧 (Gate-Emitter voltage)	V_{GES}	ｺﾚｸﾀｰｴﾐｯﾀ間を短絡した状態でｹﾞｰﾄｰｴﾐｯﾀ間に印加できる最大電圧（通常 ±20V max.）
ｺﾚｸﾀ電流 (Collector current)	Ic	ｺﾚｸﾀ電極に許容される最大直流電流
	Ic pulse	ｺﾚｸﾀ電極に許容される最大ﾊﾟﾙｽ電流
	－Ic	内蔵ﾀﾞｲｵｰﾄﾞに許容される最大直流順電流
	－Ic pulse	内蔵ﾀﾞｲｵｰﾄﾞに許容される最大ﾊﾟﾙｽ順電流
最大損失 (Collector Power Dissipation)	Pc	1素子当りのIGBTに許容される最大電力損失
接合部温度 (Junction temperature)	Tj	素子に異常を引き起こさず動作できる最大ﾁｯﾌﾟ温度 （装置での最悪状態において、この値を超えない設計が必要）
連続動作時接合部温度 (Operating Junction temperature)	$Tj_{(op)}$	素子を連続的に動作させることが可能な接合部の温度
ケース温度 (Case temperature)	Tc	IGBTのｹｰｽ温度(通常、IGBTあるいは内蔵ﾀﾞｲｵｰﾄﾞ直下の銅ベース下面の温度、詳しくは第６章を参照ください)
保存温度 (Storage temperature)	T_{stg}	電極に電気的負荷をかけずに保存、又は輸送できる温度範囲
FWD－電流二乗時間積 (FWD－I2T)	I^2t	素子破壊しない範囲で許容される過電流のｼﾞｭｰﾙ積分値。過電流は商用正弦半波(50,60Hz), 1ｻｲｸﾙで規定
FWD－尖頭ｻｰｼﾞ順電流 (FWD－IFSM)	IFSM	素子破壊しない範囲で許容される1ｻｲｸﾙ以上の商用正弦半波(50,60Hz)電流のﾋﾟｰｸ値
絶縁耐圧 (Isolation voltage)	V_{iso}	電極を全て短絡した状態で、電極と冷却体取付面間に許容される正弦波電圧の最大実効値
締付けﾄﾙｸ (Screw Torque)	Mounting	所定のﾈｼﾞで素子と冷却体（ﾋｰﾄｼﾝｸ）を締付ける際の最大ﾄﾙｸ値
	Terminal	所定のﾈｼﾞで端子と外部配線を締付ける際の最大ﾄﾙｸ値

注：最大定格として記載されている値は、いかなる場合もこれを超えてはなりません。

富士電機株式会社

表2-2　電気特性（Electrical characteristics）

用語		記号	定義 及び、説明 (条件は各製品の仕様書を参照ください。)
静特性	ｺﾚｸﾀｰｴﾐｯﾀ間遮断電流 (Zero gate voltage Collector current)	I_{CES}	ｹﾞｰﾄ(以下G)－ｴﾐｯﾀ(以下E)間を短絡した状態で、ｺﾚｸﾀ(以下C)－E間に指定の電圧を印加したときのC-E間の漏れ電流
	ｹﾞｰﾄｰｴﾐｯﾀ間漏れ電流 (Gate-Emitter leakage current)	I_{GES}	C－E間を短絡した状態で、G－E間に指定の電圧を印加したときのG-E間の漏れ電流
	ｹﾞｰﾄｰｴﾐｯﾀ間しきい値電圧 (Gate-Emitter threshold voltage)	VGE(th)	指定C-E間電流(以下、ｺﾚｸﾀ電流)とC－E間電圧(以下、VCE)におけるG－E間電圧(以下、VGE)(C-E間に微小電流が流れ始めるVGE値、IGBTがオンし始めるVGEの尺度として用いられます)
	ｺﾚｸﾀｰｴﾐｯﾀ間飽和電圧 (Collector-Emitter saturation voltage)	VCE(sat)	指定のVGEにおいて定格のｺﾚｸﾀ電流を流した時のVCE値(通常、VGE =15V,損失を計算する際に重要な値)
	入力容量 (Input capacitance)	Cies	C-E間を交流的に短絡した状態で、G-E間及びC-E間に指定の電圧を印加した時のG-E間容量
	出力容量 (Output capacitance)	Coes	G-E間を交流的に短絡した状態で、G-E間及びC-E間に指定の電圧を印加した時のC-E間容量
	帰還容量 (Reverse transfer capacitance)	Cres	E接地で、G-E間に指定の電圧を印加した時のC-G間容量
	ﾀﾞｲｵｰﾄﾞ順電圧 (Forward on voltage)	VF	内蔵ﾀﾞｲｵｰﾄﾞに指定の順方向電流(通常定格電流)を流したときの順方向電圧（VCE(sat)と同じく損失を計算する際に重要な値）
動特性 （詳細は図2-5を参照ください）	ﾀｰﾝｵﾝ時間 (Turn-on time)	ton	IGBTのﾀｰﾝｵﾝ時にVGEがOVに上昇してから、VCEが最大値の10%に下降するまでの時間
	立上り時間 (Raise time)	tr	IGBTのﾀｰﾝｵﾝ時にｺﾚｸﾀ電流が最大値の10%に上昇した時点から、VCEが最大値の10%に下降するまでの時間
		tr(i)	IGBTのﾀｰﾝｵﾝ時にｺﾚｸﾀ電流が最大値の10%に上昇した時点から、90%に到達するまでの時間
	ﾀｰﾝｵﾌ時間 (Turn-off time)	toff	IGBTのﾀｰﾝｵﾌ時にVGEが最大値の90%に下降した時点から、ｺﾚｸﾀ電流が下降する電流の接線上で10%に下降するまでの時間
	立下り時間 (Fall time)	tf	IGBTのﾀｰﾝｵﾌ時にｺﾚｸﾀ電流が最大値の90%から、下降する電流の接線上で10%に下降するまでの時間
	逆回復時間 (Reverse recovery time)	trr	内蔵ﾀﾞｲｵｰﾄﾞの逆回復電流が消滅するまでに要する時間
	逆回復電流 (Reverse recovery current)	Irr (Irp)	内蔵ﾀﾞｲｵｰﾄﾞの順方向電流遮断時に逆方向に流れる電流のﾋﾟｰｸ値
逆ﾊﾞｲｱｽ安全動作領域 (Reverse Bias Safe Operation Area)		RBSOA	ﾀｰﾝｵﾌ時に指定の条件にてIGBTを遮断できる電流と電圧の領域(この領域を越えて使用すると素子が破壊する可能性が有ります)
ｹﾞｰﾄ抵抗 (Gate-resistance)		R_G	ｹﾞｰﾄ直列抵抗値（標準値はｽｲｯﾁﾝｸﾞ時間の測定条件に記載）
ｹﾞｰﾄ充電電荷量 (Gate charge capacity)		Qg	IGBTをﾀｰﾝ･ｵﾝさせるためにG-E間に充電される電荷量

表2-3　熱特性（Thermal resistance characteristics）

用語	記号	定義 及び、説明 (条件は各製品の仕様書を参照ください。)
熱抵抗 (Thermal resistance)	Rth(j-c)	IGBTあるいは内蔵ﾀﾞｲｵｰﾄﾞのﾁｯﾌﾟ･ｹｰｽ間の熱抵抗
	Rth(c-f)	ｻｰﾏﾙｺﾝﾊﾟｳﾝﾄﾞを用いて推奨ﾄﾙｸ値にて素子を冷却体に取付けた状態でのｹｰｽ－冷却体間の熱抵抗

表2-4　サーミスタ特性（Thermistor characteristics）

用語	記号	定義 及び、説明 (条件は各製品の仕様書を参照ください。)
サーミスタ抵抗 (Resistance)	Resistance	指定温度でのｻｰﾐｽﾀ端子間の電気抵抗値
B値 (B value)	B	抵抗－温度特性において任意の２温度間での抵抗変化の大きさを表す定数

2 IGBT モジュールの特性

6MBI100VB-120-50 (1200V/100A 素子,第 6 世代 IGBT モジュール) を例に取り、仕様書等に記載されている IGBT の種々の特性についての説明を以下に示します。

2.1 静特性

V シリーズ IGBT：6MBI100VB-120 を例に V_{CE} －Ic 特性(一般的に出力特性と呼ばれる)の V_{GE} 依存性を図 2-1, 図 2-2 に示します。この特性は IGBT がオンしている時のドロップ電圧(V_{CE})と電流(Ic)の関係を示すもので、オン時に IGBT に発生する損失となります。従って V_{CE} が低い程、発生損失が小さくなりますが、この特性は温度(Tj), VGE によって変化しますので、これらの特性をよく考慮した上で装置設計を行なうようようお願いします。

一般的には V_{GE}＝15V において、装置で発生する最大出力電流≦素子の Ic 定格電流値以下で使用することを推奨いたします。

尚、図 2-3 は図 2-1 のデータを V_{CE} - V_{GE} 特性の Ic 依存性に置き換えたグラフで､VCE(損失)が急激に増える限界の VGE の目安を読み取ることが出来ます。

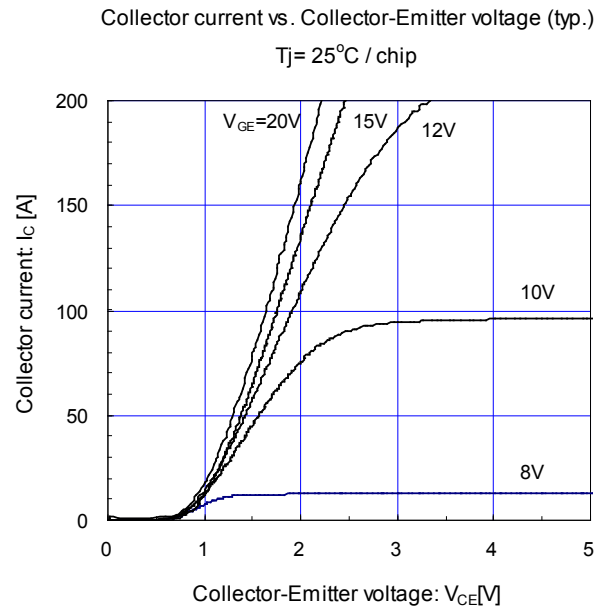



図 2-1　$V_{CE(sat)}$－I_C 特性（Tj=25℃）

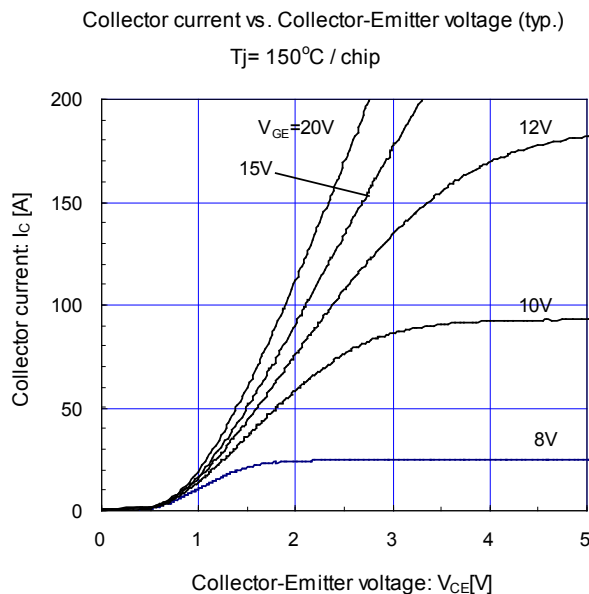



図 2-2　$V_{CE(sat)}$－I_C 特性（Tj=150℃）

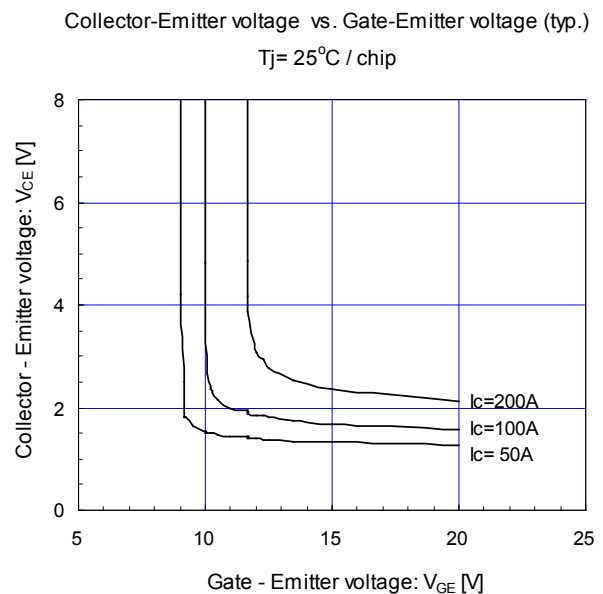



図 2-3　$V_{CE(sat)}$－I_C 特性（Tj=25℃）

富士電機株式会社

2.2　スイッチング特性

　IGBT は一般的にスイッチング用途に使用されるため、ターンオン，ターンオフする時のスイッチング特性を十分に理解しておくことが重要です。またこの特性は種々なパラメータによって変化するため、これらも考慮に入れて装置の設計を行なう事が必要です。

図 2-4　　スイッチング特性測定回路

　このスイッチング特性は、スイッチング時間とスイッチング損失の二つに大別することができます。これらのスイッチング特性は図 2-4 に示されるチョッパ回路で測定する事が出来ます。

　まず表 2-2(動特性項目)に記載のスイッチング時間 t_{on} , t_r , $t_r(i)$, t_{off} , t_f , t_{rr} , I_{rr} の７項目は、図 2-5 に示した概略波形にしたがって定義されます。

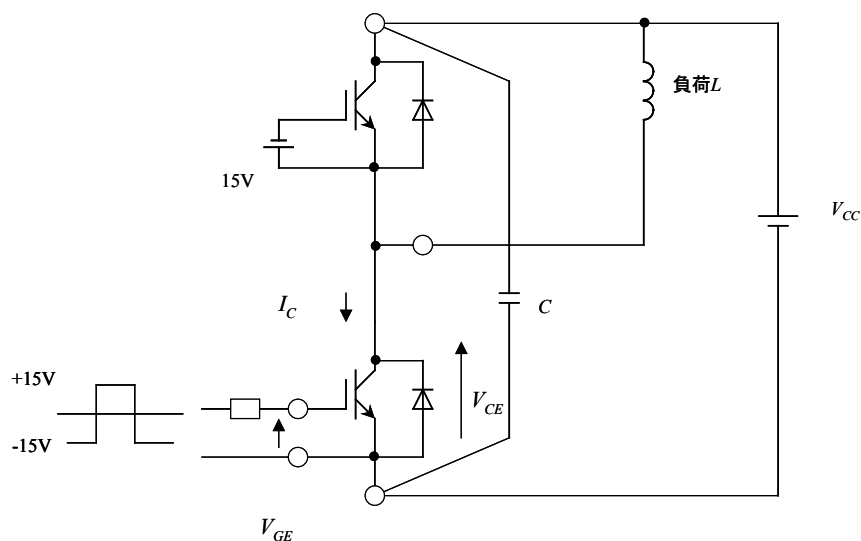
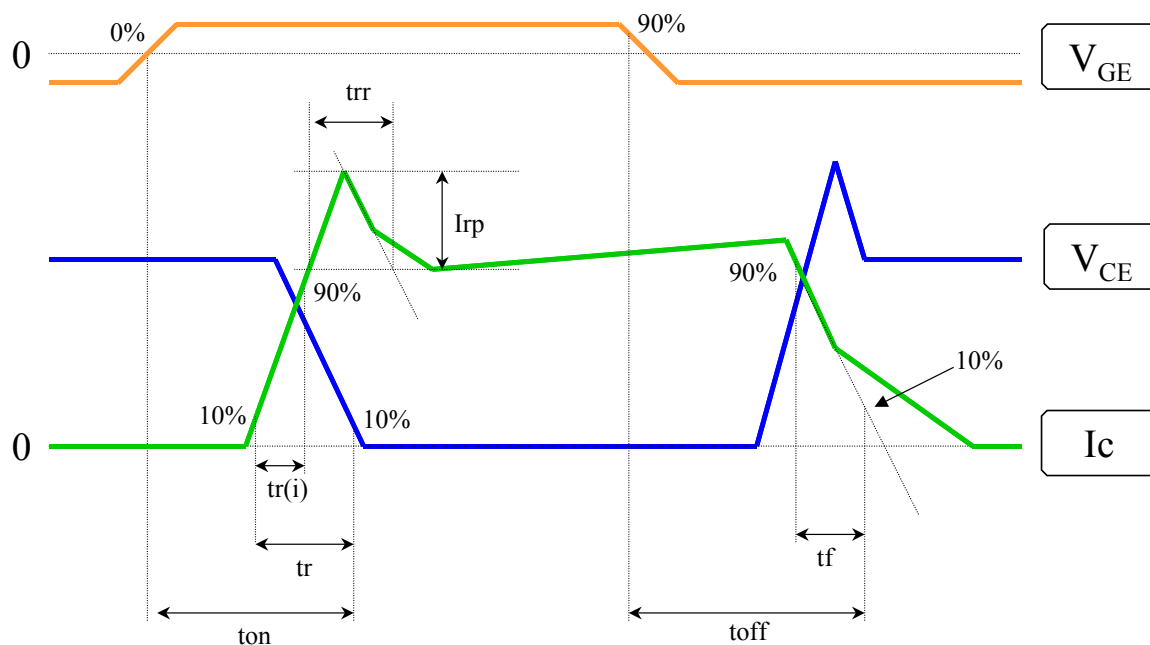



図 2-5　　スイッチングタイムの定義

　これらのスイッチング時間とコレクタ電流の関係を図 2-6, 7, 16 、スイッチング時間とゲート抵抗の関係を図 2-8 に示します。この様にスイッチング時間はコレクタ電流、温度(Tj)、ゲート抵抗 R_G によって変化しますので装置の設計の際には充分に考慮をお願いします。例えばスイッチング時間(特に t_{off})が長くな

る条件(R_G が大きい等)で使用しますと、デッドタイム不足による直列アーム短絡（片方の IGBT がオフする前にもう一方の IGBT がオンして過大な電流が流れる現象であり、詳しくは第 4 章を参照ください）等の不具合を起こし、素子が破壊する可能性があります。一方 t_f が短すぎる条件(R_G が小さすぎる等が原因)で使用しますと過渡的な電流変化（dIc/dt）が大きくなりますので、これにより回路のインダクタンス（Ls）によるスパイク電圧（=Ls×dIc/dt）が発生します。このスパイク電圧が印加電圧に上乗せされるため、RBSOA(本章 2.4 を参照ください)を超えて素子が破壊する場合もあります。したがって装置設計の際にはコレクタ電流、温度(Tj)、ゲート抵抗 R_G などを充分に考慮して、上記の不具合が発生しないように設計してください。

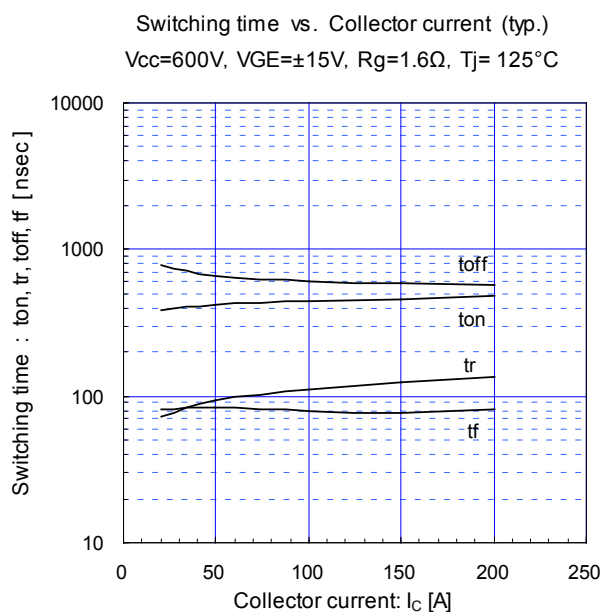



図 2-6　スイッチングタイムーI_C 特性（Tj=125℃）

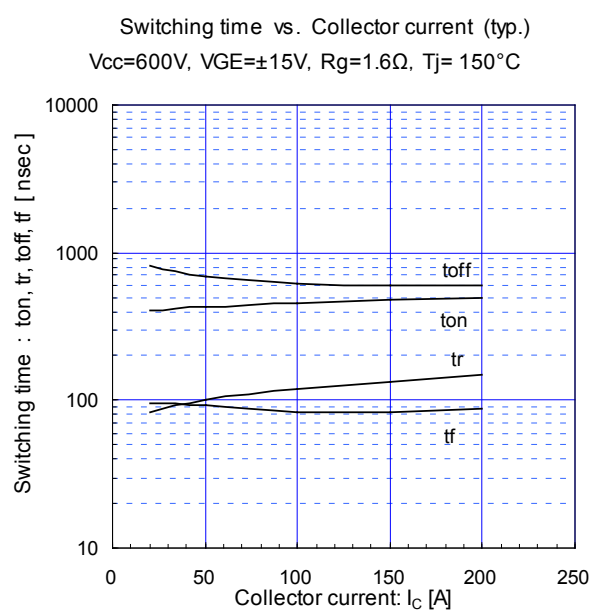



図 2-7　スイッチングタイムーI_C 特性（Tj=150℃）

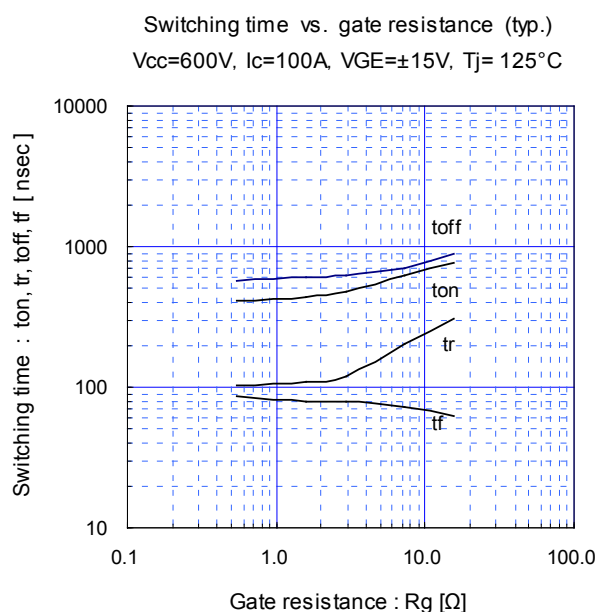



図 2-8　スイッチングタイムーR_G 特性（Tj=125℃）

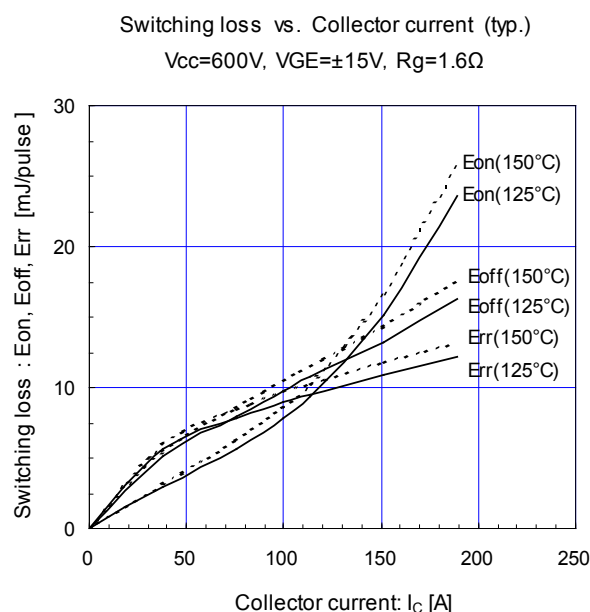



図 2-9　スイッチング損失ーI_C 特性

一方スイッチング損失（E_{on}, E_{off}, E_{rr}）は、IGBT がスイッチングする際(ターンオン,オフ時)に発生します。この特性は図 2-9,10 に示す様に温度(Tj),Ic , R_G で変化します。特に R_G の選定は重要で、大きすぎるとスイッチング損失が大きくなる上、前述のデッドタイム不足による直列アーム短絡を起こしやすくなります。逆にスイッチング損失を下げるために R_G を小さくする場合は、前述の急激なスパイク電圧（=Ls×dIc/dt）が発生するという問題を起こす可能性があります。ここから分かるように、R_G 選定においては主回路インダクタンス(Ls)の値が非常に重要です。この値が低ければ低い程、R_G 選定の検討が容易（R_G が小さくてもスパイク電圧が出にくい）になりますので、この Ls の値を出来るだけ小さく設計する事を推奨します。

図 2-10　スイッチング損失ーR_G 特性

尚、R_G の決定には IGBT の駆動回路の容量とのマッチングも考慮する必要がありますので、本章 2.3 の容量特性を使用して十分に検討を行った上で R_G の選定をお願いします。

2.3　容量特性

図 2-11 にゲートチャージ容量（Q_g）の特性を示します。この特性は、ゲートチャージ容量(Qg)に対するコレクターエミッタ間電圧（V_{CE}）とゲートーエミッタ間電圧（V_{GE}）の変化を示しています。

「Qg が増加する」ことは 「IGBT の G-E 間の容量に電荷が充電される」ことを表すため、Qg を充電すると V_{GE}(=Qg／C-E 間容量)が上昇し、IGBT がオンします。IGBT がオンすると V_{CE} がそれに伴いオン電圧まで下降します。このようにゲートチャージ容量 Qg は IGBT をドライブするために必要な電荷量を示しています。この特性はドライブ回路の電源容量を決定する際にご利用ください。

図 2-11　V_{CE},V_{GE}ーQ_g 特性

図 2-12 に IGBT の各接合容量の特性を示します。これらは図 2-13 に示す様に、C_{ies} はゲートーエミッタ間の入力容量, C_{oes} はコレクターエミッタ間の出力容量, C_{res} はコレクターゲート間の帰還容量のことです。これらの特性は Q_g と共にドライブ回路設計の際にご使用ください。

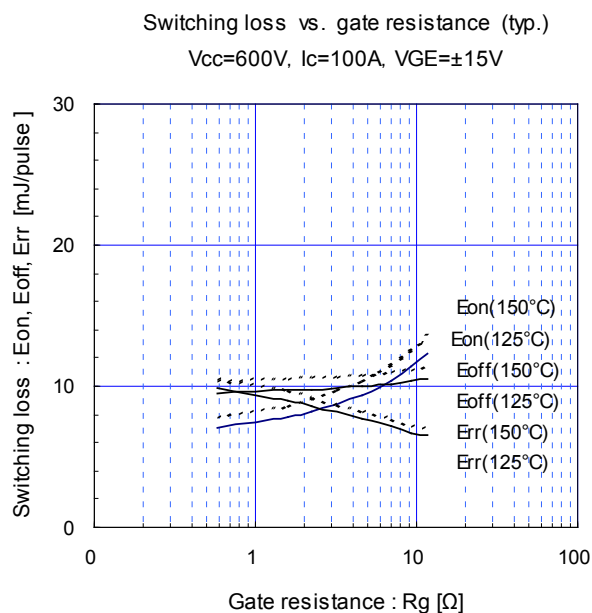
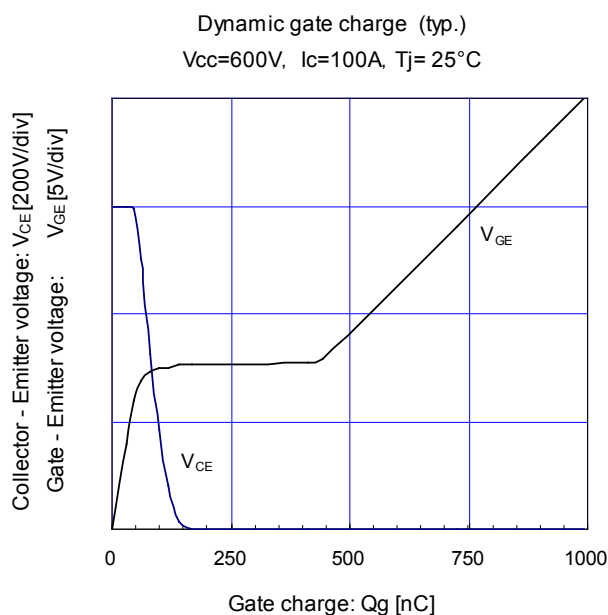
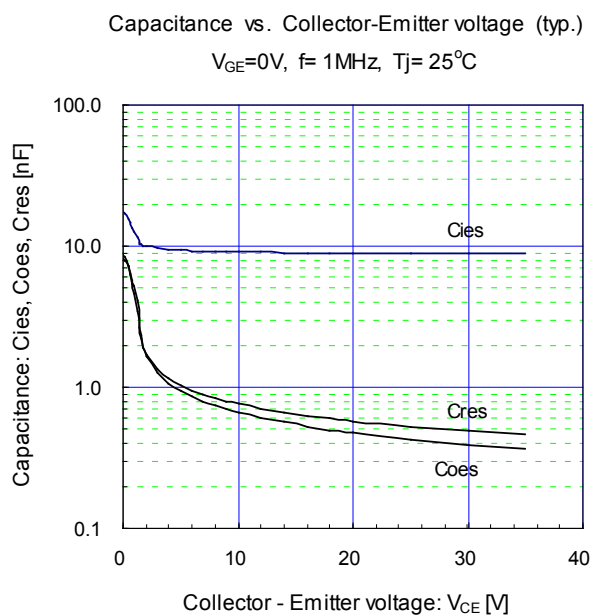



図 2-12　接合容量－V_{CE} 特性

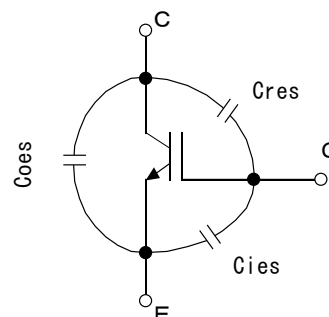



図 2-13　接合容量

2.4　逆バイアス安全動作領域（RBSOA）

IGBT がターンオフする際、安全に動作する V_{CE} －I_C の動作範囲を逆バイアス安全動作領域（RBSOA：Reverse Bias Safe Operating Area）と言い、図 2-14 示す範囲で示されます。ターンオフ時の V_{CE}－I_C の動作軌跡がこの RBSOA の領域に納まるようにスナバ回路の設計をする必要があります。

なお、短絡電流遮断時の安全動作領域 SCSOA (Short Circuit Safe Operation Area)については、シリーズごとに異なりますので、そのシリーズのテクニカルデータを参照願います。

Reverse bias safe operating area (max.)
+VGE=15V,-VGE = 15V, RG = 1.6Ω ,Tj = 150°C

Collector-Emitter voltage : V_{CE} [V]

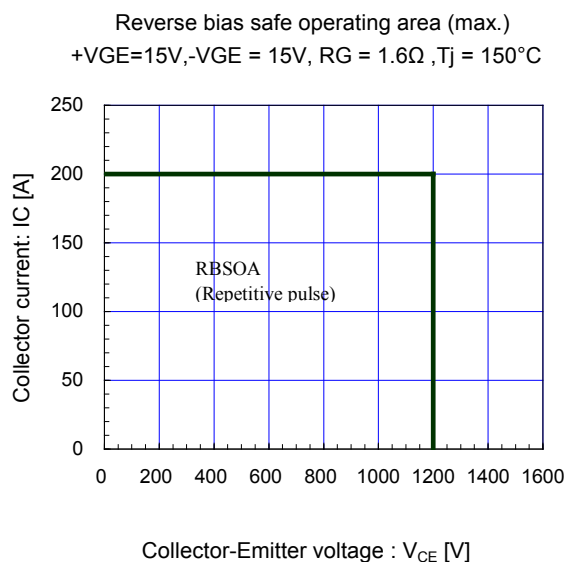



図 2-14　　逆バイアス安全動作領域(RBSOA)

2.5　内蔵ダイオード（FWD）の特性

IGBT モジュールでは、IGBT と逆並列に高速ダイオード(以下、FWD : Free　Wheeling　Diode)が接続され、モジュールに内蔵されています。この FWD は図 2-15 に示す V_FーI_F 特性と図 2-16 に示す逆回復特性（t_{rr} , I_{rr}）、及び図 2-9,10 に示す逆回復動作時のスイッチング損失（E_{rr}）特性を有しています。これらの特性は IGBT と同様 FWD に発生する損失計算に使用します。また FWD の特性はコレクタ電流，温度，R_G 等により変化するので注意が必要です。

図 2-15　V_FーI_F 特性

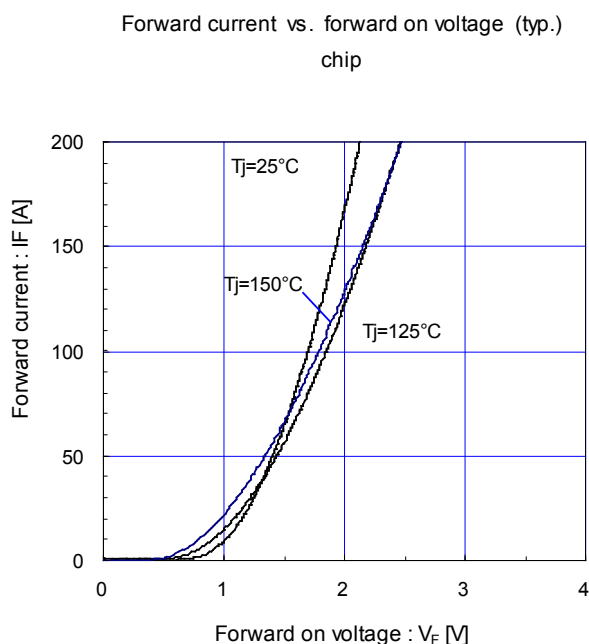
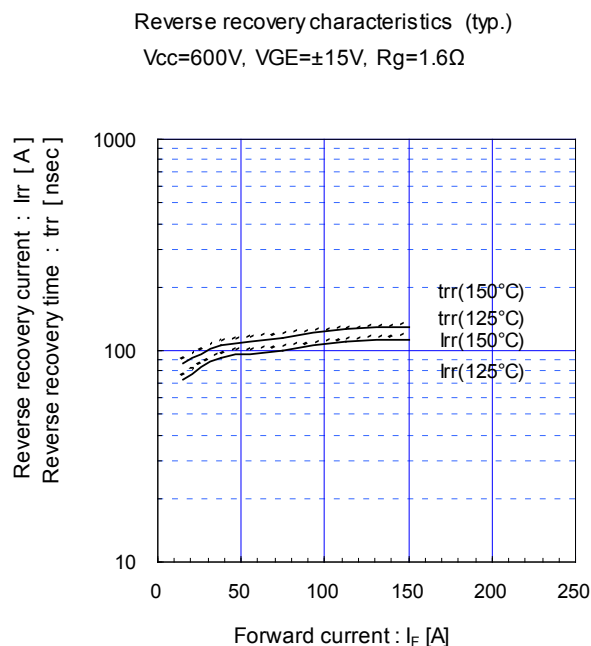



図 2-16　t_{rr} , I_{rr} ーI_F 特性

2.6　過渡熱抵抗特性

温度上昇の計算及び放熱フィンの設計に用いる過渡熱抵抗特性を図 2-17 に示します（この特性は IGBT,FWD 共に１素子当りの特性です）。

この熱抵抗とは熱解析等でよく使われる特性で、電気抵抗のオームの法則に酷似した公式 :「 温度差ΔＴ[℃]＝ 熱抵抗 Rth[℃/W]×エネルギー(損失)[W] 」で定義されます。

IGBT モジュールでは熱抵抗は IGBT，FWD の Tj を計算する際に使用します（詳細は第６章 放熱設計方法をご参照ください）。

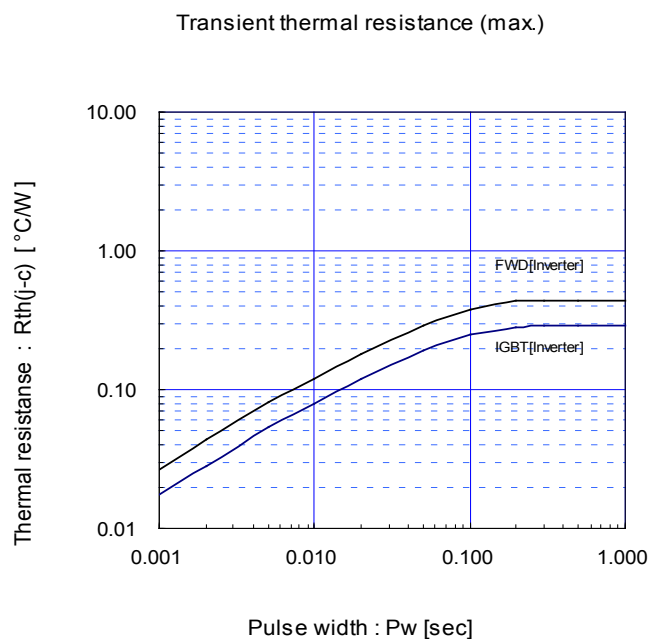



図 2-17　過渡熱抵抗特性

－ 第 ３ 章 －

適用上の注意事項

目次

本章では IGBT モジュールの取り扱い時、および装置への適用時の注意点を説明します。

1　IGBT モジュールの選定

IGBT モジュールを使用する場合、どのような電圧・電流定格の IGBT モジュールを選定すれば良いか考慮が必要です。この節では様々な注意点を項目毎に分け説明しています。

1.1　電圧定格

IGBT モジュールの電圧定格は、適用する装置の入力電源である商用電源電圧と密接な関係を持っています。この関係を表 3-1 に示しますので、この表を参考にして目的に応じた素子の選定をお願いします。

表3-1　商用電源電圧とIGBTモジュールの電圧定格の適用例

	地域		IGBTモジュールの電圧定格		
			600V	1200V	1700V
商用電源電圧（入力電圧AC）	アジア	日本	200V	400V, 440V	690V（産業用高圧電源、風力発電 等）
		韓国	200V, 220V	380V	
		中国	220V	380V	
	北米	アメリカ合衆国	120V, 208V, 240V	460V, 480V	
		カナダ	120V, 208V, 240V	575V	
	欧州	イギリス	230V	400V	
		フランス	230V	400V	
		ドイツ	230V	400V	
		ロシア	220V	380V	

1.2　電流定格

IGBT モジュールのコレクタ電流が大きくなると $V_{CE(sat)}$が上昇し、発生する定常損失が大きくなります。また、同時にスイッチング損失も増大し素子の発熱が大きくなります。

IGBT モジュールはその IGBT,FWD の接合部温度（Tj）が最大接合温度 Tj(max)以下となるように使用する必要があります。

この選定を誤ると素子破壊、或いは長期信頼性の低下を招くことがありますのでご注意ください。この様な観点から、IGBT モジュールの電流定格選定は非常に重要です。又、高周波スイッチング用途では、スイッチング損失の増大（スイッチング回数が多い程、総合のスイッチング損失が大きくなります）により発熱が大きくなるので注意が必要です。また基本的な IGBT モジュールの電流定格の選定基準はインバータ回路の交流出力電流実効値の√2 倍より大きくなるように選定するのが一般的です。しかしながら定格電流の選定に関しては、装置の運転条件や放熱条件に依存しますので、その装置での発生損失と温度上昇を確認した上で、電流定格の選定をお願いいたします。

2　静電気対策 及び ゲート保護

図 3-1　G-E 間オープン状態での IGBT の振る舞い

IGBT モジュールの V_{GE} の保証値は一般的に最大±20V です(保証値は仕様書に記載されていますので確認ください)。V_{GES} 保証値を超える電圧が IGBT の G-E 間に印加された場合、IGBT のゲートが破壊を起こす危険があります。したがって G-E 間には保証値内での電圧が印加されるようにしてください。特に IGBT のゲートは静電気などに対しては非常に弱く、以下に示す注意点を守って製品を取り扱うようお願いします。

1）モジュールを取り扱う際には、人体や衣服に帯電した静電気を高抵抗（1MΩ程度）アースで放電させた上で、接地された導電性マット上で作業をして下さい。

2）IGBT モジュールは端子（特に制御端子）部に直接触れずに、パッケージ本体を持って取り扱ってください。

3）IGBT 端子への半田付作業がある場合、ハンダゴテ、ハンダバスのリークによる静電気が IGBT に加わらないように、ハンダゴテ先等を十分低い抵抗で接地して下さい。

4）IGBT モジュールは、IC フォーム等の導電性材料で制御端子を静電対策した状態で出荷されています。この導電性材料は製品の電気的配線直前に取り外してください。

また、ゲートーエミッタ間がオープン状態でコレクターエミッタ間に電圧を印加すると、IGBT が破壊する可能性があります。

これはコレクタ電位の変化により図 3-1 に示すように電流（i）が流れてゲート電位が上昇し、IGBT がオンして、コレクタ電流が流れる事が原因で、このコレクタ電流によって IGBT が発熱し破壊に至る可能性があります。

製品が装置に組み込まれた時に、ゲート回路の故障、或いはゲート回路が正常に動作しない状態（ゲートがオープン状態）で主回路に電圧が印加されると上記の理由により IGBT は破壊することがあります。この破壊防止の為にゲートーエミッタ間には、10kΩ程度の抵抗（R_{GE}）を接続することを推奨いたします。

3 保護回路の設計

IGBT モジュールは、過電流・過電圧といった異常現象により破壊する可能性があります。したがって、そのような異常現象から素子を保護するための保護回路の設計は IGBT モジュールを適用する上で非常に重要です。これらの保護回路は、素子の特性を十分に理解した上で、素子の特性にマッチングするように設計することが重要です。このマッチングが取れていないと保護回路が付いていても素子が破壊するといったことになります。その一例として、過電流保護をかける時の遮断時間が長いことやスナバ回路のコンデンサ容量が小さくて過大なスパイク電圧が発生することなどが挙げられます。これら過電流・過電圧保護方法は、第５章「保護回路の設計方法」に詳しく説明されていますので、そちらを参照願います。

4 放熱設計

IGBT モジュールには、許容できる最大接合部温度 Tj(max)が決められており、この温度以下になるような放熱設計が必要です。したがって放熱設計を行なう際には IGBT モジュールが適用されるアプリケーション動作を充分に考慮した上での設計をお願いいたします。

放熱設計を行なうためには、まず素子の発生損失を算出し、その損失をもとに許容温度以下となるような放熱フィンの選定を行ないます。放熱設計が十分でない場合、実機運転中等に素子の許容温度を越え破壊するといった問題が発生する可能性があります。この点については第６章「放熱設計方法」 に詳しい記載がしてありますので、そちらを参照願います。

5 ドライブ回路の設計

素子の性能を十分に引き出せるかどうかはドライブ回路の設計で決まるといっても過言ではありません。また、保護回路の設計とも密接にかかわりあっています。

ドライブ回路は、素子をターンオンさせるための順バイアス回路と、素子のオフ状態を安定に保つため及びターンオフを速くさせるための逆バイアス回路からなり、それぞれの条件設定により素子の特性が変わってきます。また、ドライブ回路の配線方法によっては素子が誤動作するといった問題もでてきます。したがって、最適なドライブ回路を設計する事は非常に重要であり、注意点などを含め詳しい説明を、第7 章「ドライブ回路の設計方法」に記載してありますので、そちらを参照願います。

6　並列接続

大容量インバータ等大電流を制御するような用途に IGBT モジュールを適用する場合、素子を並列に接続して使用する場合があります。

素子を並列に接続した場合、並列接続した素子にそれぞれ均等な電流が流れるように設計することが重要であり、もし電流バランスが崩れた場合、一つの素子に電流集中を起こし破壊する可能性があります。

並列接続時の電流バランスは、素子の特性や配線方法等で変わってくるため、例えば、素子の $V_{CE(sat)}$を合わせる，主回路の配線を均等にするといった管理，設計が必要になります。この点について第 8 章「並列接続方法」に詳しい注意点が記載されていますので、そちらを参照願います。

7　実装上の注意事項

IGBT モジュールを実装する場合、特に次の事に注意して下さい。

1）ヒートシンクへの取り付けは、モジュール裏面にサーマルコンパウンドを塗布し、規程の締付けトルクにて十分に締付けてください。
　　また、ヒートシンクは，ネジ取り付け位置間で平坦度を 100mm で 50μm 以下，表面の粗さは 10μm 以下にしてください。誤った取り扱いをすると絶縁破壊を起こし、重大事故に発展する場合があります。
　　詳細は、第 6 章“放熱設計方法”に詳しい説明がありますのでご参考ください。

2）モジュール電極端子部に過大な応力が加わるような配線は行なわないでください。最悪の場合、モジュール内部の半田付けされた電気配線などが断線するなどの不具合を起こします。
　　詳細は、第 4 章に詳細な説明がありますのでそちらを参照願います。

8　保管・運搬上の注意事項

8.1　保管

１）半導体デバイスを保管しておく場所の温度は 5～35℃、湿度は 45～75%が望ましいです。特にモールドタイプのパワートランジスタの場合、非常に乾燥する地域では、加湿器により加湿する必要があります。なお、その際、水道水を使うと含まれる塩素によりデバイスのリードが錆るので、水は純水や沸騰水を用いるようにして下さい。

２）腐食性ガスを発生する場所や塵埃の多いところは避けて下さい。

３）急激な温度変化のある所では、半導体デバイス表面に結露が起こることがあります。このような環境を避けて、温度変化の少ない場所に保管して下さい。

４）保管状態では、半導体デバイスに外力または荷重がかからないようにして下さい。特に積み重ねた状態では思わぬ荷重がかかることがあります。
また、重いものを半導体デバイスの上に載せないで下さい。

５）半導体デバイスの外部端子は、未加工の状態で保管して下さい。端子の加工後に保管すると、錆などの発生によって製品実装時に半田付不良となることがあります。

６）半導体デバイスを仮置きなどする時の容器は、静電気を帯びにくいものを選定して下さい。

8.2　運搬

１）製品の運搬時に衝撃を与えたり、落下させたりしないでください。

２）多数の半導体デバイスを箱に入れて運搬する時は、接触電極面等を傷つけないようにやわらかいスペーサをモジュール相互間に入れて下さい。

9　信頼性上からの注意事項（寿命設計）

一般的にインバータをはじめとする電力変換装置の運転時には､それに組み込まれている IGBT モジュールは温度の上昇と下降が繰り返されます。この温度変化により IGBT モジュールは熱ストレスを受けるため、その運転条件に応じた寿命があります。それゆえ装置の要求寿命に対して設計寿命を長く設計する必要がなります。

このような寿命設計を行なうためには、IGBT モジュールの温度変化を確認し、パワーサイクル耐量から寿命設計を行なうのが一般的です。寿命設計が充分に考慮されていない場合、要求寿命に対してその寿命が短くなり、信頼性が確保されないといった問題が発生する可能性があります。それゆえ信頼性を踏まえた寿命設計は重要となります。この点については第 11 章「パワーモジュールの信頼性」 に詳しく記載していますので、そちらを参照願います。

１０　その他　実使用上の注意事項

1) ドライブ電圧（V_{GE}）はモジュールの端子部で測定し、所定の電圧が印加されていることをご確認ください（ドライブ回路端で測定すると駆動回路終端に使用するトランジスタ等の電圧ドロップの影響を受けない電圧になりますので、IGBT に所定の V_{GE} が印加されていなくてもその不具合に気がつかず、素子破壊に至るという可能性があります）。

2) ターンオン・ターンオフ時のサージ電圧等の測定は製品の主端子部で測定して下さい。仕様書に別途測定端子の記載がある場合はその端子で測定してください。

3) 製品は最大定格（電圧，電流，温度等）の範囲内で御使用下さい。最大定格を超えて使用すると、製品が破壊する場合があります。特に、V_{CES} を超えた電圧が印加された場合、アバランシェを起こして素子破壊する場合があります。V_{CE} は必ず最大定格の範囲内でご使用ください。

4) 万一の不慮の事故で素子が破壊した場合を考慮し、商用電源と半導体デバイスの間に適切な容量のヒューズまたはブレーカを必ず付けて２次破壊を防いでください。

5) 製品の使用環境を十分に把握し、製品の信頼性寿命が満足できるか検討の上、適用してください。製品の信頼性寿命を超えて使用した場合，装置の目標寿命より前に素子が破壊する場合があります。

6) 本製品はパワーサイクル寿命以下で使用ください。パワーサイクル耐量にはこの ΔTj による場合の他に、ΔTc による場合があります。これはケース温度(Tc)の上昇下降による熱ストレスであり、本製品をご使用する際の放熱設計に依存します。ケース温度の上昇下降が頻繁に起こる場合は、製品寿命に十分留意してご使用下さい。

7) 酸・有機物・腐食性ガス（硫化水素，亜硫酸ガス等）を発生する場所での使用は避けて下さい。酸・有機物・腐食性ガス（硫化水素，亜硫酸ガス等）を含む環境下で使用された場合，製品機能・外観などの保証は致しかねます。

8) 製品を装置に実装する際などにおいて、主端子および制御端子に過大な応力を与えないで下さい。端子の変形により，接触不良や端子構造の破壊などを引き起こす場合があります。

9) 本製品に使用する端子用のネジの長さは，外形図に従い正しく選定下さい。ネジが長いとケースが破損する場合があります。

10) FWD のみ使用し、IGBT を使用しない時（たとえばチョッパ回路等への適用時）は、使用しない IGBT の G－E 間に－5V 以上（推奨-15V，最大-20V）の逆バイアスをかけて下さい。逆バイアスが不足すると IGBT が FWD の逆回復時の dV/dt によって誤点弧を起こし、破壊する可能性が有ります。

11) ターンオン dv/dt が高いと対向アームの IGBT が誤点弧を起こす可能性があります。誤点弧を起こさない為の最適なドライブ条件（+VGE, -VGE, RG, CGE）でご使用下さい。

12) 製品を過大な温度で半田付けした場合、パッケージの劣化を引き起こす可能性があります。半田付けプロセスに注意してご使用ください。

13) 冷却フィンはネジ取り付け位置間で平坦度を 100mm で 50um 以下、表面の粗さは 10um 以下にして下さい。過大な凸反りがあったりすると本製品が絶縁破壊を起こし、重大事故に発展する場合があります。また、過大な凹反りやゆがみ等があると、製品と冷却フィンの間に空隙が生じて放熱が悪くなり、熱破壊に繋がることがあります。

14) 制御端子に過大な静電気が印加された場合、素子が破壊する場合があります。取り扱い時は静電気対策を実施して下さい。

15) 素子を冷却フィンに取り付ける際には、熱伝導を確保するためのコンパウンド等をご使用ください。又、塗布量が不足したり、塗布方法が不適だったりすると、コンパウンドが十分に素子全体に広がらず、放熱悪化による熱破壊に繋がる事があります。コンパウンドを塗布する際には、製品全面にコンパウンドが広がっている事を確認してください。(実装した後に素子を取り外すとコンパウンドの広がり具合を確認する事が出来ます。)

16) 仕様書に記載の外付け抵抗 Rg はスイッチングロスを最小化するための推奨抵抗を記載していますが、最適な Rg は使用される回路構成や使用環境によって変わります。したがって外付け抵抗 Rg の決定に際しては、IGBT モジュールが使用される回路構成や使用環境において、スイッチングロス、EMC/EMI、スパイク電圧、サージ電流や予期しない振動などの特性を充分検討した上で、仕様書に記載の内容から逸脱しないように選定する必要がありますので、ご注意ください。

17) 本節では主な実使用上の注意点を記載していますが、詳細につきましては個々のモジュールの仕様書に記載の注意、警告内容を遵守いただきますようお願いいたします。

ー　第 4 章　ー

トラブル発生時の対処方法

目次			ページ
1	トラブル発生時の対処方法	·························	4-1
2	故障判定方法	·························	4-7
3	代表的なトラブルとその対処方法	·························	4-8

本章では、IGBT モジュールを取り扱う際のトラブルの対処方法について説明します。

1　トラブル発生時の対処方法

IGBT モジュールをインバータ回路等に適用した場合・配線ミス・実装上のミス等の異常により素子の破壊を招くことがあります。このような素子破壊等の異常が発生した場合、発生状況や原因を明確にした上で対策する必要があり、その手引きとして表 4-1 に素子破壊モードから素子外部の異常現象を推定する為の要因解析を簡易的にまとめました。素子が破壊する場合、先ずこの表から破壊要因の調査をお願いします。表 4-2 を用いて原因が解析できない場合は、更に詳細な要因解析図として図 4-1 を用意しましたので、こちらを活用して破壊要因を調査願います。

製品が破壊しているかどうか？を確認するための方法として、故障判定方法を本章２項に、代表的なトラブルとその対処方法を本章３項に記載してありますのでこちらもご活用ください。

表4-1　素子の破壊モードと原因の推定

素子外部の異常現象		原　　因		素子破壊モード	チェックポイント	代表例
短絡	ｱｰﾑ短絡	短絡検出後、保護をかける(ｵﾌする)時にｻｰｼﾞ電圧がSCSOAを超えて素子が破壊		SCSOA (サージ電圧) 破壊	ｱｰﾑ短絡時の動作軌跡と素子耐量のﾏｯﾁﾝｸﾞ	－
	直列ｱｰﾑ短絡 (上下ｱｰﾑ短絡)	ﾃﾞｯﾄﾞﾀｲﾑ不足して破壊	ｹﾞｰﾄ逆ﾊﾞｲｱｽ不足でt_{off}が大きくなった ﾃﾞｯﾄﾞﾀｲﾑ設定ﾐｽ	過熱 (短絡耐量) 破壊	素子のtoffとﾃﾞｯﾄﾀｲﾑのﾏｯﾁﾝｸﾞ	第7章 3項
		dV/dt誤動作を起こして短絡破壊	ｹﾞｰﾄ逆ﾊﾞｲｱｽ不足 ｹﾞｰﾄ配線長い	SCSOA 及び、過熱破壊	dV/dt誤ONﾁｪｯｸ	本章 3.3項
		ノイズ等が原因で短絡破壊	ｹﾞｰﾄ回路誤動作 ﾛｼﾞｯｸ回路誤動作		回路誤動作ﾁｪｯｸ	－
	出力短絡	配線ミス，配線誤接触，負荷短絡			不具合発生状況ﾁｪｯｸ 素子耐量と保護回路のﾏｯﾁﾝｸﾞ 配線状態ﾁｪｯｸ	－
	地　　絡	配線ﾐｽ、配線誤接触				
過負荷（過電流）		過電流が流れ破壊	ﾛｼﾞｯｸ誤動作 過電流保護設定ミス	過　熱	ﾛｼﾞｯｸ信号 過電流保護設定値の見直し	－
過電圧	直流電圧過大	C-E間に素子耐圧を超える過電圧が印加され破壊	入力電圧過大 過電圧保護	C-E間耐圧オーバー	過電圧保護ﾚﾍﾞﾙ見直し	－
	スパイク電圧過大	ターンオフ時のサージ電圧がRBSOAを超えて破壊		RBSOA	ﾀｰﾝｵﾌ動作軌跡とRBSOAのﾏｯﾁﾝｸﾞ ｽﾅﾊﾞ回路の見直し	第5章 2.4項
		FWD転流(逆回復)時のサージ電圧が素子耐圧を超えて破壊		C-E間耐圧オーバー	ｽﾊﾟｲｸ電圧と素子耐量のﾏｯﾁﾝｸﾞ ｽﾅﾊﾞ回路の見直し	
		ｹﾞｰﾄ信号がﾊﾟﾙｽ割れなどを起こし、非常に短い時間間隔のﾀｰﾝｵﾌ→ﾀｰﾝｵﾝ(数百nsｵｰﾀﾞｰ)を起こし、素子耐圧を超える過大な逆回復サージ電圧が発生して破壊（以下、微小ﾊﾟﾙｽ逆回復現象）	ノイズによるﾛｼﾞｯｸ又はｹﾞｰﾄ回路誤動作		ﾛｼﾞｯｸ及びｹﾞｰﾄ信号	本章 3.4項
			主回路等からのｹﾞｰﾄ信号線への電磁誘導		大電流動作時のｹﾞｰﾄ信号／信号線のより線／主回路～信号線の距離	
ﾄﾞﾗｲﾌﾞ電源電圧減		VGEが所定設計値より低下してVCE間電圧が大きくなり、発熱(損失)が大きくなって破壊	DC‐DCｺﾝﾊﾞｰﾀ誤動作 ﾄﾞﾗｲﾌﾞ電源確立迄の時定数が大きすぎる ｹﾞｰﾄ信号配線はずれ	過　熱	回路ﾁｪｯｸ	－
ｹﾞｰﾄ過電圧		静電気がG-E間に印加されｹﾞｰﾄが破壊		G-E間耐圧オーバー	作業状態ﾁｪｯｸ（静電気対策）	－
		ｹﾞｰﾄ配線が長すぎてG-E間に耐圧を超えるｽﾊﾟｲｸ電圧が発生し、破壊			ｹﾞｰﾄ電圧ﾁｪｯｸ	
ｹﾞｰﾄｵｰﾌﾟﾝでの駆動		受入試験等でｹﾞｰﾄｵｰﾌﾟﾝの状態でC-E間に電圧を印加（オン電圧／耐圧測定等）して破壊		過熱破壊	ｹﾞｰﾄ電圧チェック	本章 3.1項
過熱	放熱能力不足	放熱能力不足で素子が異常過熱、最大ｼﾞｬﾝｸｼｮﾝ温度を超えて破壊	端子取付けネジゆるみ ｻｰﾏﾙｺﾝﾊﾟｳﾝﾄﾞの塗布不足 冷却ﾌｧﾝ停止	過　熱	放熱条件ﾁｪｯｸ	－
	ｻｰﾏﾙﾗﾝﾅｳｪｲ	ﾛｼﾞｯｸ誤動作により、ｷｬﾘｱ周波数の増加等が起こり、総合損失が上昇して破壊			ﾛｼﾞｯｸ回路ﾁｪｯｸ	－
応力	応力	製品内部の端子半田付け部等が応力疲労を起こし断線する。	外部配線から端子に掛かる応力	製品内の電気配線断線（ｵｰﾌﾟﾝ）	端子部に発生する応力／製品および他の部品の実装状態	本章 3.2項
	振動		実装した他の部品等が振動して端子に応力を与える			
素子の適用条件と信頼性実力のマッチングが取れてない		素子の適用条件（環境，温度変化，実装時の組立条件，保管状態等）と製品の信頼性実力のマッチングが取れてなく、製品内部の配線，絶縁構造，外観等が破壊		破壊ﾓｰﾄﾞはｹｰｽ毎に異なる	本章 図4-1に基づいてチェックください	本章 図4-1, 第11章

図 4-1(a)　IGBT モジュール故障解析図　（※Ａ～Ｄ記号は下図へ連結しています）

図 4-1(b)　モードＡ：ＲＢＳＯＡ逸脱

図 4-1(c)　モードＢ：ゲート過電圧

C ジャンクション温度上昇過大　　［ 不具合推定箇所 ］

- 定常損失増加
  - 飽和電圧VCE(sat)の増加
    - 順バイアスゲート電圧不足 → ゲート駆動回路異常／制御電源回路異常
  - ｺﾚｸﾀ電流増加
    - 過電流
      - 過電流保護不動作 → 制御PCB異常
      - 直列ｱｰﾑ短絡
        - ｹﾞｰﾄ駆動回路誤動作 → 制御PCB異常／ゲート駆動回路異常
        - デッドタイム不足 → 制御PCB異常
      - 出力短絡 → 負荷異常
      - 地　　絡 → 負荷異常
    - 過負荷 → 制御PCB異常／負荷異常
- ｽｲｯﾁﾝｸﾞ損失増加
  - ｽｲｯﾁﾝｸﾞ回数増加
    - キャリア周波数の増加 → 制御PCB異常
    - di/dt誤動作 → スナバ回路異常／ゲート駆動回路異常
    - ゲート駆動信号誤動作 → 制御PCB異常／ゲート駆動回路異常
  - ﾀｰﾝｵﾝ損失増加
    - ﾀｰﾝｵﾝ時間増大
      - 順ﾊﾞｲｱｽｹﾞｰﾄ電圧減少 → ゲート駆動回路異常
      - ゲート抵抗値増大 → ゲート駆動回路異常
    - ﾀｰﾝｵﾝ電流過大
      - スナバ放電電流過大 → スナバ回路異常
      - 直列ｱｰﾑ短絡
        - ﾃﾞｯﾄﾞﾀｲﾑ不足 → 制御PCB異常
  - ﾀｰﾝｵﾌ損失増加
    - ﾀｰﾝｵﾌ時間増大
      - 逆ﾊﾞｲｱｽｹﾞｰﾄ電圧減少 → ゲート駆動回路異常
      - ゲート抵抗値増大 → ゲート駆動回路異常
    - 直列ｱｰﾑ短絡
      - デッドタイム不足 → 制御PCB異常／ゲート駆動回路異常
- 接触熱抵抗の増大
  - 素子の締め付け力不足 → 締め付けトルク不足
  - フィンの反り大きい → フィン反り不良
  - サーマルコンパウンド量不足 → ｺﾝﾊﾟｳﾝﾄﾞ量調整不足
- ケース温度上昇
  - 冷却能力の低下
    - ヒートシンク目詰まり → 防塵対策不良
    - 冷却ﾌｧﾝ回転数低下、又は停止 → 冷却ﾌｧﾝ異常
  - 周囲温度異常上昇
    - ｽﾀｯｸの局部過熱 → 冷却系異常
  - 温度保護装置不動作 → 温度保護装置異常

図 4-1(d)　モードＣ：ジャンクション温度上昇過大

D　FWDの破壊　　　　　　［ 不具合推定箇所 ］

- ジャンクション温度上昇過大
  - 定常損失増加
    - 過負荷 → 力率低下／負荷異常／制御PCB異常
  - ｽｲｯﾁﾝｸﾞ損失増加
    - ｽｲｯﾁﾝｸﾞ回数増加
      - dv/dt誤動作 → スナバ回路異常／ゲート駆動回路異常
      - ゲート駆動信号誤発信 → 制御PCB異常／ゲート駆動回路異常
      - キャリア周波数の増加 → 制御PCB異常
  - 接触熱抵抗の増大
    - 素子の締め付け力不足 → 締め付けトルク不足
    - フィンの反りが大きい → フィン反り不良
    - サーマルコンパウンド量不足 → ｺﾝﾊﾟｳﾝﾄﾞ量調整不足
  - ケース温度上昇
    - 冷却能力の低下
      - ヒートシンク目詰まり → 防塵対策不良
      - 冷却ﾌｧﾝ回転数低下、又は停止 → 冷却ﾌｧﾝ異常
    - 周囲温度異常上昇
      - スタックの局部過熱 → 冷却系異常
    - 温度保護装置不動作 → 温度保護装置異常
- 過　電　圧
  - 逆回復時のサージ電圧過大 → スナバ回路異常
    - ﾀｰﾝｵﾝ時のdi/dt増加
      - 順ﾊﾞｲｱｽｹﾞｰﾄ電圧増加 → ゲート駆動回路異常
      - ゲート抵抗値減少 → ゲート駆動回路異常
    - 微小ﾊﾟﾙｽ逆回復現象
      - ﾉｲｽﾞ等によるｹﾞｰﾄ信号割れ → ゲート駆動回路異常／制御PCB異常
  - IGBTターンオフ時のサージ電圧過大 → A
- 過　電　流
  - コンバータモジュールの充電電流大 → 充電回路の異常

図 4-1(e)　モードＤ：ＦＷＤの破壊

E　信頼性及び、製品取り扱いに関する破壊　　　　［ 不具合推定箇所 ］

- 取り扱いによる破壊
  - 外力，荷重
    - 製品の保管における積載 → 積載状態
    - 実装した時に端子に発生する応力 → 端子部の応力
    - 主，制御端子部に使用するネジが長すぎ → ネジの長さ
  - 締付けトルク過大 → 締付け部／端子部
  - 主端子部ネジの締付けトルク不足
    - 接触抵抗過大 → 主端子部
  - 振動
    - 運搬（製品，装置）時の振動過大 → 運搬状態
    - 製品実装時の各部品の固定が甘い → 製品端子部（振動による応力をチェック）
  - 衝撃
    - 運搬時の落下，衝突等 → 運搬状態
  - 半田付け端子の耐熱性
    - 端子を半田付けする際の過熱過大 → 製品実装時の組立条件
  - 異常状態での保管
    - 腐食性ガス雰囲気中での保管 → 保管状態
    - 結露しやすい環境での保管 → 保管状態
    - 粉塵の多い環境での保管 → 保管状態
  - 並列接続時の破壊
    - 主回路の均等性が悪く、過渡的に電流集中や電流発振を起こす → 主回路配線の均等性
- 信頼性（寿命）破壊
  - 高温状態での保管（高温放置）
    - 高温状態での長期間保管 → 保管状態
  - 低温状態での保管（低温放置）
    - 低温状態での長期間保管 → 保管状態
  - 高温多湿（湿中放置）
    - 高温多湿状態での長期間保管 → 保管状態
  - 製品温度の緩やかな上昇⇔下降繰り返しによって発生する熱応力疲労（温度サイクル，ΔTcパワーサイクル） → 適用条件と製品寿命のマッチング
  - 製品温度の急激な上昇或いは、下降によって発生する熱応力破壊（熱衝撃） → 適用条件と製品寿命のマッチング
  - 負荷の急激な変化等による半導体チップ温度変化がもたらす、製品内部配線等の熱応力疲労破壊（ΔTj パワーサイクル） → 適用条件と製品寿命のマッチング
  - 高温状態での長時間電圧印加（高温印加（C-E間及び、G-E間））
    - 高温状態での長期間使用 → 適用条件と製品寿命のマッチング
  - 高温多湿状態での長時間電圧印加（湿中印加（THB））
    - 高温多湿での長期間使用 → 適用条件と製品寿命のマッチング

※
富士電機が実施している信頼性試験の結果については、仕様書或いは、信頼性試験結果報告書をご参照ください。

図 4-1(f)　モードＥ：信頼性及び、製品取り扱いに関する破壊

2　故障判定方法

IGBT モジュールが破壊しているかどうか？はトランジスタ特性測定装置（トランジスタ・カーブトレーサ（以下、ＣＴ））によって、次の項目をチェックする事によって判定できます。

①　G - E 間の漏れ電流

②　C - E 間の漏れ電流

（G - E 間を必ずショートさせてください）

図 4-2　G-E 間 (ゲート)チェック

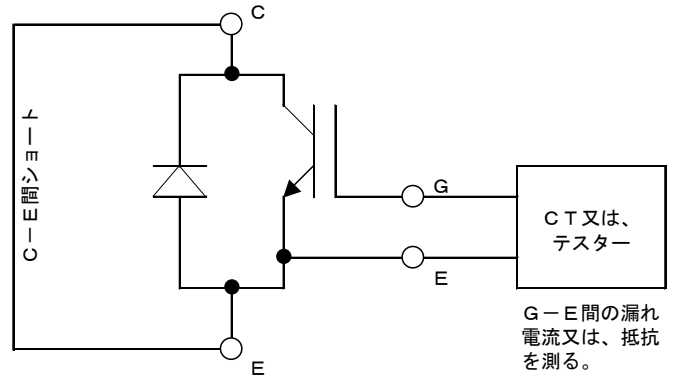
また、ＣＴの代わりに、テスタ等の電圧，抵抗が測定できる装置を使用しても、簡易的に故障判定ができます。

2.1　G - E 間チェック（※ 上記の①）

図 4-2 に示す様に、C - E 間を短絡状態にし、G - E 間の漏れ電流或いは、抵抗値を測定する（G-E 間には±20V を超える電圧は印加しないでください。テスタを使用する場合、内部のバッテリー電圧が 20V 以下であることを確認ください）。

図 4-3　C-E 間チェック

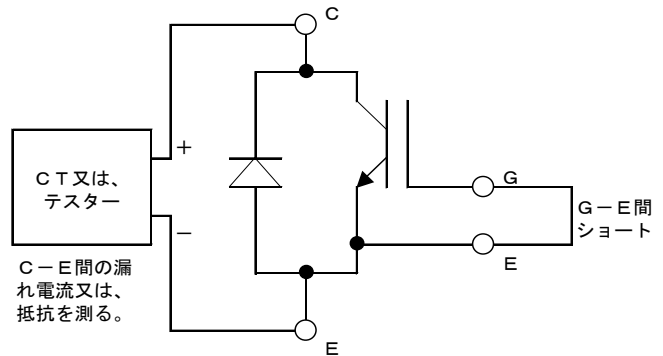
製品が正常であれば、漏れ電流は数 100nA ｵｰﾀﾞｰ(テスタを使用する場合､抵抗値は数十ＭΩ～無限大)になります。それ以外の状況では素子が破壊している可能性が高いです（一般的に素子が破壊していると G-E 間ショートの状態になります）。

2.2　C - E 間チェック（※ 上記の②）

図 4-3 に示す様に、G - E 間を短絡状態にし、C - E 間（接続はコレクタが＋，エミッタが－にする。反対ですと FWD に導通して C-E 間ショートになります）の漏れ電流或いは、抵抗値を測定します。

製品が正常であれば仕様書に記載された ICES 最大値以下の漏れ電流になります（テスタを使用する場合、数十ＭΩ～無限大）。それ以外の状況では素子が破壊している可能性が高いです（一般的に素子が破壊していると C-E 間ショートの状態になります）。

※ 注意

コレクターゲート間の耐圧測定は絶対に実施しないで下さい。耐圧測定した場合、酸化膜に過剰な電圧が印加され、絶縁破壊に至ります。

3　代表的なトラブルとその対処方法

3.1 GE 間オープン状態での主回路電圧印加

ゲートーエミッタ間オープン状態で主回路電圧印加すると、IGBT の帰還容量 Cres を介して電流が流れるためゲートーエミッタ間容量に電荷が充電されゲート電位が上昇します。これにより IGBT がオンして大きな電流が流れ素子が破壊します（第 3 章 2 節参照）。したがって IGBT を駆動する際には必ず G-E 間には信号を入れた状態で駆動してください。

DUT：供試IGBT，　GDU：ゲート駆動回路，　G：　可変交流電源
CRO：オシロスコープ，　R_1, R_2：保護用抵抗，　R_3：電流測定用無誘導抵抗
D_1, D_2：ダイオード，　SW_1：　スイッチ

図 4-4　オン電圧の測定回路

製品の受入試験等の際にもロータリースイッチなどの機械スイッチで信号線の切り替えを行ないますと、切り替え時に G-E 間が瞬時オープンになります。これにより上記の現象で素子が破壊する事が有りますのでご注意ください。又、機械スイッチがチャタリングする場合にも同様な期間が存在し素子破壊します。この破壊を防ぐために、必ず主回路(C-E 間)電圧を０Ｖまで放電してからゲート信号の切り替えを行なってください。また、複数の素子(２個組以上)で構成された製品において受入試験等の特性試験を行なう場合、測定素子以外のゲートーエミッタ間は必ず短絡してください。

図 4-4 はオン電圧測定回路の例です。この回路で測定手順を説明しますと、先ずゲート回路(GDU)をオフ状態(V_{GE}=0V)にしてから SW_1 をオンして C-E 間に電圧を印加します。次に、GDU より G-E 間に所定の順バイアス電圧を印加して IGBT を通電させ、オン電圧を測定します。最後にゲート回路をオフ状態にして SW_1 をオフにします。この様な手順を踏めば製品を破壊する事なく安全に製品の特性を測定する事が出来ます。

3.2　機械的な応力による製品破壊

製品の端子に大きな外力や振動による応力が発生しますと、製品の内部電気配線の破壊などが起きる事があります。製品を装置に実装する際には、極力、このような応力が発生しないように留意ください。

図 4-5 にゲート駆動用のプリント基板(Pt 又は PCB 板)を製品上部へ実装する際の例を示します。図 4-5 (1)に示すように Pt 板を固定せずに実装しますと、装置を運搬する際の振動などで Pt 板が振動する可能性があります。この振動が製品の端子に応力を発生させて製品の内部電気配線の破壊などを起こすことがあります。この不具合を防ぐ為には、図 4-5 (2)に示す様に Pt 板を固定する事が必要です。この対策を行なう際には、十分な強度のある専用の固定材などを用いてください。

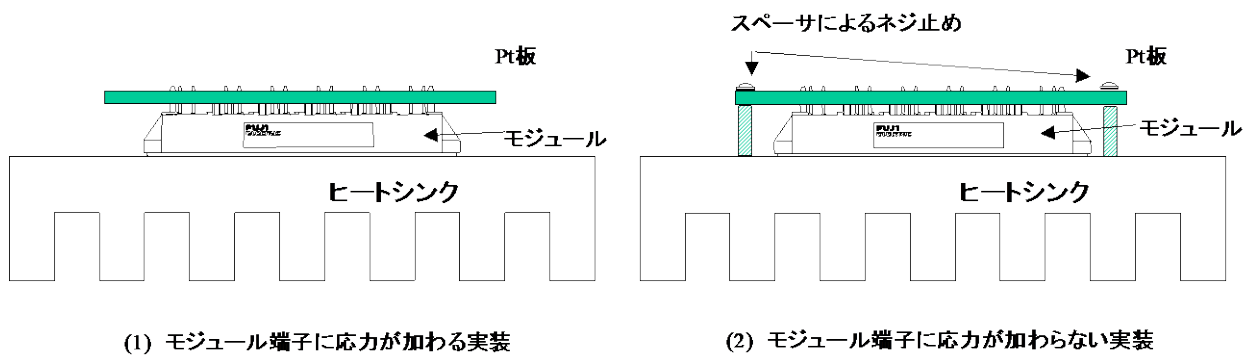



図 4-5　Pt 板の固定方法

図 4-6 には平行平板を用いて主回路配線を行なう際の例を示します。図 4-6 (1)の様に電気配線用の＋, ーの導体に段差がある場合、製品の端子には上向きの引張り応力が絶えず掛かった状態になり、製品内部の電気配線の断線等を招きます。この不具合を防ぐ為には、図 4-6 (2)に示す様に導電性のスペーサをいれて平行平板の導体の段差を無くすことが必要です。又、Pt 板構造を使用する際にも配線高さの位置ずれを起こせば、同様に端子に大きな引張り応力や外力が加わることになるため、同様の不具合を起こすことがあります。この様な観点から、モジュールは各種応力を緩和して実装してください。

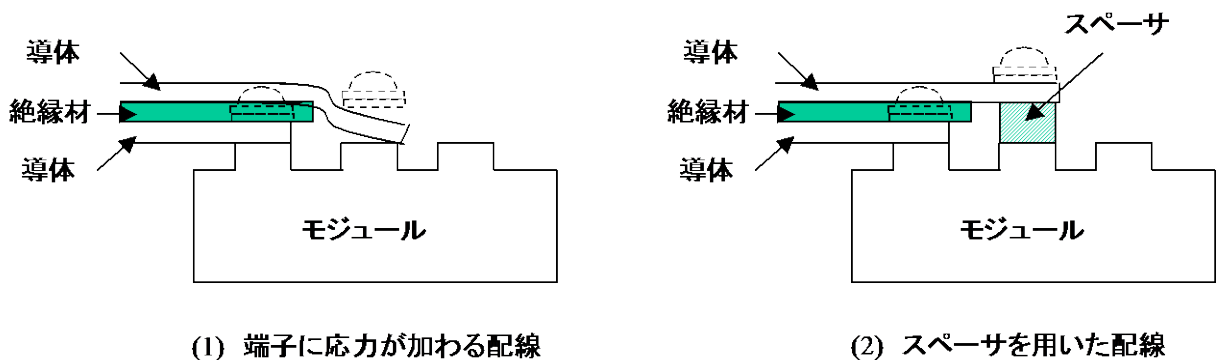



図 4-6　平行平板配線を用いた時の実装

3.3　逆バイアスゲート電圧ーV_{GE} 不足による IGBT 誤点弧

逆バイアスゲート電圧ーV_{GE} が不足しますと IGBT が誤点弧を起こし、上下アームの IGBT 両方がオンして短絡電流が流れる事があります。この電流を遮断したときのサージ電圧や発生損失により製品が破壊する可能性があります。装置を設計する際には必ずこの上下アーム短絡による短絡電流が発生してないことを確認してください（推奨の-V_{GE}＝-15V）。

図 4-7 はーV_{GE} が不足した場合における dV/dt 発生による誤動作の原理を示します。本図にはーV_{GE} が印加された IGBT が示されており、図示されていませんがこの IGBT の対向アーム側にも同じ様に IGBT が直列に接続されているものとします。先ず、対向アーム側の IGBT がターンオンすると、図 4-7 に示した FWD が逆回復します。図 4-8 に FWD 逆回復時の Vce,Icg,Vge の波形概略図を示します。図 4-8 に示したように FWD 逆回復時には対向アーム側の電圧低下に伴い、図 4-7 に示した C-E 間では電圧が上昇し dV/dt が発生します。この dV/dt で電流 i_{CG} が C-G 間の帰還容量 Cres, ゲート抵抗 R_G を介して図 4-7 の様に流れます。

この i_{CG} は R_G の両端に $\Delta V = R_G \times i_{CG}$ の電位差を誘起し、V_{GE} は図 4-8 に示す様に＋側へ押し上げられます。この時の V_{GE} のピーク電圧が IGBT の $V_{GE(th)}$ を超えれば IGBT はオンし、上下アームに短絡電流が流れます。逆に言えば、V_{GE} のピーク電圧が IGBT の $V_{GE(th)}$ を超えなければ上下アーム短絡電流は流れませんので、この不具合を起こさなくするためには十分な逆バイアス電圧（$-V_{GE}$）を印加する事が重要です。必要な $-V_{GE}$ の値は、使用している駆動回路やゲート配線，R_G 等で変化しますので必ず装置の設計時に上下アーム短絡電流の有無をご確認ください。以下にこの確認方法の例を示します。

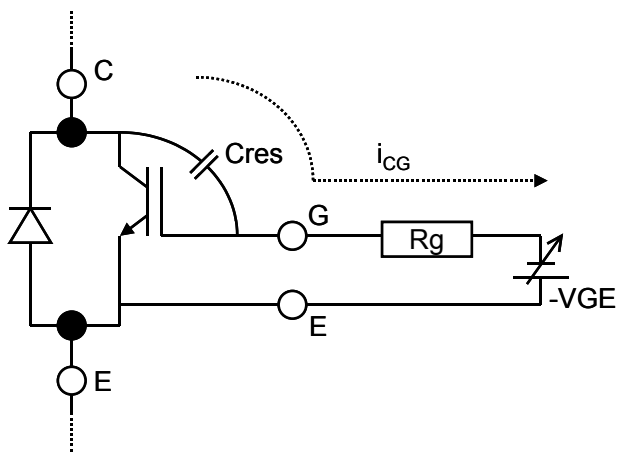



図 4-7　dV/dt 発生時の誤動作の原理

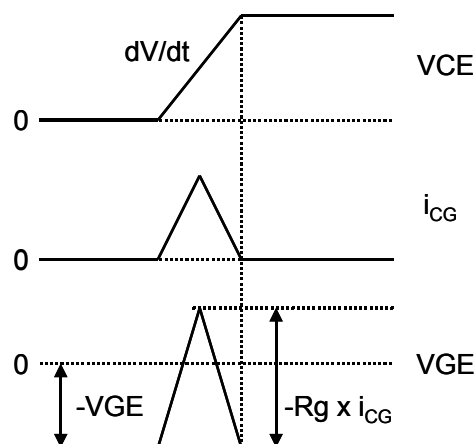
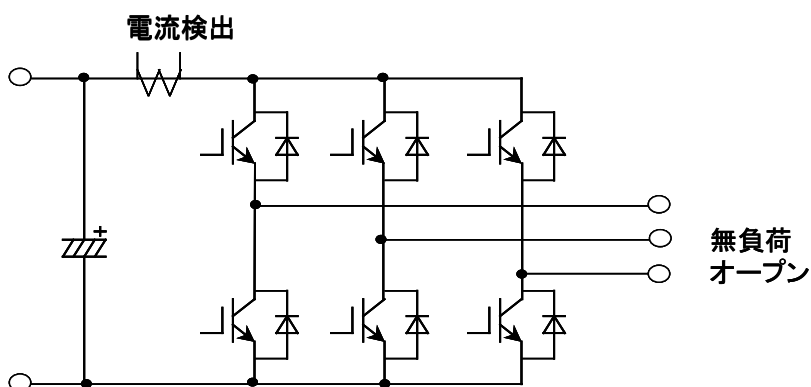



図 4-8　逆回復時の V_{CE}／i_{CG} ／V_{GE} 波形

上下アーム短絡電流有無の確認方法例として図 4-9 を示します。先ず、図の様にインバータの出力端子(U,V,W)をオープン（無負荷）にします。次にインバータを起動し、各 IGBT を駆動させます。この時、図の様に電源ラインから流れる電流を検出すれば上下アーム短絡電流有無が確認できます。もし、逆バイアス電流が十分であれば、素子の接合容量を充電する非常に微小なパルス電流（定格電流の 5%程度）が測定されます。しかし、逆バイアス電圧 $-V_{GE}$ が不足すると、この電流が大きくなります。正確に判定するには、十分に誤点弧を起こさない $-V_{GE}$（＝－15V を推奨）でこの電流検出を行なった後に、所定の $-V_{GE}$ で再度、電流を測定する方法を推奨いたします。この両者で電流が同じ値であれば誤点弧を起こしていないことになります。上記方法で誤点弧が確認された場合の対策としては、短絡電流がなくなるまで逆バイアス電圧 $-V_{GE}$ を増加させるか、G-E 間に仕様書に

短絡電流　(≫素子の接合容量を充電する電流)

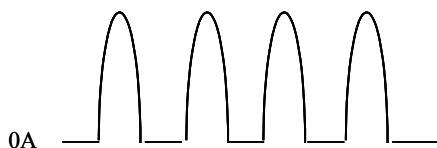



図 4-9　短絡電流の測定回路

記載の Cies に対し２倍程度の容量(C_{GE})をゲート抵抗 Rg のモジュール側へ付加する事を推奨します。但し、単純に C_{GE} を付加する方法では、スイッチングタイムやスイッチング損失が大きくなります。したがってそれらを概ね C_{GE} 付加前と同等とするためには、その一例としてゲート抵抗 Rg を C_{GE} 付加前に対して概ね半分へ変更することを推奨いたします。この状態において適用可否の検討を再度充分に行なってください。また誤点弧対策方法については第７章にも記載がありますので、合わせて参照願います。

なお、上下アーム短絡電流を流す要因は、上記の dV/dt 誤点弧以外にもデットタイム不足という現象があります。この現象が起きている時にも図 4-9 に示す試験で短絡電流が観測されますので、逆バイアス電圧－V_{GE} を増加しても短絡電流が減少しない場合には、デッドタイムを増加するなどの対策を施してください。なおデッドタイムに関しては第７章に詳しい説明がありますので、そちらを参照願います。

3.4　過渡オン状態からのダイオード逆回復（微小パルス逆回復）現象

IGBT モジュールには FWD が内蔵されており、この FWD の挙動に十分な注意を払うことは信頼性の高い装置を設計するためには非常に重要です。この項では特に微小パルス逆回復現象という製品破壊に繋がりやすく、あまりよく知られていない現象について説明します。

微小パルス逆回復現象は IGBT の駆動時にノイズ等によってゲート信号割れが起きて、非常に過大な逆回復サージ電圧が発生する現象です。

図 4-10 に微小パルス逆回復による過大サージ電圧の発生タイミングチャートを示します。図 4-10 に示したように、IGBT の Vge に対して非常に短いオフパルス(Tw)が発生した場合、対向アーム側の FWD はオンしてから非常に短い時間で逆回復に入ることになります。本来の逆回復では充分なキャリアが蓄積されてから逆回復に入るのに対して、微小パルス逆回復では FWD には充分なキャリアの蓄積がない状態で逆回復することになります。これにより FWD の空乏層が急激なスピードで広がるため、急峻な di/dt，dv/dt を発生させることとなります。これが原因となって逆回復時の C-E(A-K)間に、非常に過大な逆回復サージ電圧が発生します。

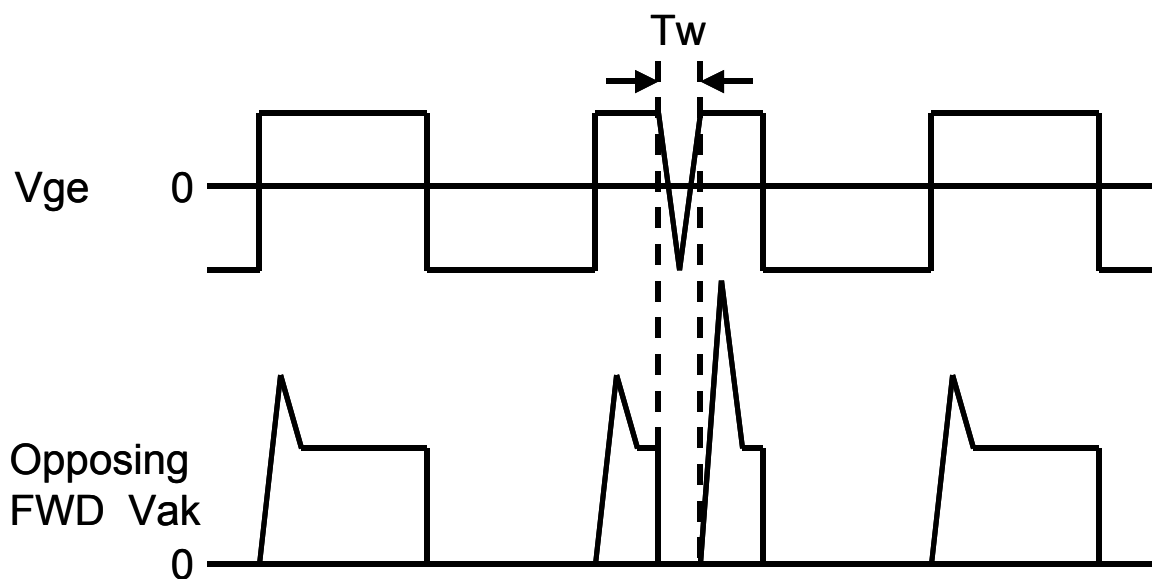



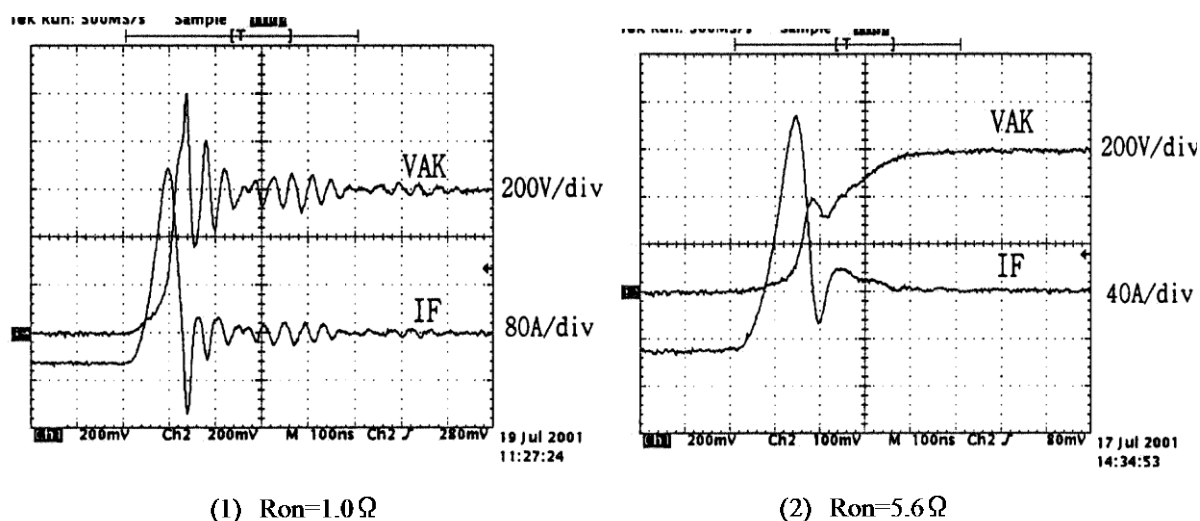
図 4-10　微小パルス逆回復による過大サージ電圧の発生

この現象によって製品の耐圧保証値を超えるサージ電圧が発生すると素子破壊に繋がる可能性があります。当社の評価では Tw<1μs でサージ電圧が急激に増加する事が確認されています。装置設計を行なう際にはこのような短いゲート信号オフパルスが発生しないように注意してください。

なお、Tw が 1μs 以下になる運転モードがある装置においては、最小 Tw におけるサージ電圧が素子耐圧以下になることを確認願います。もしサージ電圧が素子耐圧を超える時は下記に記載のサージ電圧対策を実施してください。

- R_G を大きくする
- 回路インダクタンスを低減する
- スナバ回路を強化する
- C_{GE} を付加する
- アクティブクランプ回路を付加する

図 4-11 に，6MBI450U-120(1200V,450A)の微小パルス逆回復時のダイオード逆回復波形を示します。R_G を 1.0Ωから 5.6Ωに大きくすることで，サージ電圧が低減されていることがわかります。

(1) Ron=1.0Ω　　(2) Ron=5.6Ω

Ed=600V，IF=50A，Tj=125℃，tw=1μs

6MBI450U-120

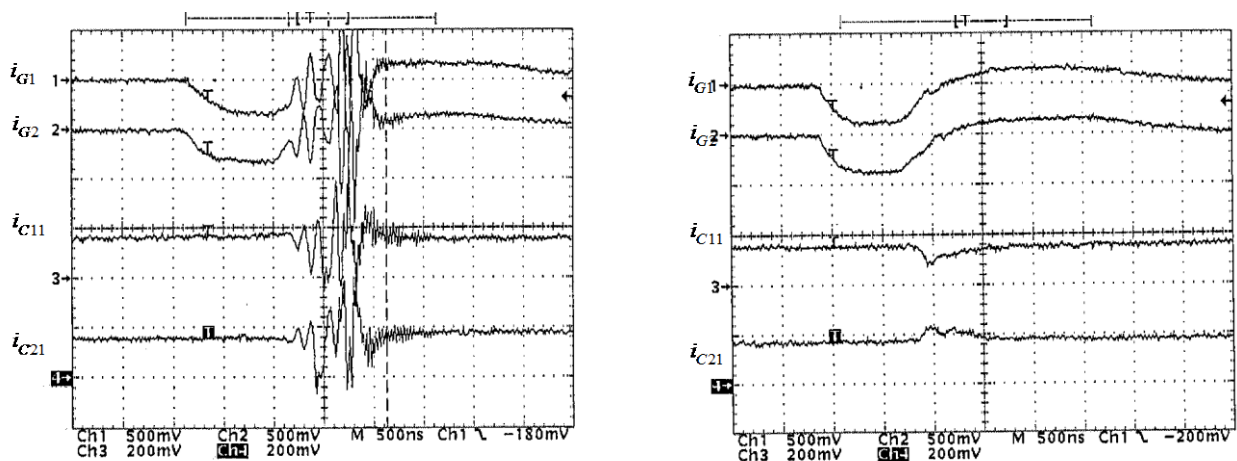
図 4-11　微小パルス逆回復時の逆回復波形例

3.5　並列時の発振現象

製品を並列接続する際には主回路配線の均等性が非常に重要になります。配線の均等性が取れていない場合、配線の短い素子にスイッチング時の過渡的な電流集中を起こし、素子の破壊や長期信頼性の低下をまねく可能性があります。また、主回路配線の均等性が実現できてない回路では、当然その主回路インダクタンスが各素子に対してアンバランスになっており、スイッチング時の di/dt で各配線のインダクタンスにバラバラな電圧発生が発生し，その電圧でループ電流などの異常発振電流が発生することで、素子破壊に繋がる可能性もあります。

図 4-12(1)にエミッタ部の配線インダクタンスを極端にアンバランスにした場合の振動現象を示します。

これは, 並列接続されたエミッタ部の配線ループに振動電流が流れゲート電圧を振動させることで, IGBT が高速にオンオフし振動現象が発生します。この対策として，各ゲート・エミッタ配線にコモンモードのコア挿入し，エミッタ部のループ電流が流れなくする方法があります。図 4-12(2)の影響をなくした場合の波形を示します。図 4-12(2)より，振動が抑制されていることがわかります。

このように，主回路配線設計を行なう際には回路の均等性に十分注意してください。

(1) 極端にエミッタ配線をアンバランスにしたとき

(2) ゲート・エミッタ配線にコアを挿入したとき

図 4-12　2 並列時のコレクタ・ゲート電流波形

(i_{G1},i_{G2}:5A/div，i_{C11}, i_{C21}：100A/div, t：0.5µs/div，Ed=600V　1200V, 300A , IGBT, 2 並列時)

3.6　半田付けプロセスの注意

IGBT モジュールの端子にゲート駆動回路や制御回路を半田つけする時の半田温度が過剰に高くなりますと、ケース樹脂材料が溶ける等の不具合が発生する可能性があります。仕様書に端子半田付け時の耐熱試験項目がありますので、この条件を超える半田プロセスでの組立は行なわないようにお願いします。一般的な製品の仕様書に記載している端子耐熱性の試験条件を下記に示しますので、ご参考ください。

半田温度：　260±5℃
投入時間：　10±1sec
回数　　：　 1 回

3.7　IGBT モジュールのコンバータ部への適用

IGBT モジュール内に使用されているダイオードには，定格 I^2t があります。定格 I^2t とは，持続時間の非常に短い電流パルス(10ms 未満)について、順方向の非繰返しの過電流容量を表します。I は実効電流で，t はパルスの持続時間を示します。整流回路（またはコンバータ回路）などに使用する場合には，起動時にラッシュ電流が流れますが,この電流を定格 I^2t 以下で使用願います。また，I^2t 定格を超える場合には，例えば抵抗とコンタクタを並列接続した起動回路を，交流電源と整流回路間に接続するなどの対策をお願いします。

3.8　EMC ノイズ対策

近年では、IGBT モジュールを使用したインバータ・UPS などの変換装置は欧州の CE マーキングや国内の VCCI 規格への対応が必要で、EMI ノイズ(装置が運転時に発生する伝導性および放射性の EMI ノイズ)を、規格値レベル以下に抑制することが装置の設計において重要な課題となっています。

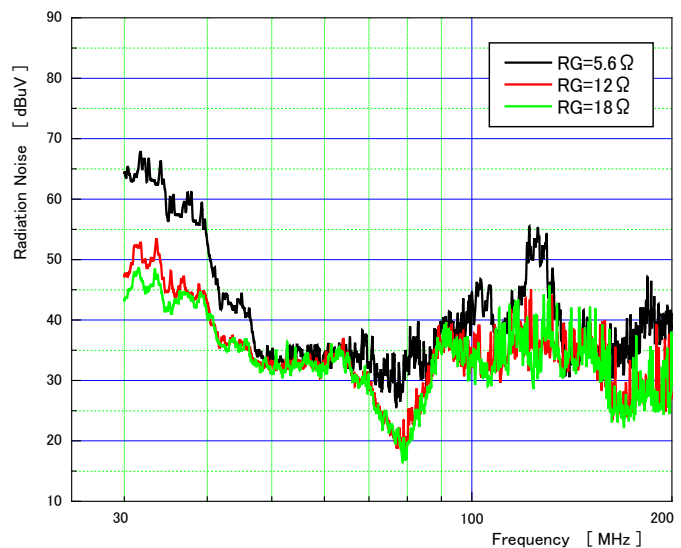
IGBT モジュールは世代を経るごとに特性改良による高速スイッチング化、低損失化が進んできているため、IGBT をスイッチングさせた際に発生する高い dv/dt,di/dt が放射性 EMI ノイズの原因となる場合が多くなってきています。

この放射性 EMI ノイズの主な要因は、IGBT がターンオンする（対向アーム側の FWD が逆回復する）際に生じる高い dv/dt,di/dt がトリガとなって、半導体デバイスの接合容量などの浮遊容量と配線上の浮遊インダクタンスとで生じる高周波の LC 共振によるものと考えられます。

IGBT モジュールがスイッチングすることによって発生する放射性 EMI ノイズを低減させるためには、駆動条件の見直しによりスイッチング特性、特にターンオン特性をソフト(低速)化することが有効です。第７章を参照し、適切な駆動条件を検討してください。

図4-13にゲート抵抗を大きくすることによってスイッチング特性をソフト化した場合の放射性EMIノイズ特性の測定例を示します(測定サンプル：2MBI150SC-120　1200V/150A)。標準ゲート抵抗値(5.6Ω)。標準ゲート抵抗の２倍程度とすることによって、10dB 以上放射性 EMI ノイズを低減させせることができます。

ただし、スイッチング特性をソフト化して放射性 EMI ノイズを抑制すると､スイッチング損失は増加する傾向となりますので、装置の運転条件やモジュール冷却条件などとのバランスを考慮しながら駆動条件を設定することが重要です。

また, 放射性 EMI ノイズの一般的な対策例を表 4-2 に示します。放射性 EMI ノイズは装置の配線構造や材質・回路構成などによりその発生要因・ノイズレベルが異なりますので、それぞれの対策例が有効であるかどうかは個別に検証が必要です。

使用装置：15kW　汎用インバータ

使用デバイス：2MBI150SC-120

図 4-13　ゲート抵抗を大きくしたときの放射性 EMI

表 4-2　放射性 EMI ノイズ対策例

対策	内容	備考
駆動条件の見直し (dV/dt,di/dtの低減)	ゲート抵抗(特にターンオン側)をカタログ記載の標準値より2～3倍の範囲で大きくする。	スイッチング損失が大きくなる スイッチング時間が長くなる
	ゲート･エミッタ間に小容量のコンデンサを接続する。 容量は帰還容量～入力容量(Cres～Cies)程度。	スイッチング損失が大きくなる スイッチング時間が長くなる
スナバコンデンサを モジュールと最短で接続	スナバコンデンサとIGBTモジュールの間の配線を最短にする(モジュールの端子に接続)。	スイッチング時のサージ電圧やdV/dtの抑制にも効果あり
配線インダクタンスの 低減	直流バスラインを平行導体化してインダクタンスを低減する(銅バーの適用など)。	同上
フィルター	装置の入出力にノイズフィルターを接続する。	各種市販品あり
配線のシールド	入出力ケーブルをシールドしてケーブル部分の放射性ノイズを低減する。	
装置ケースの金属化	装置筐体を金属化し、装置から放射されるノイズを抑制する。	

ー　第 5 章　ー

保護回路設計方法

目次		ページ

本章では、IGBT モジュールの保護回路設計手法について説明します。

1　短絡（過電流）保護

1.1 短絡耐量について

IGBT が短絡状態になると IGBT のコレクタ電流が増加し所定の値を超えるとコレクターエミッタ間（C－E 間）電圧が急増します。この特性により、短絡時のコレクタ電流は一定の値以下に抑制されますが、IGBT には高電圧・大電流の大きな責務が印加された状態になりますので、可能な限り短時間でこの責務を取り除く必要があります。

しかしながら IGBT には短絡の状況が発生してから電流を遮断するための時間に制約があります。これは短絡耐量と呼ばれ、図 5-1 のように短絡電流の流れ始めから破壊に至るまでの時間で規定されます。

それゆえ短絡発生時には規定の短絡耐量内で遮断する必要があります。

短絡耐量はコレクターエミッタ間電圧 Vce やゲートーエミッタ間の印加電圧 Vge、接合温度 Tj などの条件に依存します。一般的に短絡耐量は電源電圧 Ed が高い程、また、接合温度 Tj が高い程小さくなります。

なお各シリーズの短絡耐量は、アプリケーションマニュアルもしくはテクニカルデータを参照願います。

(a)　測定回路図　　　(b)　短絡時の代表的な波形

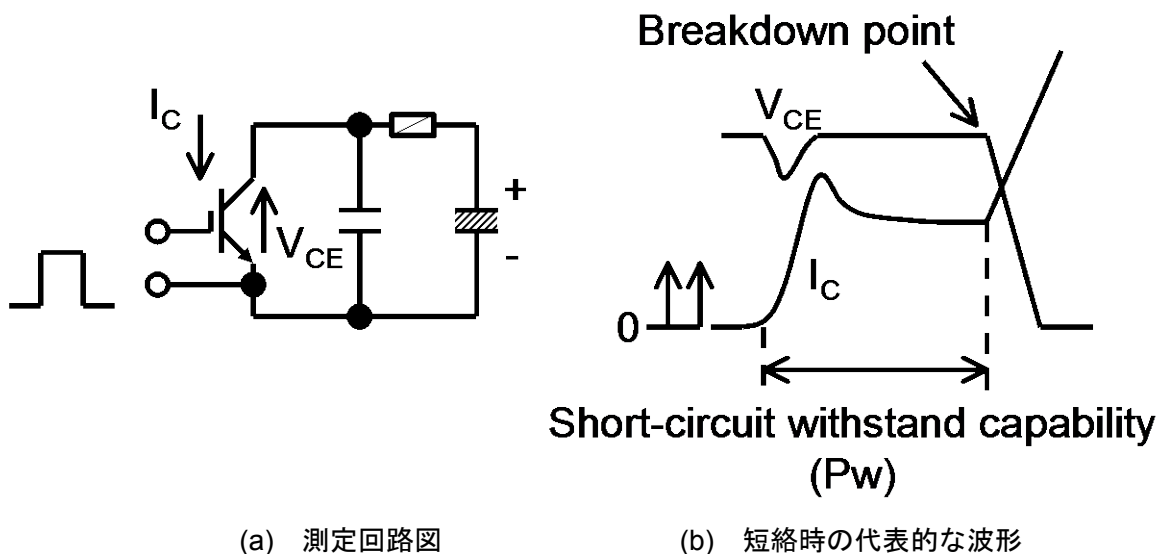
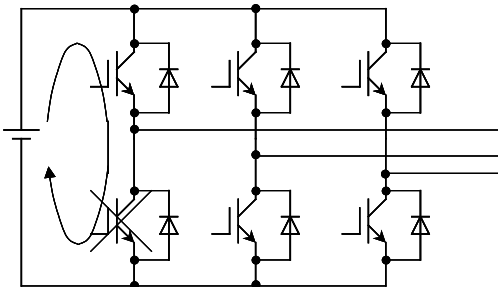
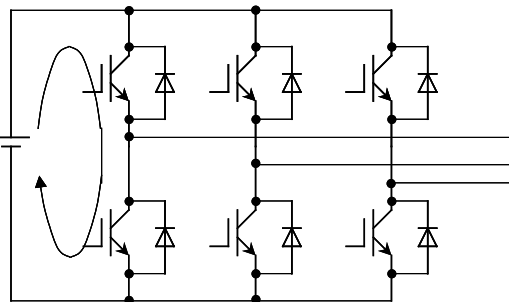
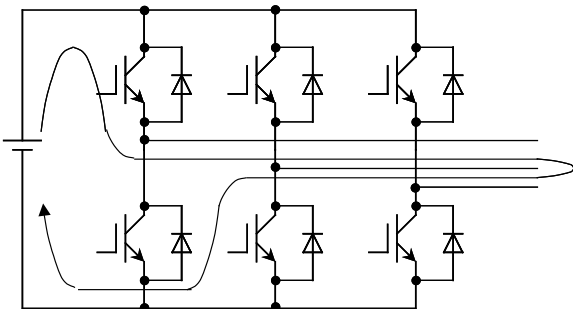
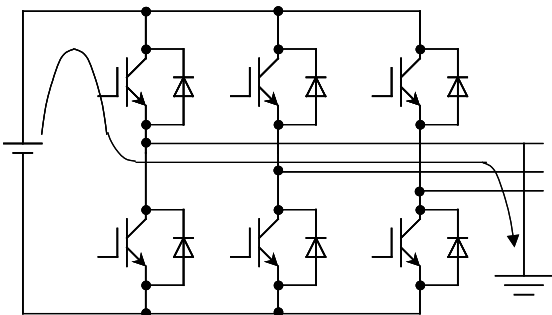



図 5-1　測定回路及び波形

1.2　短絡モードと発生原因

インバータ装置における短絡モードと発生原因について表 5-1 に示します。

表 5-1　短絡モードと発生原因

短　絡　経　路	原　　因
アーム短絡	トランジスタまたはダイオードの破壊
直列アーム短絡	制御回路、ドライブ回路の故障、またはノイズによる誤動作
出力短絡	配線作業などの人為的なミス及び負荷の絶縁の破壊
地　　絡	同　　上

1.3　地絡（過電流）検出方法

1) 過電流検出器による検出

前述しましたように IGBT は短時間内での保護が必要となりますので、過電流検出からターンオフ完了までの各回路の動作遅れ時間が最小になるように設計してください。

なお、IGBT のターンオフ時間は極めて早いので通常のドライブ信号で過電流を遮断するとコレクタ電圧のはね上がりが大きくなり、IGBT が過電圧で破壊（RBSOA 破壊）する可能性がありますので、過電流を遮断する際には、IGBT をゆるやかにターンオフ（ソフトターンオフ）させることを推奨します。

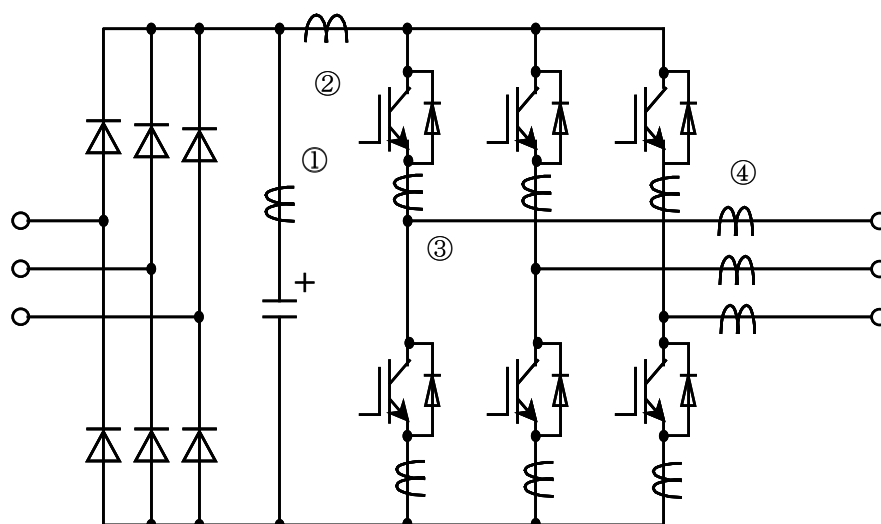
図 5-2 に過電流検出器の挿入方法を、表 5-2 にそれぞれの方法の特徴と検出可能な内容を示します。どのような保護が必要か検討し、適切な方法を選択して下さい。

検出器の挿入位置	検出内容
①，②，③	・アーム短絡 ・出力短絡 ・地絡
④	・出力短絡 ・地絡

図 5-2　過電流検出器の挿入方法

表 5-2　過電流検出器の挿入位置と検出内容

検出器の挿入位置	特徴	検出内容
平滑コンデンサと直列に挿入 図 5-2／①	・AC 用 CT が使用可能 ・検出精度が低い	・アーム短絡 ・直列アーム短絡 ・出力短絡 ・地絡
インバータの入力に挿入 図 5-2／②	・DC 用 CT の使用が必要 ・検出精度が低い	同　上
各素子と直列に挿入 図 5-2／③	・DC 用 CT の使用が必要 ・検出精度が高い	・アーム短絡 ・直列アーム短絡 ・出力短絡 ・地絡
インバータの出力に挿入 図 5-2／④	・高周波出力の装置では AC 用 CT の使用可能 ・検出制度が高い	・出力短絡 ・地絡

2)$V_{CE(sat)}$による検出

この方法は、表 5-1 に示すような全ての短絡事故に対する保護が可能であり、過電流検出から保護までの動作がドライブ回路側で行われるので、最も高速な保護動作が可能となります。図 5-3 に $V_{CE(sat)}$検出による短絡保護回路例を示します。

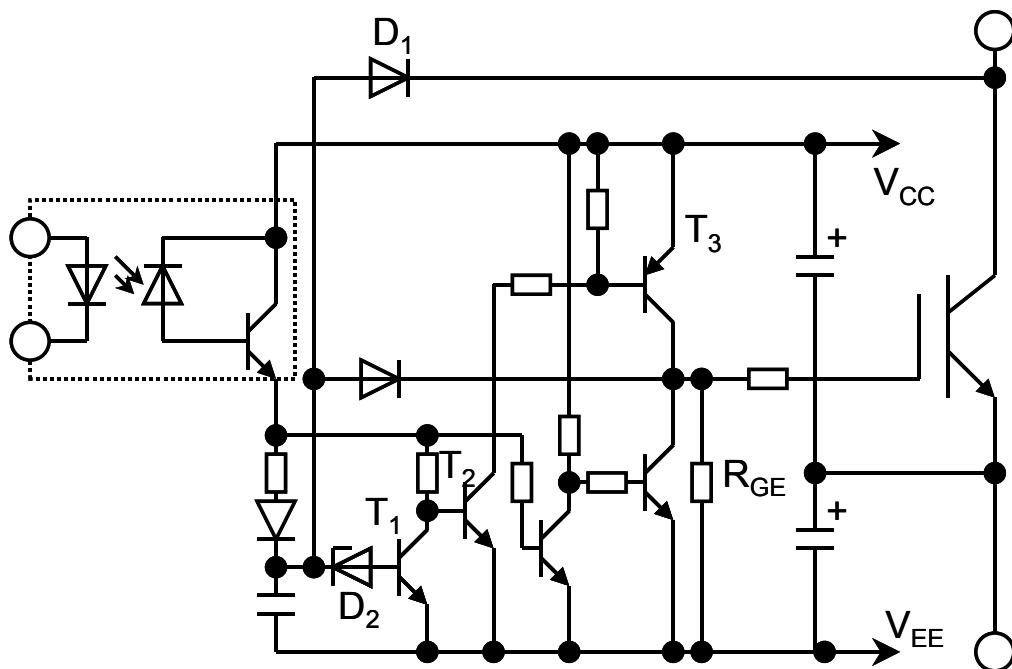
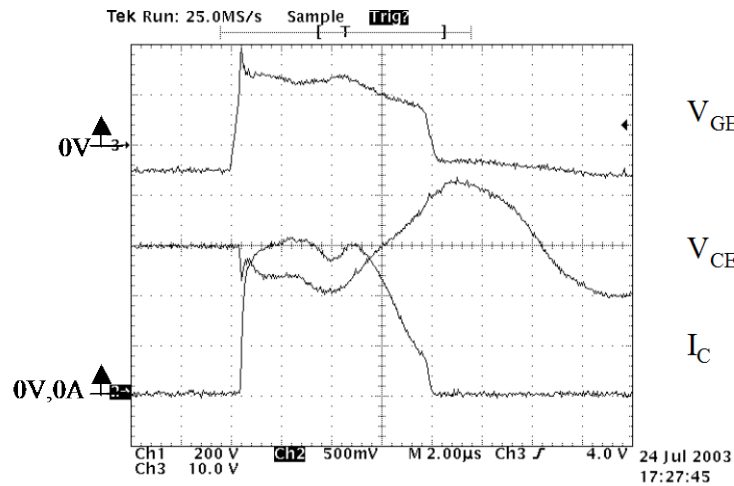



図 5-3　$V_{CE(sat)}$検出による短絡保護回路例

この回路は IGBT のコレクタ・エミッタ間電圧を D_1 を介して常時監視し、導通期間中の IGBT のコレクタ・エミッタ間電圧が D_2 にて設定される電圧を超えた場合を短絡状態として検出し、T_1 がオン・T_2 がオフ・T_3 がオフとなります。この時、ゲート蓄積電荷は R_{GE} を通してゆっくり放電するので IGBT がターンオフする際の過大なスパイク電圧の発生が抑制されます。図 5-4 に短絡保護動作波形例を示します。

2MBI300UB-120

Ed=600V，V_{GE}=+15V，-5V，R_G=3.3Ω，Tj=125℃

V_{CE}=200V/div，I_C=250A，V_{GE}=10V/div，t=2μs/div

図 5-4　短絡保護動作波形例

2　過電圧保護

2.1 過電圧の発生要因と抑制方法

1) 過電圧発生要因

IGBT はスイッチング速度が速いため､IGBT ターンオフ時､または FWD 逆回復時に高い di/dt を発生し､モジュール周辺の配線インダクタンスによる L・(di/dt)電圧（ターンオフサージ電圧）が発生します。

ここでは IGBT ターンオフ時の電圧波形を例にとり発生要因と抑制方法を紹介し､具体的な回路例（IGBT､FWD 共に適用可）を説明します。

ターンオフサージ電圧を測定するための簡易的な回路として図 5-5 にチョッパ回路の例を、図 5-6 には IGBT がターンオフする際の動作波形を示します。

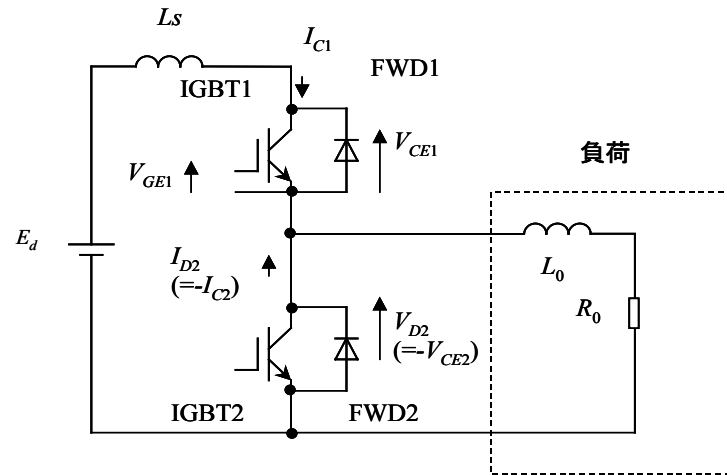
富士電機株式会社

E_d:直流電源電圧，L_S:主回路の浮遊インダクタンス，負荷：L_0，R_0 など

図 5-5　チョッパ回路

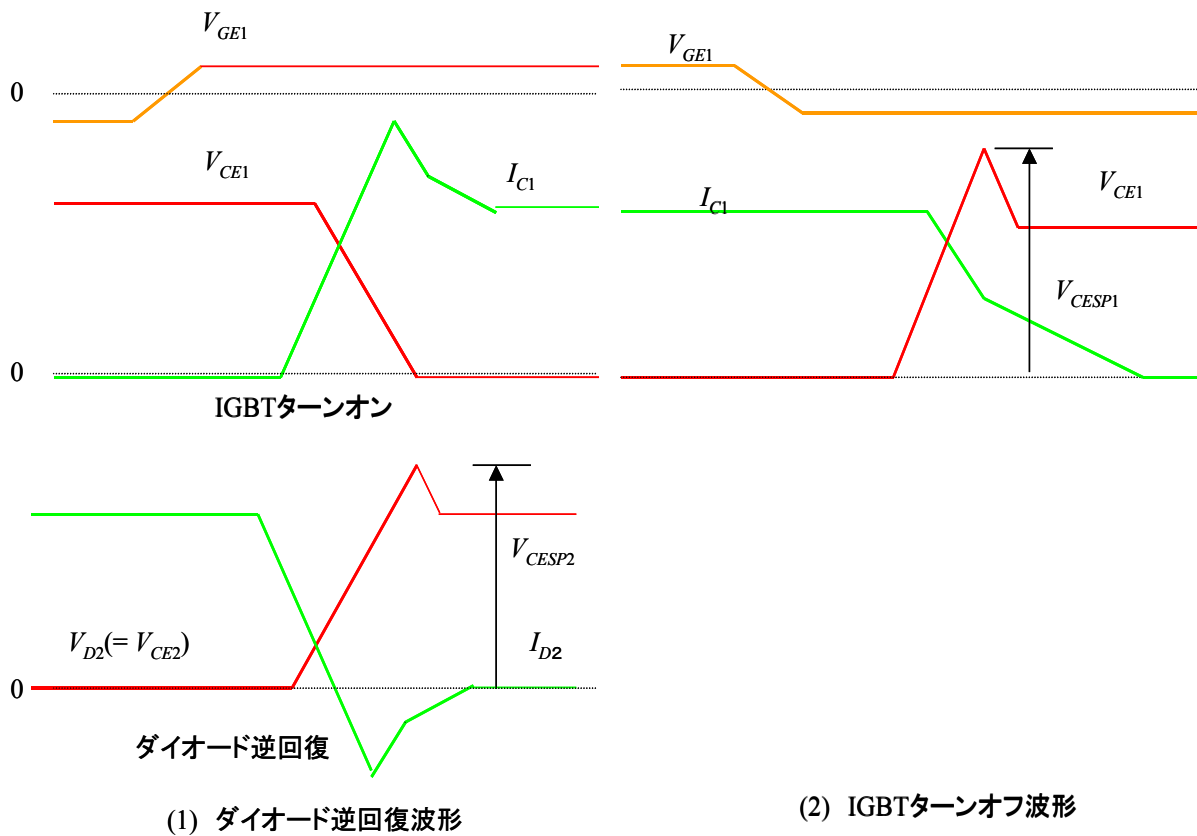



図 5-6　動作波形

ターンオフサージ電圧は、IGBT がターンオフする際の主回路電流の急激な変化によって、主回路の浮遊インダクタンスに高い電圧が誘起されることにより発生します。
ターンオフサージ電圧の尖頭値は次式で求められます。

$V_{CESP} = Ed + (-L \cdot dIc / dt)$ ・・・・・・・・・・・・・・・・・・・①

dIc/dt : ターンオフ時のコレクタ電流変化率の最大値

V_{CESP} が IGBT の C－E 間耐圧(V_{CES})を越えますと破壊に至ります。

2) 過電圧抑制方法

過電圧発生要因であるターンオフサージ電圧を抑制する方法として下記の方法があります。

a. IGBT に保護回路（＝スナバ回路）を付けてサージ電圧を吸収する。スナバ回路のコンデンサにはフィルムコンデンサを用い、IGBT の近くに配置して高周波サージ電圧を吸収させます。
b. IGBT のドライブ回路の－VGE や RG を調整し di/dt を小さくする（アプリケーション・マニュアル第 7 章“ドライブ回路設計方法”を参照下さい)。
c. 電解コンデンサをできるだけ IGBT の近くに配置し、配線インダクタンスを低減する。低インピーダンスタイプのコンデンサを用いるとさらに効果的です。
d. 主回路及びスナバ回路の配線インダクタンスを低減するために、配線をより太く・短くする。配線に銅バーを使用する。また，並列平板配線（ラミネート配線）にして，配線インダクタンスを低減することは，大変効果的です。

2.2　スナバ回路の種類と特徴

スナバ回路には、全ての素子に 1 対 1 で付ける個別スナバ回路と直流母線間に一括で付ける一括スナバ回路があります。

1)　個別スナバ回路

個別スナバ回路の代表的な例として、下記のスナバ回路があります。

a. RC スナバ回路
b. 充放電形 RCD スナバ回路
c. 放電阻止形 RCD スナバ回路

表 5-3 に各個別スナバ回路の接続図と特徴及び主な用途を示します。

2)　一括スナバ回路

一括スナバ回路の代表的な例として、下記のスナバ回路があります。

a. C スナバ回路
b. RCD スナバ回路

最近ではスナバ回路の簡素化の目的で一括スナバ回路が使用されることが多くなってきています。表 5-4 に各一括スナバ回路の接続図と特徴及び主な用途を、表 5-5 に一括 C スナバ回路を用いる場合のスナバ容量の目安を、図 5-7 にそのターンオフ波形例を示します。

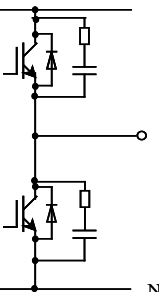
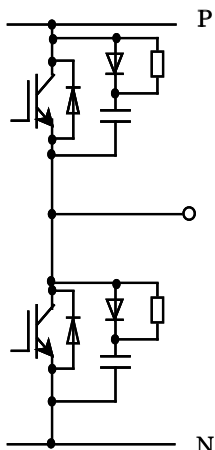
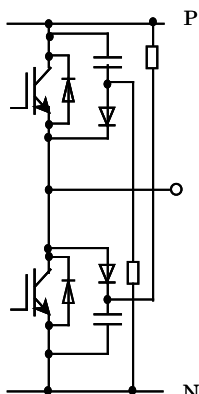
表 5-3　個別スナバ回路の接続図と特徴及び主な用途

スナバ回路接続図	特　徴（注意事項）	主な用途
RC スナバ回路 N	・ターンオフサージ電圧抑制効果が大きい。 ・チョッパ回路に最適 ・大容量の IGBT に適用する際には、スナバ抵抗を低い値にしなければならず、この結果ターンオン時のコレクタ電流が増大し、IGBT の責務が厳しくなる。	溶接機 スイッチング電源
充放電形 RCD スナバ回路 P N	・ターンオフサージ電圧抑制効果あり。 ・RC スナバ回路と異なり、スナバダイオードが追加されているのでスナバ抵抗値を大きくでき、ターンオン時の IGBT の責務の問題を回避できる。 ・放電阻止形 RCD スナバ回路に比較してスナバ回路での発生損失（主にスナバ抵抗で発生）が極めて大きな値となるため、高周波スイッチング用途には適さない。 ・充放電形 RCD スナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P=\frac{L\cdot Io^2\cdot f}{2}+\frac{C_S\cdot Ed^2\cdot f}{2}$ L：主回路の浮遊インダクタンス Io：IGBT のターンオフ時コレクタ電流 Cs：スナバコンデンサ容量 Ed：直流電源電圧 f　：スイッチング周波数	
放電阻止形スナバ回路 P N	・ターンオフサージ電圧抑制効果がある。 ・高周波スイッチング用途に最適。 ・スナバ回路での発生損失が少ない。 ・充放電形 RCD スナバ回路のスナバ抵抗における発生損失は下式で求められる。 $P=\frac{L\cdot Io^2\cdot f}{2}$ L：主回路の浮遊インダクタンス Io：IGBT のターンオフ時コレクタ電流 f　：スイッチング周波数	インバータ

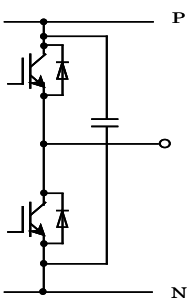
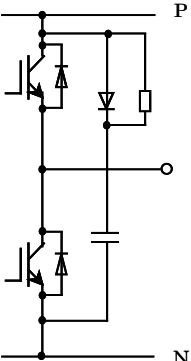
表 5-4　一括スナバ回路の接続図と特徴及び主な用途

スナバ回路接続図	特　徴（注意事項）	主な用途
C スナバ回路 P N	・最も簡易的な回路 ・主回路インダクタンスとスナバコンデンサとによる LC 共振回路により電圧が振動し易い。	インバータ
RCD スナバ回路 P N	・スナバダイオードの選定を誤ると高いスパイク電圧が発生することや、スナバダイオードの逆回復時に電圧が振動することがあります。	インバータ

表 5-5　一括 C スナバ容量の目安

素子定格＼項　目		ドライブ条件*[1]		主回路浮遊	スナバ容量 Cs
		$-V_{GE}$(V)	R_G(Ω)	ｲﾝﾀﾞｸﾀﾝｽ(μH)	(μF)
	50A		≧43		
	75A		≧30	―	0.47
	100A		≧13		
600V	150A	≦15	≧9	≦0.2	1.5
	200A		≧6.8	≦0.16	2.2
	300A		≧4.7	≦0.1	3.3
	400A		≧6	≦0.08	4.7
	50A		≧22		
	75A		≧4.7	―	0.47
	100A		≧2.8		
1200V	150A	≦15	≧2.4	≦0.2	1.5
	200A		≧1.4	≦0.16	2.2
	300A		≧0.93	≦0.1	3.3

*1：V シリーズ IGBT の代表的なドライブ条件を示す。

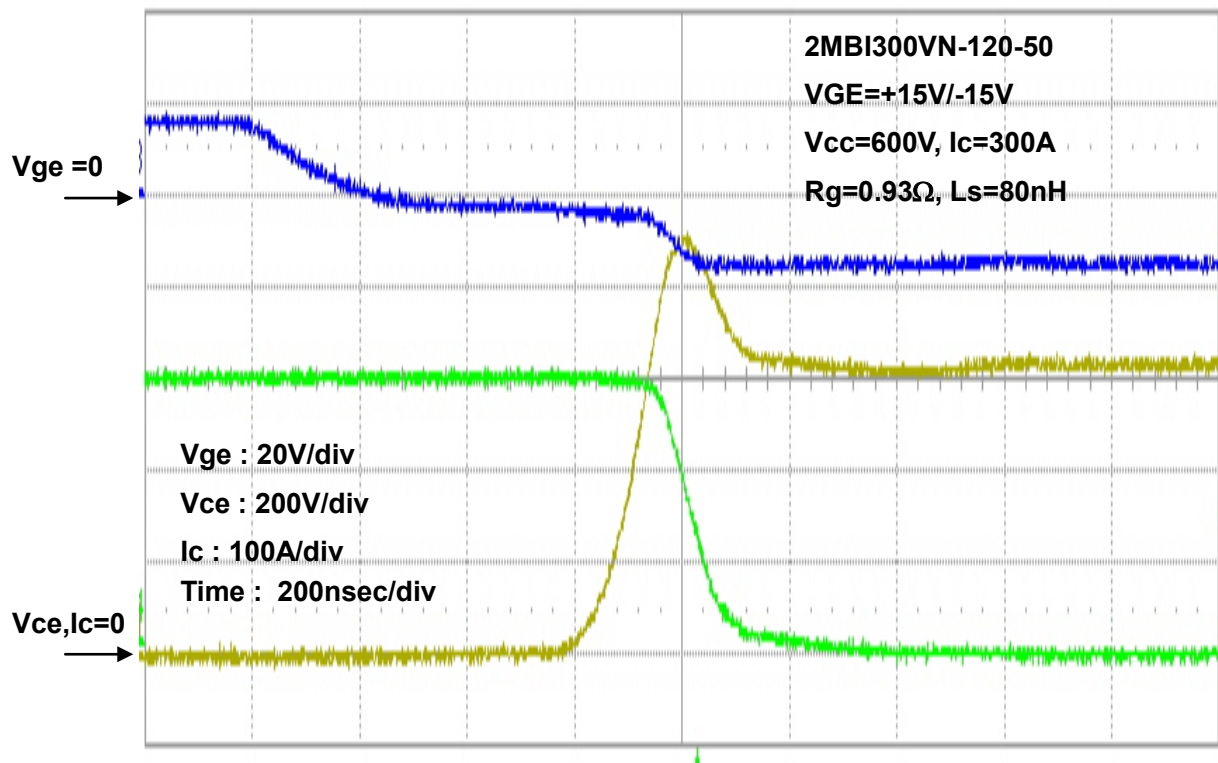



図 5-7　2MBI300VN-120-50(1200V/300A) ターンオフ電流・電圧波形

2.3　放電阻止形 RCD スナバ回路の設計方法

IGBT のスナバ回路として、最も合理的と思われる放電阻止形 RCD スナバ回路の基本的な設計方法について説明します。

1) 適用可否の検討

図 5-8 に放電阻止形 RCD スナバ回路を適用した場合のターンオフ時の動作軌跡を示し、図 5-9 にターンオフ時の電流・電圧波形を示します。

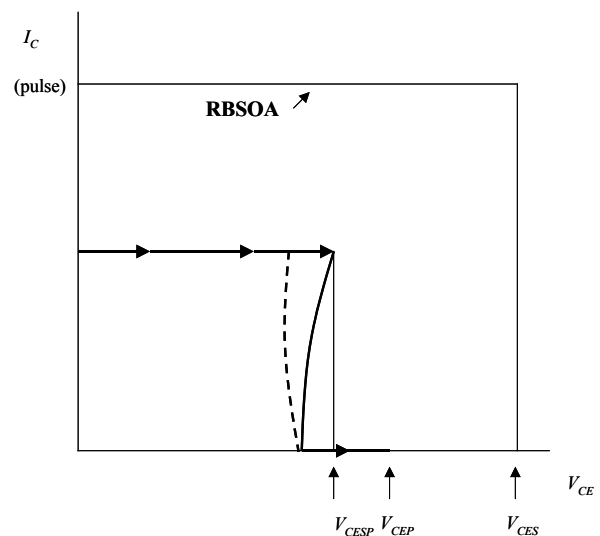



図 5-8　ターンオフ時の動作軌跡

放電阻止形 RCD スナバは、IGBT の C－E 間電圧が直流電源電圧を越えてから動作し、その理想的な動作軌跡は点線で示したものになります。

しかし実際の装置では、スナバ回路の配線インダクタンスやスナバダイオード過渡順電圧降下の影響によるターンオフ時のスパイク電圧が存在するため、実線で示すような右肩の膨らんだものになります。

放電阻止形 RCD スナバ回路の適用のためには、ターンオフ時の動作軌跡が IGBT の RBSOA 内に収まる必要があります。

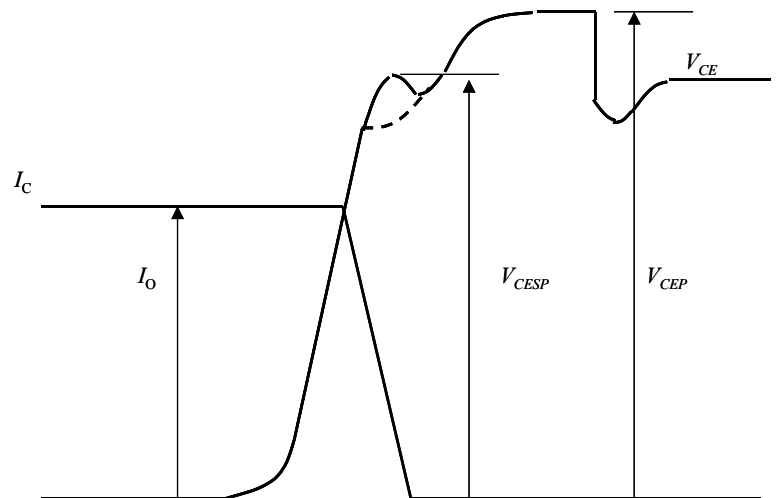



図 5-9　ターンオフ時の電流・電圧波形

なお、ターンオフ時のスパイク電圧は次式で求められます。

$$V_{CESP} = Ed + V_{FM} + (-L_S \cdot dIc/dt) \cdots\cdots\cdots\cdots ②$$

Ed　：　直流電源電圧

V_{FM}　：　スナバダイオード過渡順電圧降下※

L_S　：　スナバ回路の配線インダクタンス

dIc/dt：　ターンオフ時のコレクタ電流変化率の最大値

スナバダイオードの一般的な過渡順電圧降下の参考値は下記の通りです。

600V クラス：20～30V

1200V クラス：40～60V

2) スナバコンデンサ（C_S）容量値の求め方

スナバコンデンサに必要な容量値は次式で求められます。

$$C_S = \frac{L \cdot Io^2}{(V_{CEP} - Ed)^2} \cdots\cdots\cdots\cdots ③$$

L　：　主回路の浮遊インダクタンス

Io　：　IGBT のターンオフ時コレクタ電流

V_{CEP}：　スナバコンデンサ電圧の最終到達値

Ed　：　直流電源電圧

V_{CEP} は IGBT の C－E 間耐圧以下に抑える必要があります。
また、スナバコンデンサには高周波特性の良いもの（フィルムコンデンサ等）を選んでください。

3) スナバ抵抗（R_S）値の求め方

スナバ抵抗に要求される機能は、IGBT が次のターンオフ動作を行うまでに、スナバコンデンサの蓄積電荷を放電する事です。

IGBT が次のターンオフ動作を行うまでに、蓄積電荷の 90%を放電する条件でスナバ抵抗を求めると次式のようになります。

$$R_S \leqq \frac{1}{2.3 \cdot C_S \cdot f} \cdots\cdots\cdots\cdots\cdots\cdots ④$$

f ： スイッチング周波数

スナバ抵抗値をあまりにも低い値に設定すると、スナバ回路電流が振動し、IGBT のターンオン時のコレクタ電流尖頭値も増えるので、④式を満足する範囲内で極力高い値に設定して下さい。

スナバ抵抗の発生損失 $P(R_S)$は抵抗値と関係なく次式で求められます。

$$P(R_S) = \frac{L \cdot Io^2 \cdot f}{2} \cdots\cdots\cdots\cdots\cdots\cdots ⑤$$

4) スナバダイオードの選定

スナバダイオードの過渡順電圧降下は、ターンオフ時のスパイク電圧発生要因の一つになります。

また、スナバダイオードの逆回復時間が長いと、高周波スイッチング動作時にスナバダイオードの発生損失が大きくなり、スナバダイオードの逆回復が急激であると、スナバダイオードの逆回復動作時に IGBT の C−E 間電圧が急激に大きく振動します。

スナバダイオードには、過渡順電圧が低く、逆回復時間が短く、逆回復がソフトなものを選んで下さい。

5) スナバ回路配線上の注意事項

スナバ回路の配線によるインダクタンスはスパイク電圧発生要因となりますので、回路部品の配置も含めてインダクタンス低減の工夫を行って下さい。

2.4　サージ電圧特性例

サージ電圧は運転条件、ドライブ条件、回路条件などにより様々な挙動を示します。一般にサージ電圧はコレクタ電圧が高いほど、回路インダクタンスが大きいほど、コレクタ電流が大きいほど、高くなる傾向にあります。サージ電圧特性の一例として、図 5-10 に IGBT ターンオフ、FWD 逆回復時のサージ電圧の電流依存性を示します。この図からわかるように、IGBT のターンオフ時のサージ電圧はコレクタ電流が大きい程高くなりますが、FWD の逆回復サージ電圧は低電流側の方が大きくなる傾向にあります。一般に逆回復時のサージ電圧はコレクタ電流が定格電流に対して数分の 1 から数十分の 1 の低電流領域で大きくなります。

このように、サージ電圧は運転条件、ドライブ条件、回路条件などにより様々な挙動を示します。それゆえシステムとして使用が想定されるすべての動作条件で、電流と電圧が仕様書に記載の RBSOA 内におさまることを確認して使用願います。

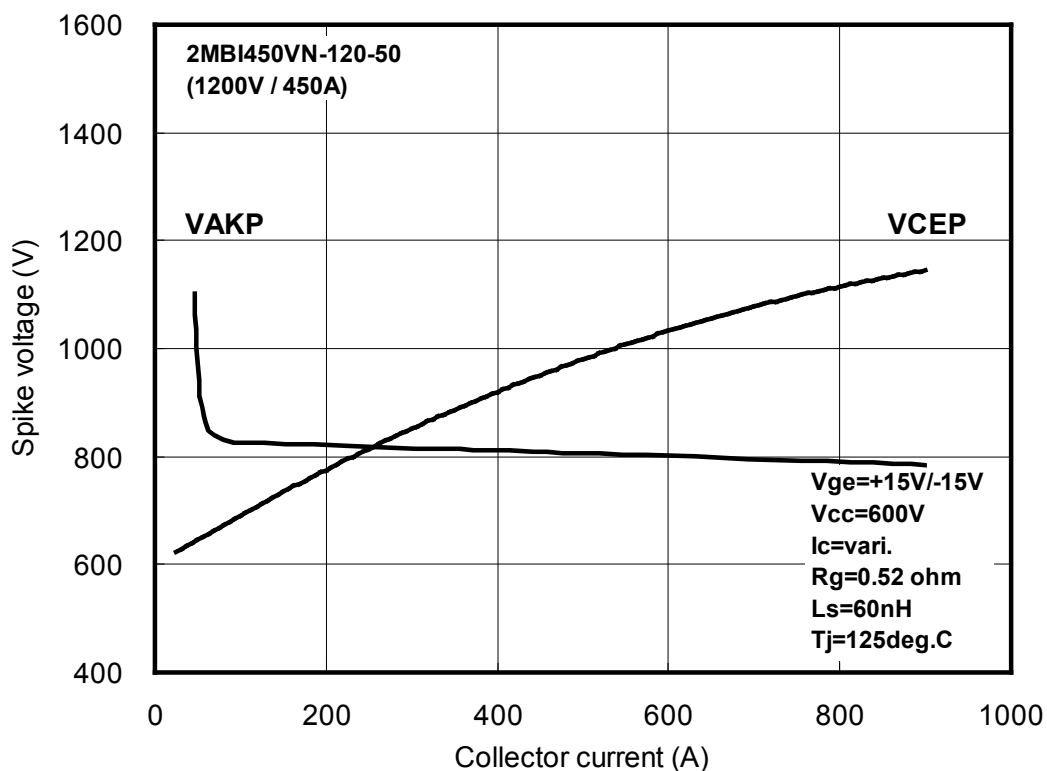



図 5-10　IGBT ターンオフ、FWD 逆回復時のサージ電圧の電流依存性
(2MBI450VN-120-50)

2.5　サージ電圧抑制回路　−クランプ回路構成例−

一般的に、主回路インダクタンスの低減やスナバ回路を設けることによってコレクターエミッタ間のサージ電圧を抑制することが可能です。しかしながら装置の運転条件などによってはサージ電圧の抑制が困難な場合があります。このような場合に用いられるサージ電圧抑制回路の１つとしてアクティブクランプ回路があります。

図 5-11 にアクティブクランプ回路の一例を示します。

基本的な回路構成としては、コレクターエミッタ間にツェナーダイオードを付加するとともに、そのツェナーダイオードと逆通電方向にダイオードを直列に接続しています。

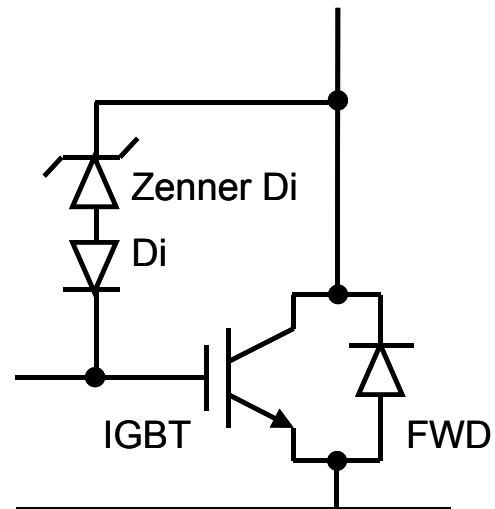



図 5-11　アクティブクランプ回路例

この回路でコレクターエミッタ間にツェナーダイオードの降伏電圧を超える電圧が発生した場合、ツェナーダイオードが降伏するため、コレクターエミッタ間の電圧はツェナーダイオードの降伏電圧と概ね等しくなるように IGBT がターンオフします。したがってアクティブクランプ回路を設けることで確実なサージ電圧の抑制が可能となります。

一方でツェナーダイオードの降伏電流は IGBT のゲートをオンさせるように流れるため、ターンオフ時の電流変化率 di/dt はクランプ回路付加前よりも緩やかになり、ターンオフ時間が長くなります（図 5-12 参照）。それゆえ損失増大などの要因がありますので、各種設計検証を行なった上でクランプ回路の適用をお願いいたします。

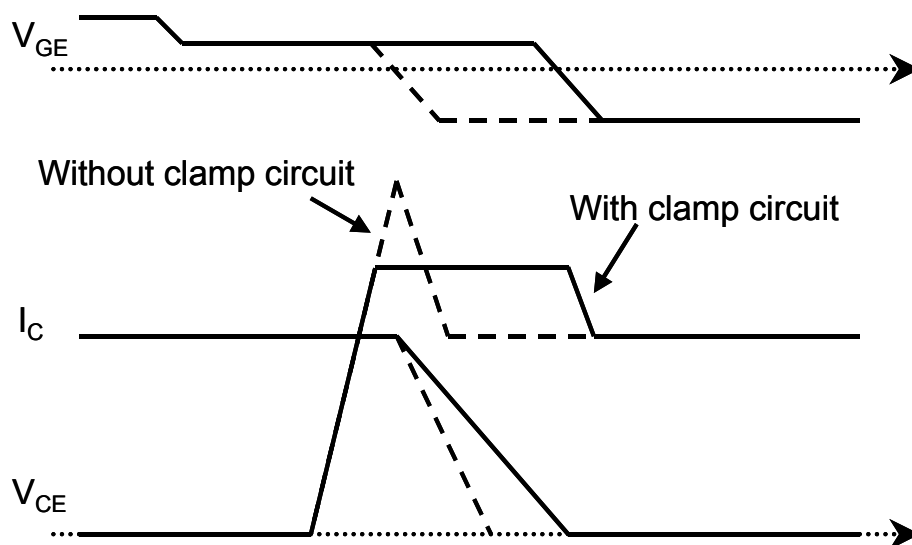



図 5-12　アクティブクランプ回路適用時の波形例

－ 第 6 章 －

放熱設計方法

目次 ページ

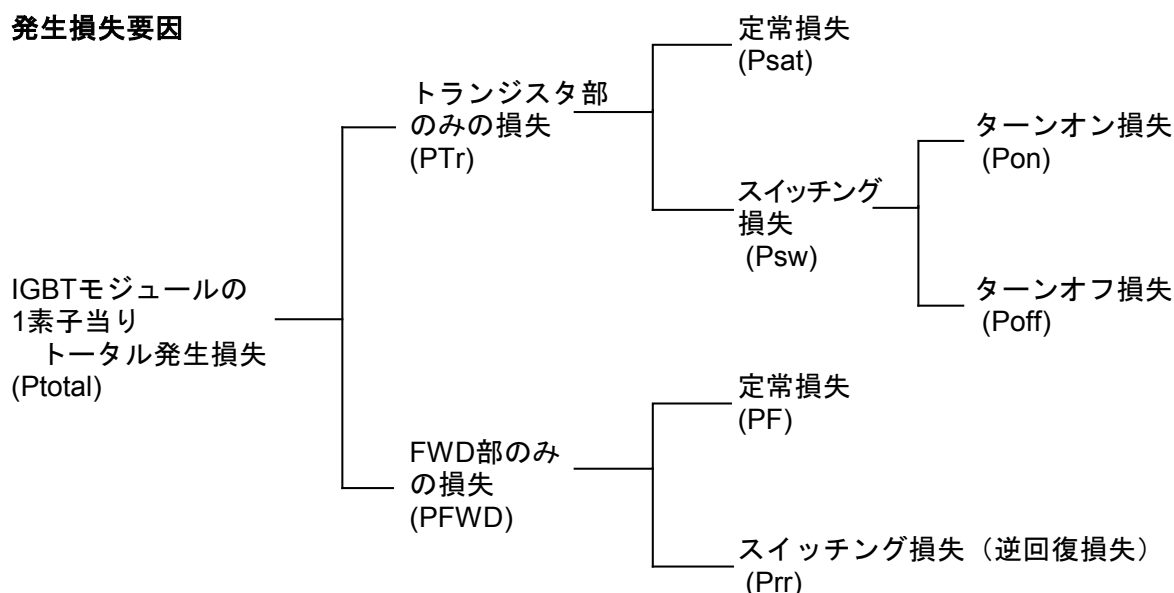
本章では、放熱設計について説明します。

IGBT を安全に動作させるためには接合温度(Tj)が Tj max.を越えないようにする必要があります。定格負荷時はもちろんですが、過負荷時等の異常時にも必ず Tj max.以下になるよう、充分余裕を持った熱設計を行って下さい。

1　発生損失の求め方

本節では IGBT モジュールの発生損失の求め方について説明します。以下では近似式を用いた簡略的な発生損失計算方法を示しますが、詳細な損失計算にはウェブ上に公開しています損失計算ソフトをご利用ください。この計算ソフトを使用することで、各モジュールパッケージに対する様々な運転条件での損失計算が可能となります。

1.1 損失の考え方

IGBT モジュールは IGBT 部と FWD 部で構成されており、それぞれの発生損失の合計が IGBT モジュール全体の発生損失となります。また、損失が発生する場合は定常時とスイッチング時があり、以上のことを整理すると次のようにになります。

IGBT 部も FWD 部も定常損失は出力特性から、またスイッチング損失はスイッチング損失－コレクタ電流特性から計算する事が出来、これらの発生損失から放熱設計を行い、接合温度 Tj が設計値を越えないようにします。

従って、ここで使用されるオン電圧やスイッチング損失の値には、通常接合温度 Tj が高温時でのデータを使用して計算してください。

これらの特性データは仕様書に記載されておりますので参照ください。

1.2　DC チョッパ応用の場合の発生損失計算方法

この場合、IGBT または FWD に流れる電流を矩形波の連続と考えれば簡単に近似計算をすることが出来ます。図 6-1 は近似した DC チョッパ波形を示したものであり、コレクタ電流が I_C の時の飽和電圧、スイッチング損失をそれぞれ $V_{CE(sat)}$、E_{on}、E_{off} とし、FWD 順電流が I_F の時のオン電圧、逆回復損失をそれぞれ V_F、E_{rr} とおけば発生損失は次のように計算されます。

IGBT 発生損失(W)=定常損失+ターンオン損失+ターンオフ損失

$$= \left[t1/t2 \times V_{CE(sat)} \times I_C \right] + \left[fc \times \left(E_{on} + E_{off} \right) \right]$$

FWD 発生損失(W)=定常損失+逆回復損失

$$= \left[(1 - (t1/t2)) \times I_F \times V_F \right] + \left[fc \times E_{rr} \right]$$

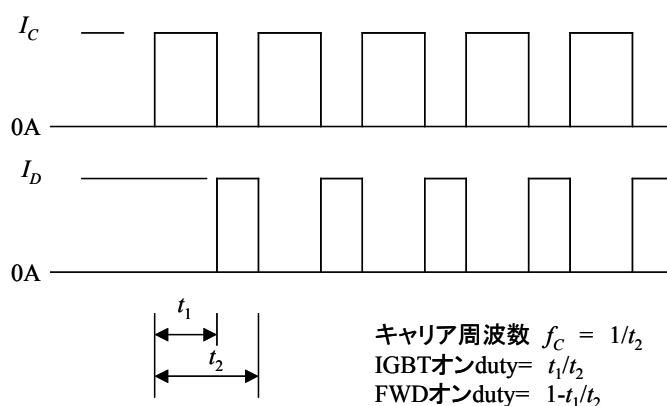



図 6-1　DC チョッパ波形

実際には直流電源電圧やゲート抵抗値等が仕様書に記載されているものと異なる時があり、このような場合には以下のような規則に従って簡略計算することができます。

・直流電源電圧 Ed(V_{CC})が異なる場合
　オン電圧　　　　　：Ed(V_{CC})に依存しない
　スイッチング損失：Ed(V_{CC})に比例する

・ゲート抵抗値が異なる場合
　オン電圧　　　　　：ゲート抵抗値に依存しない
　スイッチング損失：それぞれスイッチング時間に比例し、ゲート抵抗値に依存する

1.3　正弦波 VVVF インバータ応用の場合の発生損失計算方法

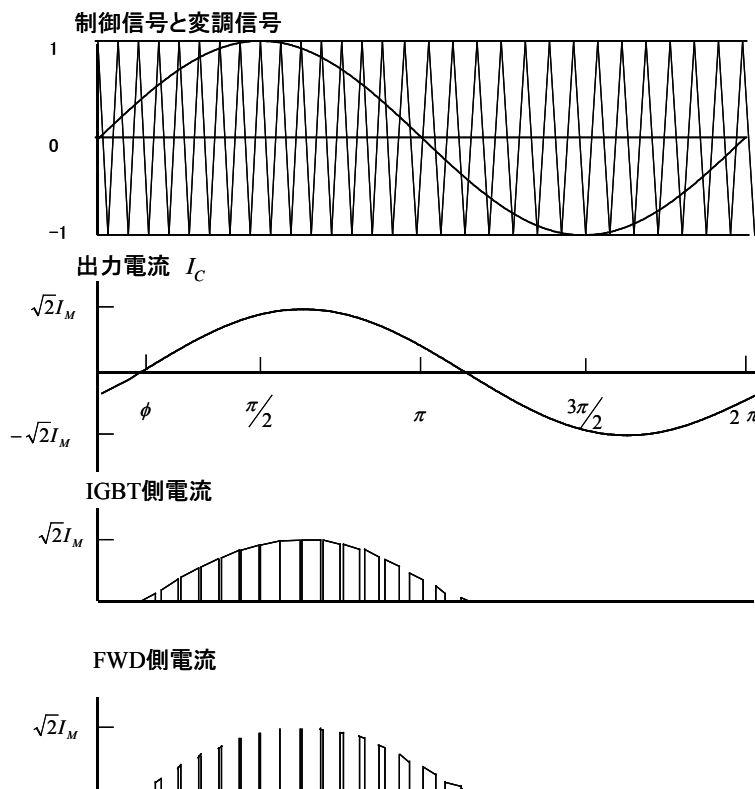



図 6-2　PWM インバータの出力電流

VVVF インバータ等で PWM 制御を行う場合は、図 2 に示すように常に電流値や動作パターンが変化するため、その発生損失を詳細に計算するにはコンピュータ・シミュレーション等を用いる必要があります。しかしながら実際にはその方法は複雑すぎるため、ここでは近似式を用いて簡略的に計算する方法について説明します。

1)　前提条件

計算を行うにあたり、以下が前提条件となります。

・正弦波電流出力 3 相 PWM 制御 VVVF インバータであること

・正弦波、三角波比較による PWM 制御であること

・出力電流は理想的な正弦波であること

2)　定常損失(P_{sat}、P_F)の求め方

IGBT 及び FWD の出力特性は図 6-3 に示すように仕様書のデータから近似値を得る事が出来ます。

富士電機株式会社

従って定常損失は

IGBT 側の定常損失 $\left(P_{sat}\right) = DT\int_0^x I_C V_{CE(sat)} d\theta$

$$= \frac{1}{2} DT\left[\frac{2\sqrt{2}}{\pi} I_M V_O + I_{M^2} R\right]$$

FWD 側の定常損失 $\left(P_F\right) = \frac{1}{2} DF\left[\frac{2\sqrt{2}}{\pi} I_M V_O + I_{M^2} R\right]$

ただし, DT, DF : 出力電流半波における IGBT 及び FWD の平均導通率
出力電流半波における IGBT 及び FWD の平均導通率は図 6-4 に示すような特性となります。

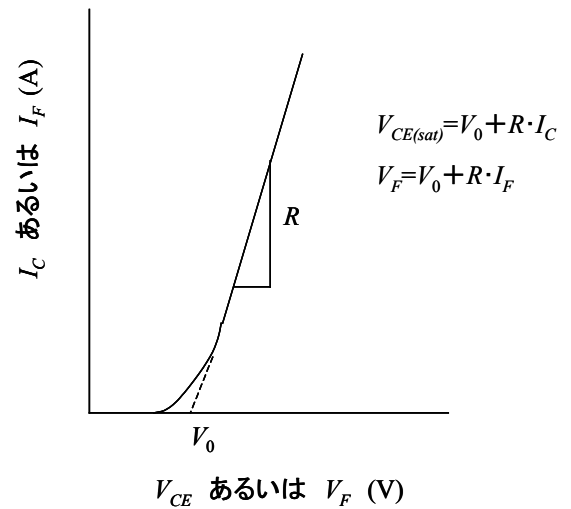



図 6-3　出力特性近似

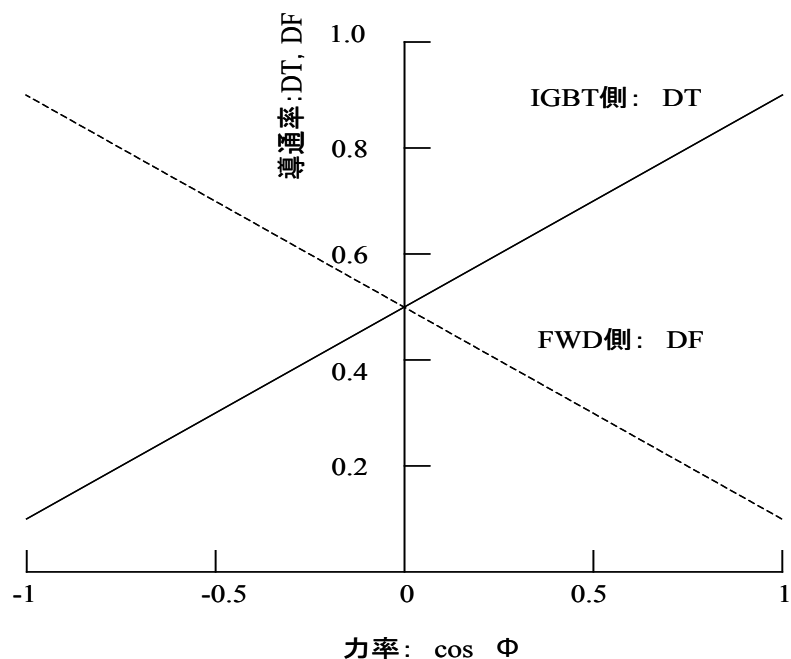



図 6-4　正弦波 PWM インバータにおける力率と導通率の関係

3)　スイッチング損失

スイッチング損失ーI_C特性は、図 6-5 のような特性となりますが，一般的に次に示す式で近似されます。

$$E_{on} = E_{on'}\left(I_C / 定格 I_C\right)^a$$

$$E_{off} = E_{off'}\left(I_C / 定格 I_C\right)^b$$

$$E_{rr} = E_{rr'}\left(I_C / 定格 I_C\right)^c$$

a,b,c :　　　　乗数

E_{on}',E_{off}',E_{rr}' :　定格 I_C 時の E_{on},E_{off},E_{rr} の値

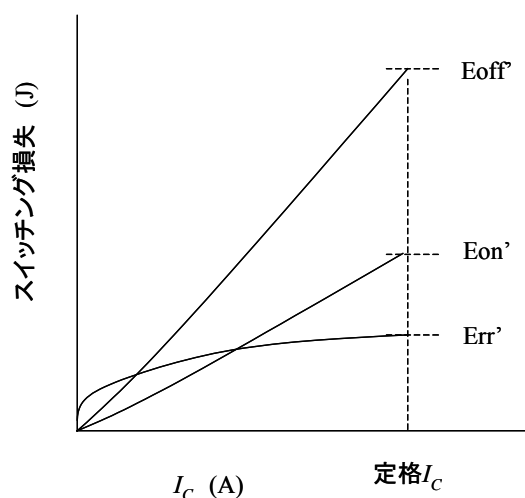



図 6-5　スイッチング損失近似

従ってスイッチング損失は以下のように表せます。

・ターンオン損失(P_{on})

$$P_{on} = fo\sum_{K=1}^{n}\left(E_{on}\right)k \qquad (n：半周期間のスイッチング回数 = \frac{fc}{2fo})$$

$$= foE_{on}'\frac{1}{定格 I_{C^a}}\sum_{k=1}^{n}\left(I_{C^a}\right)k$$

$$= foE_{on}'\frac{n}{定格 I_{C^a}\times\pi}\int_0^{\pi}\sqrt{2}I_{M^a}\sin\theta d\theta$$

$$\fallingdotseq foE_{on}'\frac{1}{定格 I_{C^a}}nI_{M^a}$$

$$= \frac{1}{2}fcE_{on}'\left[\frac{I_M}{定格 I_C}\right]^a$$

$$= \frac{1}{2}fcE_{on}\left(I_M\right)$$

$E_{on}(I_M)$:I_C=I_M 時の E_{on}

・ターンオフ損失(P_{off})

$$P_{off} \fallingdotseq \frac{1}{2} fcE_{off}\left(I_M\right)$$

$E_{off}(I_M)$:$I_C=I_M$ 時の E_{off}

・FWD 逆回復損失(P_{rr})

$$P_{off} \fallingdotseq \frac{1}{2} fcE_{rr}\left(I_M\right)$$

$E_{rr}(I_M)$:$I_C=I_M$ 時の E_{rr}

4)　全発生損失（トータル発生損失）

2)と 3)項での計算結果より、

IGBT 部の発生損失は、 $P_{Tr} = P_{sat} + P_{on} + P_{off}$ 、

FWD 部の発生損失は、 $P_{FWD} = P_F + P_{rr}$ となります。

実際には直流電源電圧やゲート抵抗値等が仕様書に記載されているものと異なる時がありますが、1.2 項の場合と同様に考えて簡略計算することが出来ます。

2　ヒートシンク（冷却体）の選定方法

電力用ダイオード、IGBT、トランジスタ等のパワーモジュールは、電極部と取り付けベースが絶縁されているものが多く、一つのヒートシンク上に複数個の素子を取り付けて用いることが出来るため、実装が容易でコンパクトな配線が可能となります。これらの素子を安全に動作させるためには、動作時に各素子が発生する損失(熱)を効率よく逃がしてやる必要があり、ヒートシンクの選定は重要な鍵となります。以下にヒートシンクの選定における基本的な考え方を示します。

2.1　定常状態の熱方程式

半導体の熱伝導は電気回路におきかえて解くことができます。ここで IGBT モジュールのみをヒートシンクに取り付けた場合を考えてみます。この場合、熱的には図 6-6 のような等価回路におきかえられます。

図 6-6 に示した等価回路より、接合温度(Tj)は次の熱方程式で求められます。

$$Tj = W \times \{Rth(j-c) + Rth(c-f) + Rth(f-a)\} + Ta$$

ただし、ここでいうケース温度 T_C 及びヒートシンク温度 T_f とは図 6-13 に示す位置の温度を表しています。図 6-7 に示すように、これ以外の点の温度は実際には低く測定され、かつヒートシンクの放熱性能に依存しますので設計時に注意が必要です。

次に IGBT（2 素子モジュール）とダイオード・ブリッジ・モジュールをそれぞれ 1 個づつヒートシンク上に取り付ける場合の等価回路例を図 6-8 に示します。この場合の熱方程式は、

$$Tj(d) = Wd \times [Rth(j-c)d + Rth(c-f)d] + [(Wd + 2WT + 2WD) \times Rth(f-a)] + Ta$$
$$Tj(T) = WT \times Rth(j-c)T + [(WT + WD) \times Rth(c-f)T] + [(Wd + 2WT + 2WD) \times Rth(f-a)] + Ta$$
$$Tj(D) = WD \times Rth(j-c)D + [(WT + WD) \times Rth(c-f)T] + [(Wd + 2WT + 2WD) \times Rth(f-a)] + Ta$$

となります。これらの式より Tj が Tj max.を越えないことを確認してヒートシンクを選定して下さい。

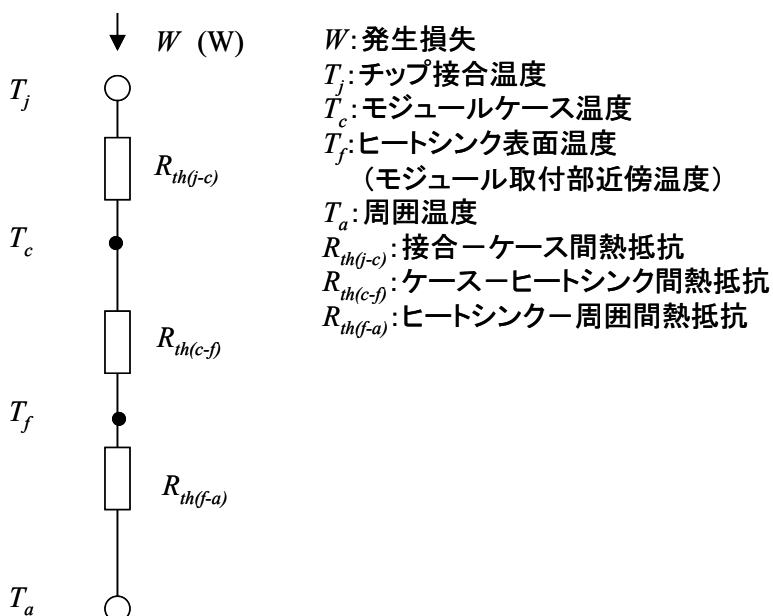



図 6-6　熱抵抗の等価回路

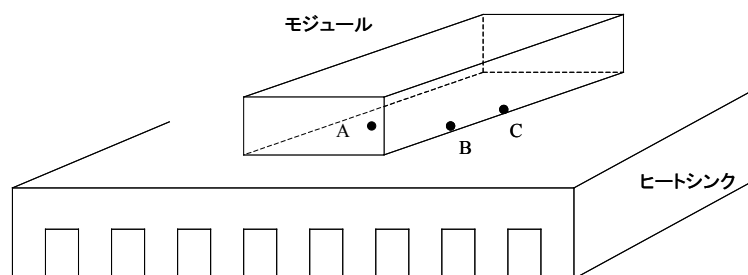
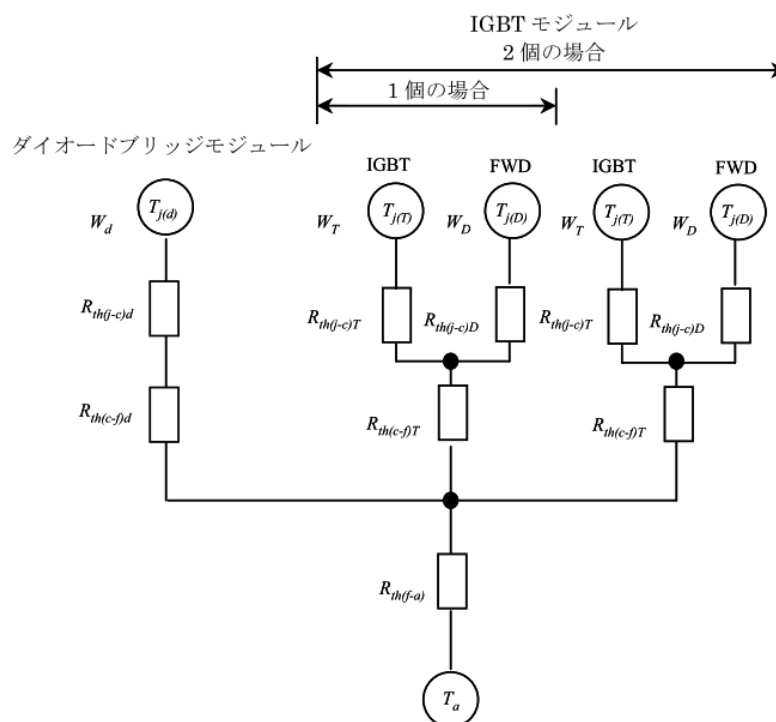
A：モジュールの裏面のチップ直下
B：モジュール裏面のA点より14mmの点
C：モジュール裏面のA点より24mmの点

	A 点	B 点	C 点
T_c（°C）	51.9	40.2	31.4
T_f（°C）	45.4	36.9	30.2

図 6-7　ケース温度の測定例

W_d、$T_{j(d)}$、$R_{th(\ )d}$：ダイオードブリッジ（1 モジュール分）

W_T、$T_{j(T)}$、$R_{th(\ )T}$：IGBT（各素子）

W_D、$T_{j(D)}$、$R_{th(\ )D}$：FWD（各素子）

図 6-8　熱抵抗の等価回路例

2.2　過渡状態の熱方程式

一般的には、前述のように平均発生損失から定常状態の Tj を考えれば充分ですが、実際にはスイッチングを繰り返す毎に発生損失はパルス状となるので図 6-10 に示すように温度リプルを生じます。この場合、発生損失を一定周期かつ一定ピーク値の連続矩形波パルスと考えれば、仕様書に記載されている図 6-9 に示すような過渡熱抵抗曲線を使用して温度リプルのピーク値(Tjp)を近似的に計算することができます。

この Tjp も Tj max.を越えないことを確認してヒートシンクを選定してください。

$$Tjp - T_C = P \times \left[R(\infty) \times \frac{t1}{t2} + \left(1 - \frac{t1}{t2}\right) \times R(t1 + t2) - R(t2) + R(t1) \right]$$

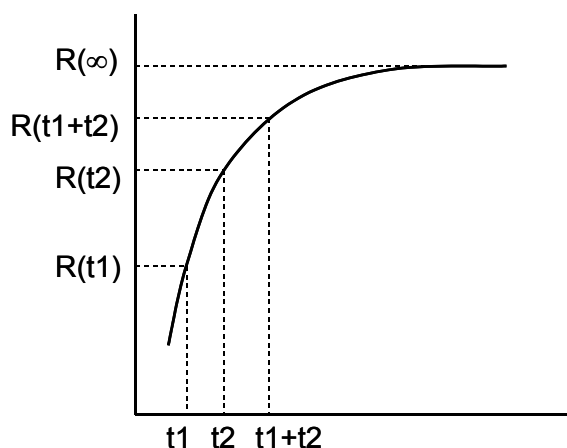



図 6-9　過渡熱抵抗曲線

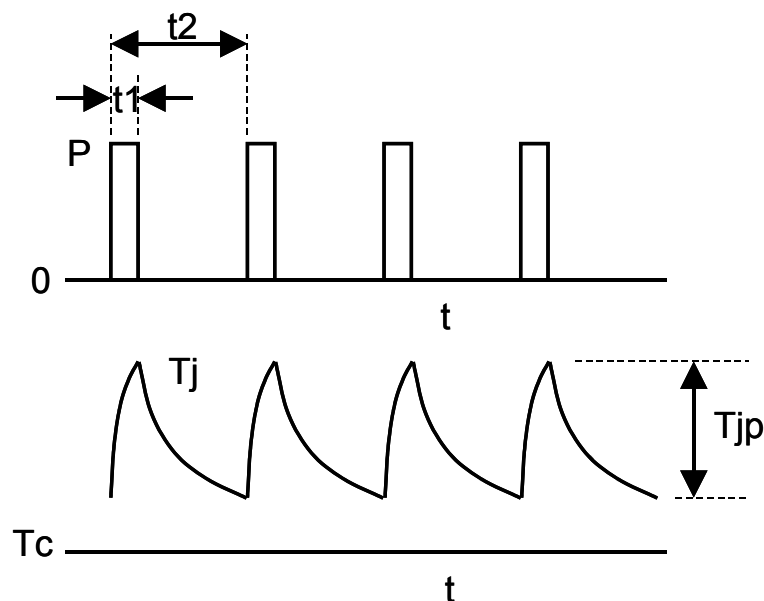



図 6-10　温度リプル

3　IGBT モジュールの取り付け方法

3.1　ヒートシンクへの取り付け方法

熱抵抗は IGBT モジュールが取り付けられる位置により変化しますので、下記の点に注意して下さい。

・ IGBT モジュール 1 個をヒートシンクに取り付ける場合、ヒートシンクの中心に取り付けると熱抵抗が最小となります。
・ 1 つのヒートシンクに複数個の IGBT モジュールを取り付ける場合は、各 IGBT モジュールが発生する損失を考慮して、取り付け位置を決定して下さい。大きな損失を発生する IGBT モジュールには、大きな占有面積を与えるようにして下さい。

3.2　ヒートシンク表面の仕上げ

IGBT モジュールを取り付けるヒートシンク面の仕上げは、ネジ取り付け位置間で平坦度を 100mm に対し 50 ㎛以下、表面の粗さは 10 ㎛以下にして下さい。ヒートシンクの面が窪んでいる場合には、接触熱抵抗(Rth(c-f))の増加を招きます。またヒートシンク面の平坦度が上記範囲外の場合、IGBT モジュールを取り付けた時（締め付け時）IGBT モジュール内のチップと金属ベースとの間にある絶縁基板にストレスが加わり、絶縁破壊を生じる恐れがあります。

3.3　サーマルグリース塗布

接触熱抵抗を小さくするために、ヒートシンクと IGBT モジュールの取り付け面の間にサーマルグリースを塗布してモジュールを使用してください。

サーマルグリースの塗布方法についてはローラーでの塗布、ステンシルマスクを用いた塗布などがあります。

サーマルグリースはフィンへの熱伝導を促進するものですが、それ自体熱容量をもっています。したがって、適切な塗布厚に対して厚く塗布しすぎるとフィンへの放熱を妨げることになりチップ温度の上昇を招きます。一方、サーマルグリースの厚さを適切な厚さに対して薄くした場合では、ヒートシンクとモジュール間でコンパウンドの未接合部分が生じて接触熱抵抗が上昇する可能性があります。したがって、サーマルグリースは適切な厚さで塗布しなければなりません。

サーマルグリースの塗布厚が不適切な場合にはフィンへの放熱が悪くなるため、最悪の場合にはチップ温度が Tjmax を上回ることで破壊に至る可能性があります。

このような理由からサーマルグリースの塗布方法としてはモジュール裏面に均一な厚さでの塗布が可能なステンシルマスクによる塗布方法を推奨します。

ステンシルマスクによるサーマルグリース塗布方法例の概略を図 6-11 に示します。基本的な方法は、所定の重さのサーマルグリースをステンシルマスクによって IGBT モジュールの金属ベース面に塗布する方法です。その後、サーマルグリースが塗布された IGBT モジュールをヒートシンクに各製品の推奨トルクでネジを締め付けることによって、サーマルグリース厚を概ね均一にすることが可能となります。なお富士電機が推奨するステンシルマスクのデザインは、お客様のご要望に応じて提供が可能です。

1.Back to Room Temp.

2.Mesure weight of IGBT

3.Adjust zero

4.Bottom tool

5.Set IGBT module

6.Metal mask and Frame

7.Fix tools and put grease
with Knife

8. Print with metal squeegee
(begin)

9. Print with metal squeegee
(end)

10.After printing

11. Open metal mask

12. Check grease weight

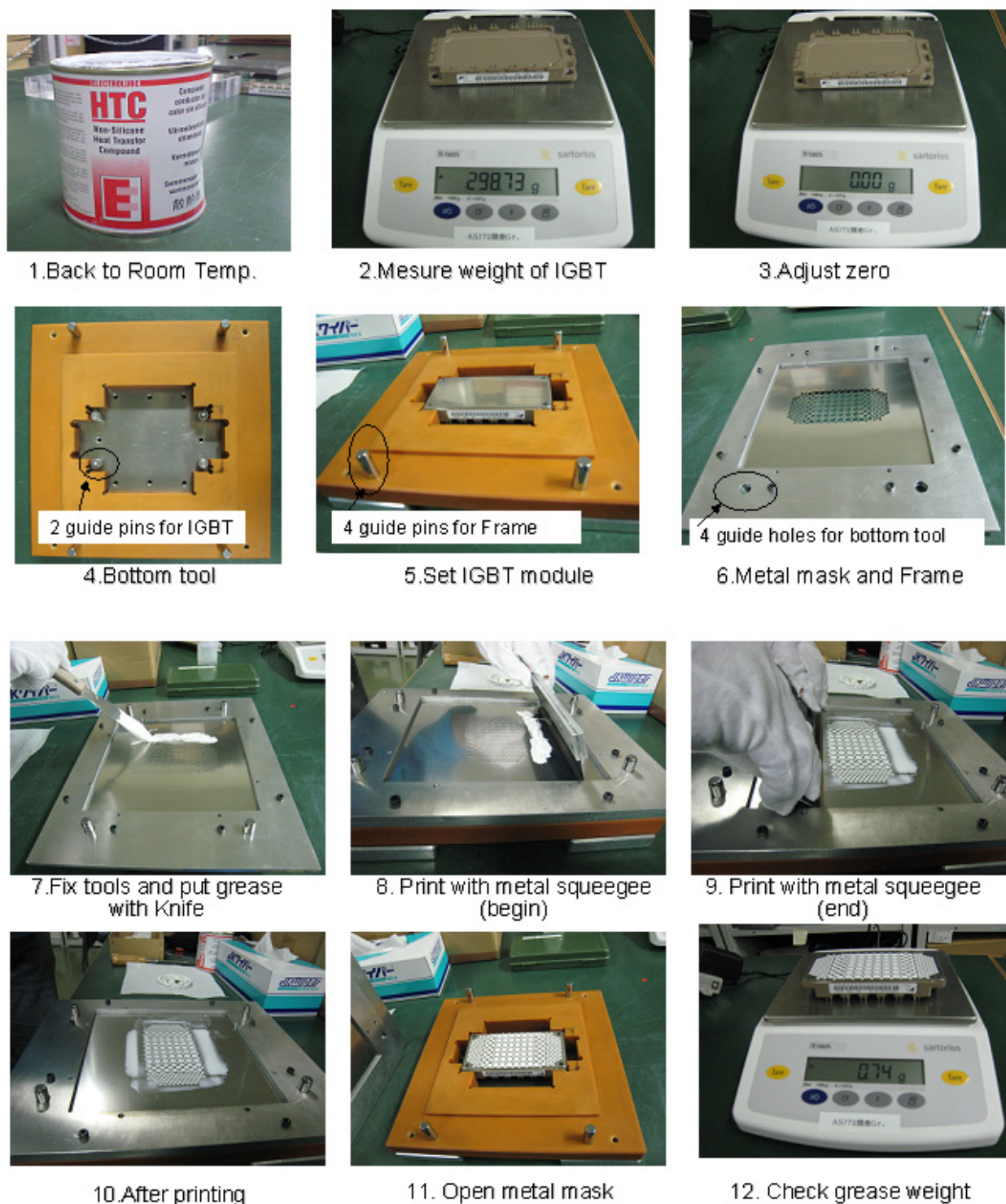



図 6-11　サーマルグリース塗布方法例の概略図

ここで、サーマルグリース厚が均一であると仮定した場合の必要な重さは次のように算出することができます。

$$\text{サーマルグリース厚 (um)} = \frac{\text{サーマルグリースの重さ (g)} \times 10^4}{\text{モジュールのベース面積 (cm}^2\text{)} \times \text{サーマルグリースの密度 (g/cm}^3\text{)}}$$

この式から必要なサーマルグリース厚に対する重さを求めて、その重さのサーマルグリースをモジュールに塗布してください。ここでサーマルグリースが広がった後の厚さ（サーマルグリース厚）は約 100um を推奨いたします。なおコンパウンドの最適な塗布厚は使用するコンパウンドの特性や塗布方法などによって変わりますので確認して使用してください。

表 6-1 に推奨サーマルグリースの一例を示します。

表 6-1　サーマルグリースの例

型名	製造メーカ
G746	信越化学工業㈱製
TG221	日本データマテリアル㈱製
SC102	東レダウコーニング㈱製
YG6260	東芝シリコーン㈱製
P12	Wacker Chemie
HTC	ELECTROLUBE

3.4　締め付け方法

IGBT モジュール取り付け時のネジの締め付け方を図 6-12 に示します。なお、ネジは規程の締付けトルクで締め付けるようにして下さい。

規程トルクは仕様書中に記載されておりますので別途参照してください。このトルクが不足すると、接触熱抵抗が大きくなることや、動作中に緩みが生じる恐れがあります。逆にトルクが過大の場合にはケースの破損等の恐れがあります。

	トルク	順序
１回目（仮締め）	規程の 1/3 のトルク	①→②
２回目（本締め）	規程のトルク	②→①

(1)　２点取り付けタイプモジュールの場合

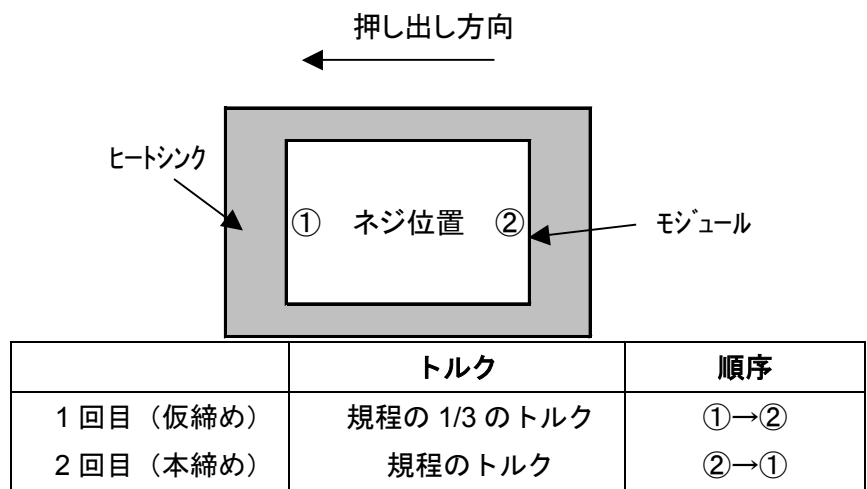
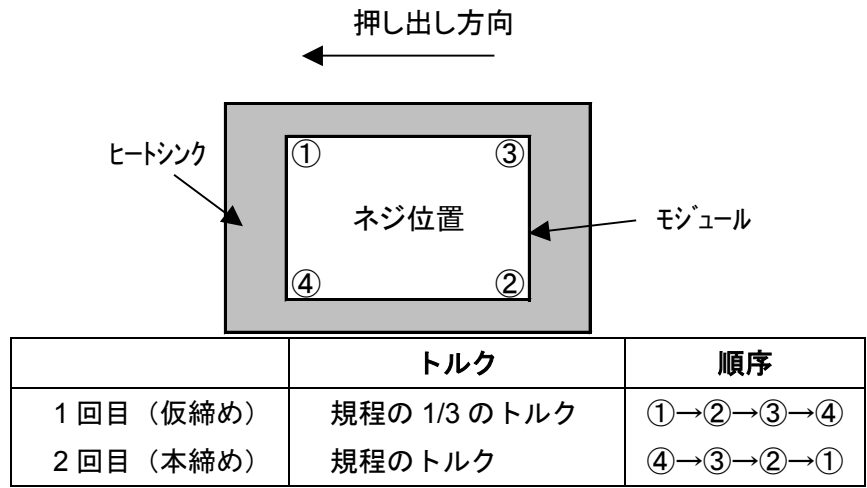
	トルク	順序
１回目（仮締め）	規程の 1/3 のトルク	①→②→③→④
２回目（本締め）	規程のトルク	④→③→②→①

(2)　４点取り付けタイプモジュールの場合

図 6-12　IGBT モジュールの取り付け方法

3.5　IGBT モジュールの取り付け方向

押し出し型によって作られたヒートシンクに IGBT モジュールを取り付ける場合､図 6-12 に示すように、ヒートシンクの押し出し方向と平行に、IGBT モジュールを取り付けるよう推奨します。これはヒートシンクが変形する影響を少なくするためです。

3.6　温度の検証

ヒートシンクを選定し、IGBT モジュールの取り付け位置を決めた後、各部の温度を測定し、IGBT モジュールの接合部温度(Tj)が定格あるいは設計値を越えないことを確認して下さい。

なお、ケース温度(T_C)の正確な測定方法例を図 6-13 に示します。

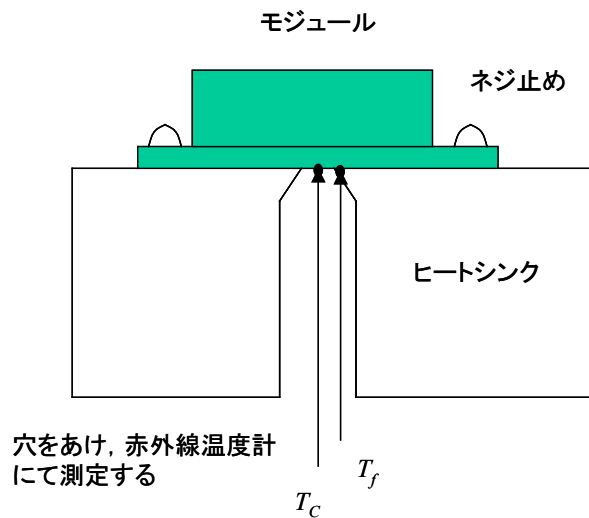



図 6-13　ケース温度測定例

ー　第 7 章　ー

ゲートドライブ回路設計方法

目次		ページ

本章では，IGBT モジュールのゲート駆動回路の設計手法について説明します。

1　ドライブ条件と主要特性の関係

表 7-1 は、IGBT のドライブ条件と主要特性の一般的な関係を示します。IGBT の主要特性は V_{GE}、R_G により変化するので装置の設計目標にあわせた設定が必要です。

表 7-1　IGBT のドライブ条件と主要特性

主要特性	$+V_{GE}$ 増	$-V_{GE}$ 増	$R_{G(ON)}$ 増	$R_{G(OFF)}$ 増
$V_{CE(sat)}$	減少	―	―	―
t_{on} E_{on}	減少	―	増加	―
t_{off} E_{off}	―	減少	―	増加
ターンオン サージ電圧	増加	―	減少	―
ターンオフ サージ電圧	―	増加	―	減少*1
dv/dt 誤点弧	増加	減少	減少	減少
電流制限値	増加	―	―	―
短絡耐量	減少	―	―	―
放射ノイズ	増加	―	減少	減少

*1　シリーズによってサージ電圧のゲート抵抗依存性は異なります。

1.1 ゲート順バイアス電圧　：$+V_{GE}$（オン期間）

ゲート順バイアス電圧 $+V_{GE}$ の推奨値は，+15V です。以下に、$+V_{GE}$ の設計時の留意事項を示します。

(1) $+V_{GE}$ は G-E 間最大定格電圧 20V 以下で設計して下さい。

(2) 電源電圧の変動は±10%以内を推奨します。

(3) オン期間中の C-E 間飽和電圧($V_{CE(sat)}$)は $+V_{GE}$ によって変化し、$+V_{GE}$ が高い程低くなります。

(4) ターンオンスイッチング時の時間や損失は $+V_{GE}$ が高い程小さくなります。

(5) ターンオン時（FWD 逆回復時）の対向アームのサージ電圧は $+V_{GE}$ が高い程発生しやすくなります。

(6) IGBT がオフ期間中でも FWD の逆回復時の dv/dt により誤動作し、パルス状の短絡電流が流れて過剰な発熱や最悪の場合破壊を招く事があります。この現象は dv/dt 誤点弧と呼ばれ、$+V_{GE}$ が高い程発生しやすくなります。

(7) 一般には $+V_{GE}$ が高い程　制限電流値が高くなります。

(8) 短絡耐量は $+V_{GE}$ が高い程小さくなります。

富士電機株式会社

1.2　ゲート逆バイアス電圧　： - V_{GE}（オフ期間）

ゲート逆バイアス電圧-V_{GE}の推奨値は，-5V から-15V です。以下に、-V_{GE}の設計時の留意事項を示します。

(1)　- V_{GE}は G-E 間最大定格電圧 20V 以下で設計して下さい。
(2)　電源電圧の変動は±10%以内を推奨します。
(3)　IGBT のターンオフ特性は - V_{GE}に依存し、特にコレクタ電流がオフし始める部分の特性は - V_{GE}に強く依存します。従って、ターンオフスイッチング時の時間や損失は - V_{GE} が大きい程小さくなります。
(4)　dv/dt 誤点弧は - V_{GE}が小さい場合に発生することがあり、少なくとも - 5V 以上に設定して下さい。ゲートの配線が長い場合には特に注意が必要です。

1.3　ゲート抵抗：R_G

ゲート抵抗 R_Gの値として、仕様書ではスイッチング損失を小さくする際の数値が記載されています。したがってゲート抵抗 R_Gは回路構成や環境によって適切に変更する必要があります。以下に、R_G設計時の留意事項を示します。

(1) スイッチング特性はターンオン、ターンオフ共に R_G値に依存し、R_Gが大きいほどスイッチング時間やスイッチング損失は大きくなります。これに対し、一般には R_Gが大きいほどスイッチング時のサージ電圧は小さくなると言われていますが、デバイスの構造により R_Gが大きくなるとサージ電圧が増加する場合があります。
(2) dv/dt 誤点弧は R_Gが大きい方が発生しにくくなります。
(3) 各種スイッチング特性は回路構成による寄生インダクタンスなどにより大きく変動します。特にターンオフ時に発生するサージ電圧、FWD が逆回復する際に発生するサージ電圧は大きく影響しますので、回路のインダクタンスを小さくした状態で、R_Gを設計してください。

以上の各種特性のゲート抵抗依存性に注意しながら最適なゲートドライブ条件を選定してください。

1.4　FWD 逆回復時の dv/dt による誤点弧を回避するために

本節では FWD が逆回復する際に発生する dV/dt によって、IGBT のゲートが誤点弧することを回避する方法について述べます。

図 7-1 は dV/dt 発生時に生じる誤点弧の原因について示した図です。本図では IGBT1 側がオフ状態からオン状態に遷移するものとし、IGBT2 が逆バイアスされているものとします。

ここで IGBT1 がオフ状態からオン状態になると、その対向アームの FWD、すなわち FWD2 が逆回復します。またそれと同時に、オフ状態にある IGBT2 と FWD2 の電位が上昇するため、IGBT1 のスイッチング時間に応じた dV/dt が発生することになります。

IGBT1,2 にはそれぞれ帰還容量 Cres があるため､この Cres を介して電流 I=Cres x dV/dt が発生します。この電流がゲート抵抗 Rg によってゲート電位を上昇させ、結果としてゲートーエミッタ間の電圧 Vge が生じることになります。この Vge が IGBT2 の逆バイアス電圧と閾値電圧 Vge(th)の和の電圧を越えると IGBT2 が誤点弧（オン）することになります。これにより､IGBT1 と IGBT2 は短絡状態となります。

図 7-1　dV/dt 発生時の誤点弧の原理

この原理から、誤点弧を回避するための方法を図 7-2 に示します。

IGBT の誤点弧回避方法としては､ゲートーエミッタ間に容量成分 Cge を付加する方法、-Vge を増大させる方法、ゲート抵抗 Rg を大きくする方法が挙げられます。

これらの対策による効果は適用ゲート回路によって異なりますので、充分に確認して適用してください。またスイッチング損失への影響もありますので併せて確認をお願いいたします。

(a) Cge の付加　　(b) –Vge の増大　　(c) ゲート抵抗 Rg の増大

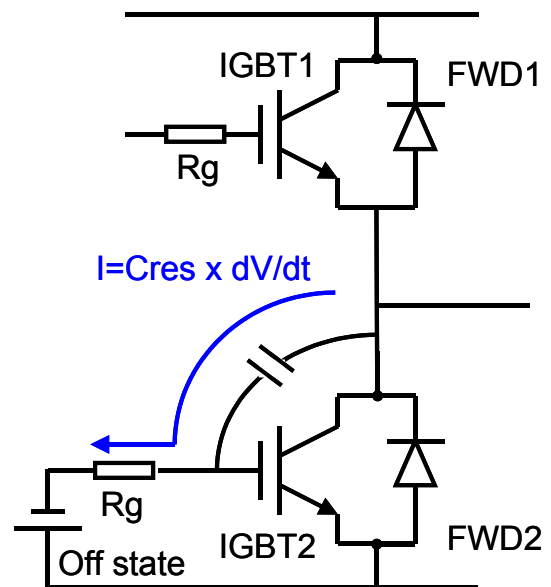
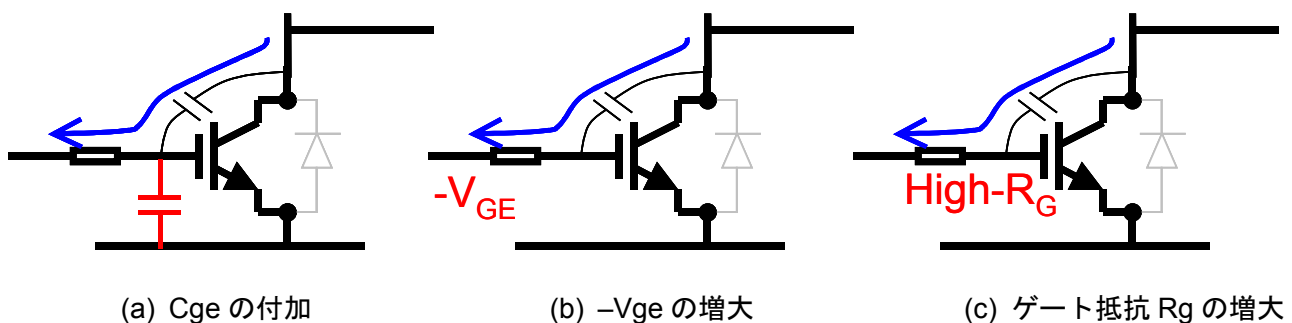



図 7-2　dV/dt 誤点弧回避方法

ゲートーエミッタ間に容量成分 Cge を付加する方法は、誤点弧電流をその Cge にバイパスさせることによってゲート抵抗に流れる電流を低減させる方法です。この Cge を付加することでゲートドライブ時にこの容量成分を充電する必要があるためスイッチングスピードが遅くなります。これにより単に Cge を付加した場合では、スイッチング損失は大きくなります。しかしながら、Cge を付加した場合でもゲート抵抗を下げることでスイッチングスピードを適切にコントロールすることができます。すなわち、Cge を付加すると共にゲート抵抗を低減することで、スイッチング損失を増大させることなく誤点弧を回避することが可能です。

なお、Cge、Rg の目安としては仕様書に記載された Cies の 2 倍程度の容量をゲート抵抗 Rg のモジュール側へ付加するとともに、ゲート抵抗 Rg を C_{GE} 付加前に対して概ね半分へ変更することを推奨いたします。詳細特性については各シリーズのアプリケーションデータを参照してください。

2　ドライブ電流について

IGBT は MOS ゲート構造を持っており、スイッチング時にはこれを充放電するゲート電流（ドライブ電流）を流す必要があります。図 7-3 にゲート充電電荷量特性を示します。ゲート充電電荷量特性は IGBT を駆動するのに必要な電荷量を表しており、平均ドライブ電流や駆動電力の計算に使用されます。図 7-4 にドライブ回路の原理図と電圧電流波形を示します。ドライブ回路の原理は順バイアス電源と逆バイアス電源をスイッチ S1･S2 にて交互に切り換えるもので、この切り換え時にゲートを充放電する電流がドライブ電流であり、図 7-4 中の電流波形で表される面積（斜線部分）が図 7-3 中の充放電電荷量と等しくなります。

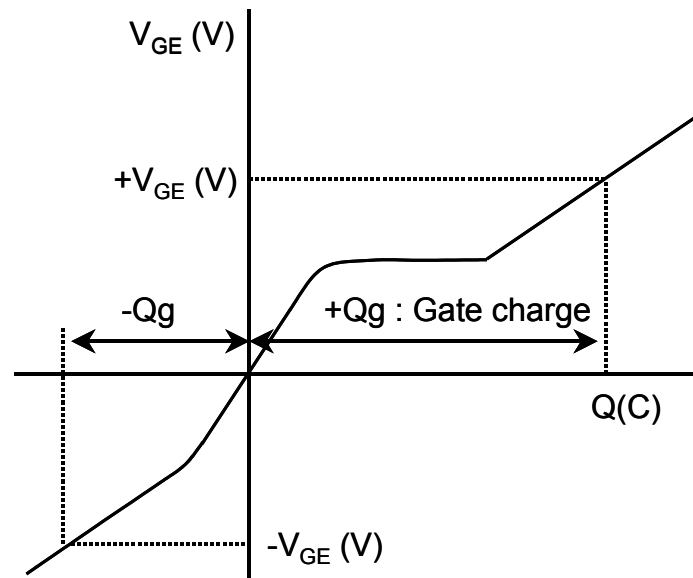



図 7-3　ゲート充電電荷量特性（ダイナミック入力特性）の概略波形

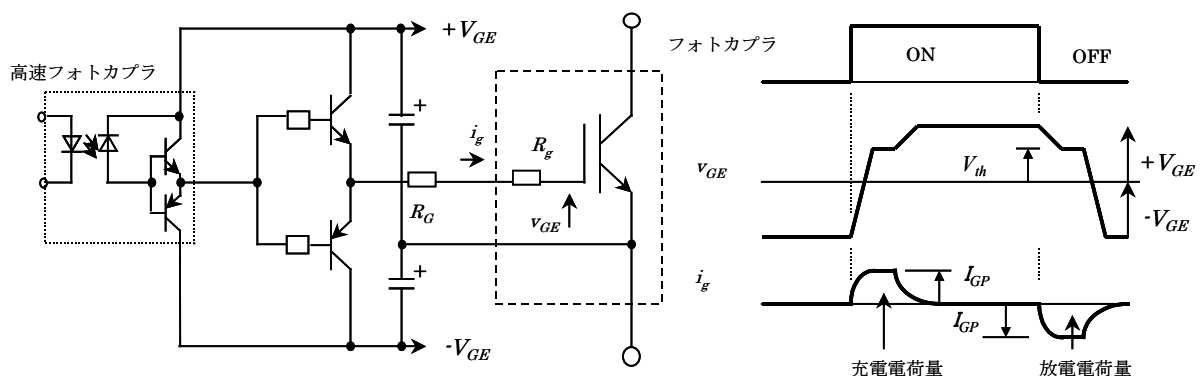



図 7-4　ドライブ回路原理図及び電圧電流波形

ドライブ電流の尖頭地 I_{GP} は次の近似式で求められます。

$$I_{GP} = \frac{+V_{GE} + \left|-V_{GE}\right|}{R_G + R_g}$$

$+V_{GE}$：　順バイアス電源電圧

$-V_{GE}$：　逆バイアス電源電圧

R_G　：　ドライブ回路のゲート抵抗

R_g　：　モジュール内部のゲート抵抗

なお内蔵抵抗 Rg は各型式によって異なりますので、各アプリケーションノートまたはテクニカルデータを参照ください。

一方ドライブ電流の平均値 I_G は，図 7-3 に示したゲート充電電荷量特性を用いて次のように計算できます。

$$+I_G = -I_G = fc \times \left(\left|+Q_g\right| + \left|-Q_g\right|\right)$$

fc　：キャリア周波数

$+Q_g$　：0V から$+V_{GE}$までの充電電荷量

$-Q_g$　：$-V_{GE}$から 0V までの充電電荷量

従って、ドライブ回路の出力段にはこれらの近似式で計算される電流 I_{GP}、及び$\pm I_G$を流せるように設計する必要があります。

また、ドライブ回路の発生損失がすべてゲート抵抗で消費されるとすれば、IGBT を駆動するために必要なドライブ電力 Pd は次式で表されます。

$$Pd(on) = fc \bullet \left[\frac{1}{2}\left(\left|+Q_g\right| + \left|-Q_g\right|\right) \bullet \left(\left|+V_{GE}\right| + \left|-V_{GE}\right|\right)\right]$$

$$Pd(off) = Pd(on)$$

$$Pd = Pd(off) + Pd(on)$$

$$= fc \bullet \left(\left|+Q_g\right| + \left|-Q_g\right|\right) \bullet \left(\left|+V_{GE}\right| + \left|-V_{GE}\right|\right)$$

従って、ゲート抵抗にはこの近似式で計算される発生損失を許容できるものを選定する必要があります。

以上に述べたようなドライブ電流、ドライブ電力を供給できるようにドライブ回路を設計してください。

3 デッドタイムの設定

インバータ回路などでは上下アームの短絡防止のため、オン・オフの切り換えタイミングにデッドタイムを設定する必要があります。図 7-5 に示すようにデッドタイム中は上下アームとも｢オフ｣の状態となります。デッドタイムは、基本的に IGBT のスイッチング時間(t_{off} max.)より長く設定する必要があります。

例えば R_G を大きくするとスイッチング時間も長くなるのでデッドタイムも長くする必要があります。さらに、他のドライブ条件や温度特性等も考慮する必要があります。

デッドタイムが短い場合には、上下アーム短絡が発生して短絡電流による発熱で素子破壊に至る可能性がありますので注意が必要です。したがって IGBT モジュールのデッドタイムは、3usec 以上を推奨いたしますが、実際の適用に際しては実機にて充分な確認の上、デッドタイムの設定をお願いいたします。

デッドタイムの設定が良いかどうかを判定するひとつの方法として、無負荷時の直流電源ラインの電流を確認することがあげられます。

図 7-6 のような 3 相インバータの場合に、インバータの出力（U,V,W）をオープン状態にして通常の入力信号を与え、DC ラインの電流を測定します。デッドタイムが充分であっても微小なパルス状電流（素子のミラー容量を抜けてくる dv/dt 電流：通常は定格電流の 5%程度）が流れますが、デッドタイムが不足していればこれより大きな短絡電流が流れます。この場合にはこの短絡電流が無くなるまでデッドタイムを長くしてください。高温ほどターンオフ時間が長くなることから，この試験は高温状態で実施を推奨します。

また，逆バイアス電圧-V_{GE} が不足しても，短絡電流が増加します。デッドタイムを増加しても短絡電流が減少しないときには，逆バイアス電圧-V_{GE} を増加願います。逆バイアス電圧としては，$-V_{GE}≧5V$ 以上を推奨します。

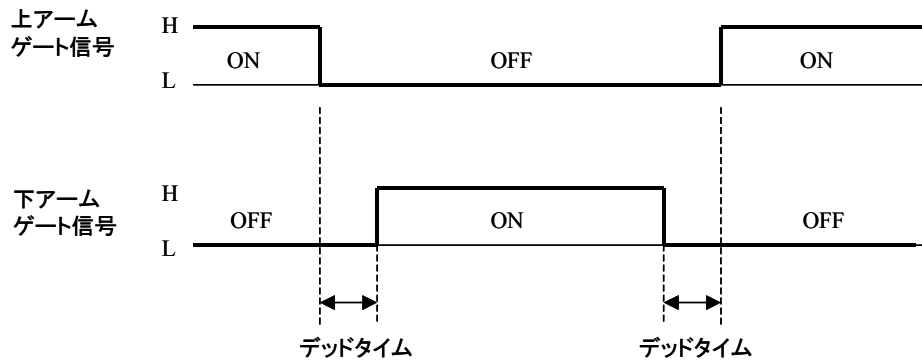
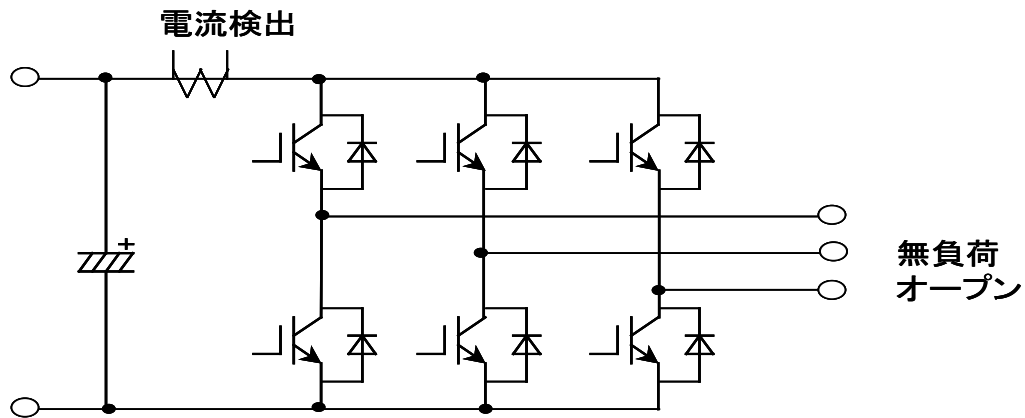



図 7-5　デッドタイム　タイミングチャート

短絡電流　（≫素子の接合容量を充電する電流）

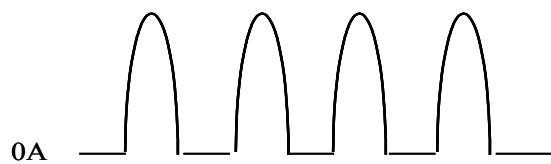



図 7-6　デッドタイム不足による短絡電流の検出方法

4　ドライブ回路の具体例

インバータ回路等では、IGBT と制御回路間を電気的に絶縁する必要があります。このような用途に用いられるドライブ回路の例を以下に示します。

図 7-7 に高速フォトカプラを使用したドライブ回路例を示します。フォトカプラを使用することにより入力信号と素子が絶縁されます。また、フォトカプラは出力パルス幅に対する制約がないので、PWM 制御のようなパルス幅が広範囲に変化する用途に適しており、現在では最も広く使用されています。

図 7-7　高速フォトカプラを用いたドライブ回路例

また、ゲート抵抗を二つ設けてターンオンとターンオフの特性を別々に設定することもできます。

このほか、信号絶縁にパルストランスを用いるドライブ方法があります。この方法は信号とゲート駆動電力の両方を信号側から同時に供給できるため回路の簡略化が可能です。しかし、オン／（オフ＋オン）時間比率が最大 50%、逆バイアスを設定できない、といった制約があり、スイッチング周波数や制御方式等によりその用途は限られます。

5　ドライブ回路設計、実装上の注意事項

5.1　フォトカプラのノイズ耐量について

IGBT は高速スイッチング素子であるため、ドライブ回路に使用するフォトカプラはノイズ耐量の大きいものを選定する必要があります（例：HCPL4504）。また、誤動作を避けるためフォトカプラの一次側と二次側の配線を交差させないようにして下さい。このほか、IGBT の高速スイッチング性能を活かすには信号伝達遅れ時間の短いフォトカプラを使用することを推奨します。

5.2　ドライブ回路と IGBT 間の配線について

ドライブ回路と IGBT の間の配線が長い場合、ゲート信号の振動や誘導ノイズによって IGBT が誤動作を招きます。この対策として図 7-8 に示す方法があります。

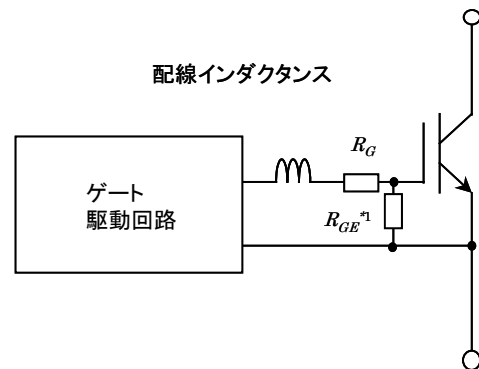



図 7-8　ゲート駆動回路の実装上の注意

(1) ドライブ配線を極力短くし、ゲート配線とエミッタ配線を密に撚り合わせる（ツイスト配線）。
(2) R_G を大きくする。但し、スイッチング時間、スイッチング損失に注意すること。
(3) ゲート配線と IGBT の主回路配線は出来る限り遠ざけ、互いに直交する（相互誘導を受けない）ようにレイアウトする。
(4) 他相のゲート配線と一緒に束ねたりしないこと。

*1 R_{GE} について

ゲート回路の不具合あるいはゲート回路が完全に動作していない状態（ゲートがオープン状態）*2 にて主回路に電圧が印加されると、IGBT が破壊することがあります。この破壊防止として、G-E 間に 10 kΩ程度の抵抗 R_{GE} を接続することを推奨します。

*2 電源投入について

電源投入にはまずゲート回路電源を投入して完全に動作させた後、主回路電源を投入してください。

5.3　ゲート過電圧保護について

IGBT は他の MOS 型素子と同様に充分に静電対策を実施した環境下で取り扱う必要があります。また G-E 間最大定格電圧は±20V なので、これ以上の電圧が印加される可能性がある場合には、図 7-9 に示すように G-E 間にツェナーダイオードを接続する等の保護対策が必要となります。

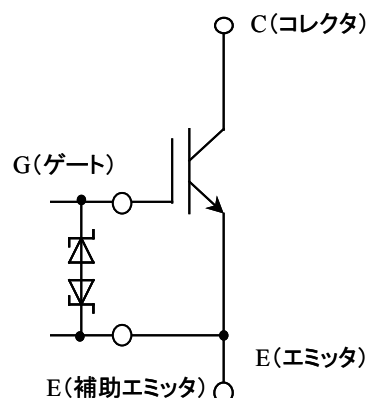



図 7-9　G-E 間過電圧保護回路例

富士電機株式会社

ー　第 8 章　ー

IGBT モジュールの並列接続

目次			ページ

本章では，IGBT を並列接続する場合の留意点を説明します。

IGBT モジュールを変換回路に適用する際に、通電電流能力を目的として IGBT モジュールを並列接続して使用する場合があります。この場合、IGBT モジュールの並列数は特に制限はありませんが、装置の大きさに伴って配線長が長くなることによるリスク（ノイズやサージ電圧の増加）を考慮する必要があります。

IGBT を並列接続する場合の基本的な留意点は以下の 3 つです。

1）定常時の電流アンバランス抑制
2）スイッチング時の電流アンバランス抑制
3）ゲートドライブ回路

本章では IGBT モジュールを並列接続する際の留意点について記載します。

1　定常時の電流アンバランス

IGBT が導通（オン）している場合における電流アンバランスの要因としては、主に次の 2 つが挙げられます。

- $V_{CE(sat)}$のバラツキ
- 主回路配線抵抗のバラツキ

1.1　$V_{CE(sat)}$のバラツキによる電流アンバランスの発生

並列接続する IGBT の Vce(sat)のバラツキによって、それらの出力特性に差が生じることとなります。これにより導通時の定常状態において、電流アンバランスが発生します。図 8-1 に異なる Vce(sat)を持つ IGBT の出力特性を示します。なお図 8-1 では並列数を 2 として図示しています。

図 8-1 において Q_1 と Q_2 の出力特性は以下の式で近似できます。

$$V_{CEQ1} = V_{01} + r_1 \times I_{C1}$$

$$r_1 = V_1 / (I_{C1} - I_{C2})$$

$$V_{CEQ2} = V_{02} + r_2 \times I_{C2}$$

$$r_2 = V_2 / (I_{C1} - I_{C2})$$

従って Q_1 と Q_2 を並列接続した回路に $I_{Ctotal}(=I_{C1}+I_{C2})$のコレクタ電流を流した場合には Q_1 と Q_2 の電圧が同一になる必要があることから、それぞれに流れる IGBT のコレクタ電流は以下のように求めることができます。

$$I_{C1} = (V_{02} - V_{01} + r_2 \times I_{Ctotal}) / (r_1 + r_2)$$
$$I_{C2} = (V_{01} - V_{02} + r_1 \times I_{Ctotal}) / (r_1 + r_2)$$

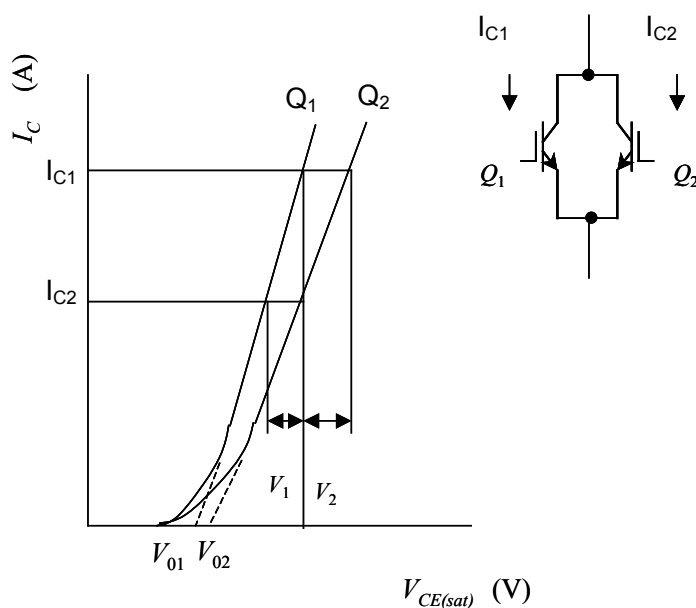



図 8-1　異なる出力特性の組み合わせ例

簡単のため上式において $V_{01}=V_{02}$ を仮定した場合、Q_1 には Q_2 に流れる電流の r_2/r_1 倍の電流が流れることになります。図 8-1 からわかるように、$r_2>r_1$ であることから、Q1 の電流分担が大きくなります。このように $V_{CE(sat)}$のバラツキがある場合には低 $V_{CE(sat)}$の IGBT の電流分担が大きくなります。

したがって、良好な電流分担を得るためには $V_{CE(sat)}$のバラツキの少ない素子を組み合わせる必要があります。VCE(sat)のバラツキは同一製品ロットの IGBT モジュールを用いることにより最小にすることができます。これは様々なプロセス要因から生じる影響を最小にできるためです。したがって並列接続を行なう場合には、同一製品ロットでの並列接続を推奨いたします。

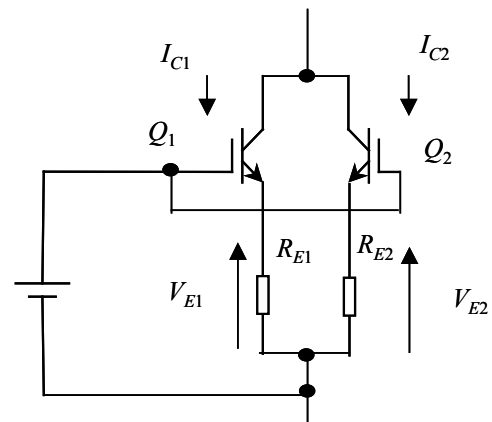
1.2　主回路配線の抵抗分バラツキに起因した電流アンバランスの発生

図 8-2 に 2 並列接続時の主回路配線に抵抗成分がある場合の等価回路図を示します。主回路配線の抵抗成分の影響は、コレクタ側と比較してエミッタ側の方が大きいため、図 8-2 ではコレクタ側の抵抗分は省略して記載しています。

図 8-2　主回路配線に抵抗成分がある場合の等価回路図

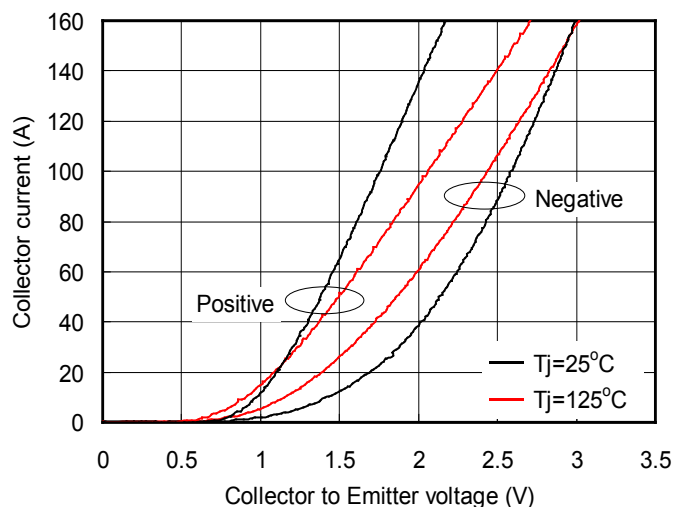
図 8-2 に示したようなエミッタ側の主回路配線に抵抗分がある場合、IGBT の出力特性の傾きが等価的に緩やかになるため、抵抗分がない場合と比較して同じ VCE に対するコレクタ電流は減少します。またその抵抗分が大きい程、出力特性の傾きが緩やかになるので、コレクタ電流は小さくなります。図 8-2 で $R_{E1}>R_{E2}$ を仮定した場合、$I_{C1}<I_{C2}$ となり、電流アンバランスが生じます。

またこれらの抵抗成分（R_{E1}、R_{E2}）にコレクタ電流が流れることによって生じる電位差が実際のゲート・エミッタ間電圧を小さくさせます（$V_{GE}=V - V_E$）。これにより IGBT の出力特性が変化してコレクタ電流は減少します。

このようにエミッタ側の抵抗成分によって、IGBT に印加される正味のゲート・エミッタ間電圧が小さくなることや電流アンバランスが生じるなどの影響があります。したがってこの影響を低減するためには、エミッタ側の配線は極力短くかつ均等にする必要があります。

1.3　出力特性の接合温度依存性と電流アンバランス

出力特性の温度特性はその挙動によって電流アンバランスに大きな影響を与えます。ここで $V_{CE(sat)}$が接合温度の上昇とともに高くなる場合を正の温度特性、逆に低くなる場合を負の温度特性であると定義します。図 8-3 に正と負の温度特性をもつ 100A 定格品の代表的な出力特性を示します。出力特性の温度特性が正の場合、接合温度が上昇すると、同じ Vce で比較したコレクタ電流は減少することになります。

図 8-3　出力特性比較

本章 1-1 で述べたように並列接続時には $V_{CE(sat)}$の小さい IGBT の方が電流分担は大きくなります。したがって定常損失は $V_{CE(sat)}$が小さい IGBT の方が大きくなり、接合温度はもう一方よりも上昇することになります。これにより正の温度特性をもつ IGBT はこの温度上昇によってもう一方の $V_{CE(sat)}$が高い IGBT とバランスしあう方向に作用します。反対に IGBT の温度特性が負の場合では電流

アンバランスが逆の傾向となるため、並列運転する際には電流分担に留意して設計を行なう必要があります。このように、出力特性の温度特性が正の IGBT では負の場合よりも並列運転が比較的容易であるため、並列接続時には出力特性の温度特性が正の IGBT を選定することを推奨いたします。なお第四世代の S シリーズ以降の IGBT では出力特性の温度依存性が正となっています。出力特性の温度依存性の詳細については IGBT モジュールの仕様書での確認をお願いいたします。

1.4　VCE(sat)のバラツキと電流アンバランス率

IGBT の並列接続時に生じる電流分担の割合は電流アンバランス率と呼ばれ、IGBT 自身の $V_{CE(sat)}$のバラツキや出力特性の接合温度依存性によって決定されます。

図 8-4 に代表的な $V_{CE(sat)}$のバラツキと電流アンバランス率の関係を示します。同図は V シリーズ IGBT の 2 並列接続時における電流アンバランス率です。図 8-4 からわかるように、$V_{CE(sat)}$のバラツキが大きくなると電流アンバランス率が大きくなることがわかります。それゆえ並列接続をする際には $V_{CE(sat)}$の差（Δ$V_{CE(sat)}$）が小さい製品を組み合わせることが重要となります。

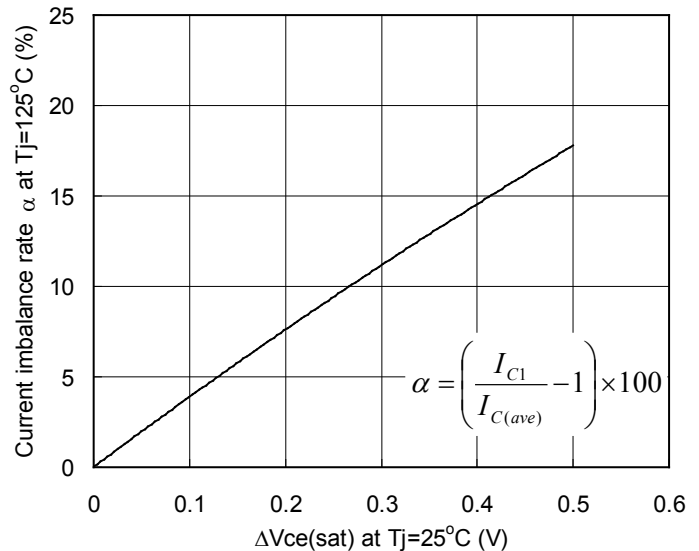



図 8-4　$V_{CE(sat)}$のバラツキと電流アンバランス率

1.5　多並列接続時のディレーティング

IGBT 素子の並列接続時には電流アンバランスを考慮する必要があり、その電流総和（流すことができる最大電流）にはディレーティング（電流低減）が必要となります。

n 個の素子を並列接続する場合、最も $V_{CE(sat)}$が低い 1 素子への電流集中が最悪条件と考えられます。したがって、n 素子を並列接続した場合の許容最大電流ΣI は、2 並列時の電流アンバランス率αを用いて以下の式で表すことができます。

$$\sum I = I_{C(\max)}\left[1 + (n-1)\frac{\left(1 - \frac{\alpha}{100}\right)}{\left(1 + \frac{\alpha}{100}\right)}\right] \qquad \alpha = \left(\frac{I_{C1}}{I_{C(ave)}} - 1\right) \times 100$$

ここで上式の電流アンバランス率αは図 8-1 に示した 2 並列時の電流値 I_{C1} と平均電流値 $I_{C(ave)}=(I_{C1}+I_{C2})/2$ により求められます。また $I_{C(max)}$は 1 素子当りの最大電流、ΣI は並列接続時の最大電流を表しています。しかしながらΣI での駆動のためには並列接続したそれぞれの素子が仕様書に記載の RBSOA を満足する必要があるとともに、発生損失によって生じる接合温度の上昇を Tj(max)以下にする必要があり

富士電機株式会社

ます。特に発生損失による接合温度の上昇は使用条件（スイッチング周波数、ドライブ条件、放熱条件、スナバ条件等）により異なるので注意が必要です。

例えば、α=15%、$I_{C(max)}$=200A、n=4 の場合では、ΣI=643.4 と計算され、単純に 200×4=800A とはならず、19.6%のディレーティングが必要であることがわかります。このように並列時の全電流ΣI は単純な電流総和（n x $I_{C(max)}$）に対してディレーティングが必要となります。

図 8-5 には IGBT の電流アンバランス率α=15%でのディレーティング率を示します。この図からわかるように、並列数の増加とともにディレーティング率が大きくなっていることがわかります。したがって並列接続を行なう際にはその接続数に応じたディレーティングを行なって使用してください。またディレーティング率は電流アンバランス率によって異なりますので、注意してください。

本例で示したディレーティング率は上記の電流アンバランス率から求められる参考値であるため、実機での動作によってアンバランス確認と検証を行なった上でディレーティング率を決定してください。

故障、保守などにより並列接続したモジュールの交換が必要となった場合には、並列接続を構成しているすべてのモジュールを交換することを推奨いたします。この際においても、前述ような同一製品ロットで並列接続することを推奨いたします。

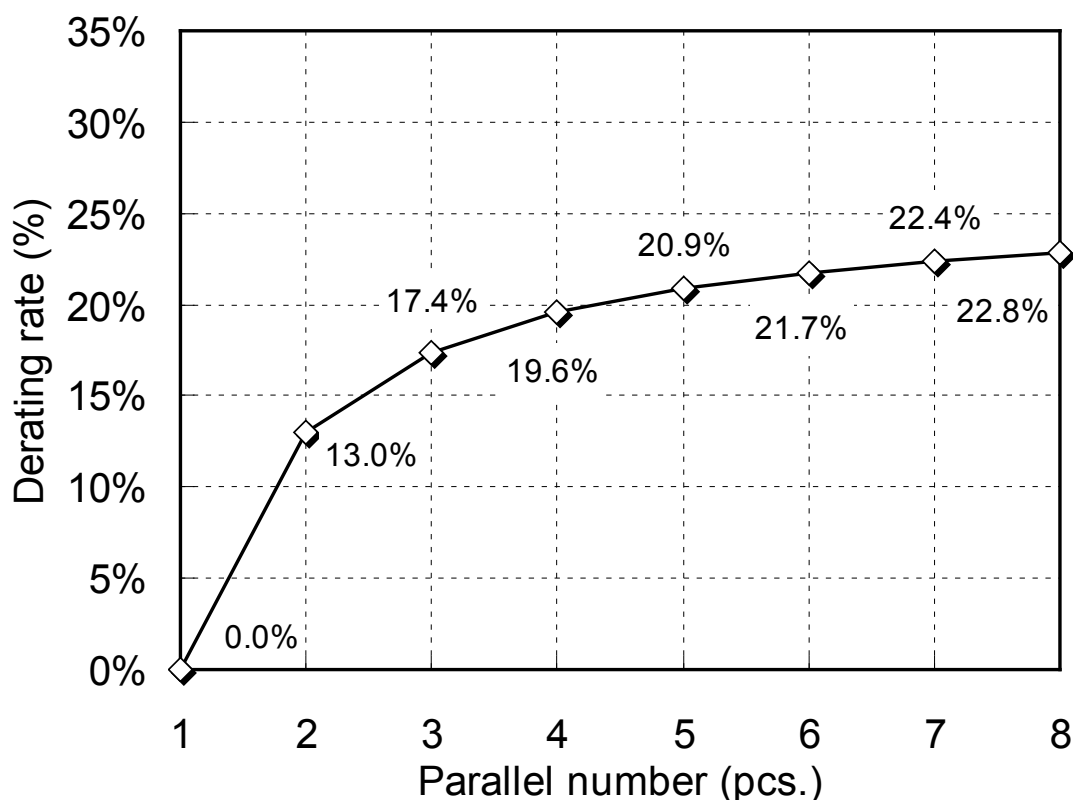



図 8-5　並列接続数とディレーティング率の関係

2 スイッチング時の電流アンバランス

スイッチング時における電流アンバランスの要因としては、次の主に２つが挙げられます。

- 素子特性のバラツキ
- 主回路配線インダクタンスのバラツキ

2.1 素子特性のバラツキ

IGBT のスイッチング時、特にターンオフ直前の電流アンバランスはオン状態の電流アンバランスでほぼ決まると考えらます。したがって前章で述べたように、オン状態の電流アンバランスを抑えることにより、スイッチング時の電流アンバランスも同時に抑えられます。

2.2 主回路配線インダクタンスのバラツキ

主回路配線のインダクタンスが不均等の場合、並列接続された素子のスイッチング時の電流分担にアンバランスを生じさせます。

図 8-6 に主回路配線インダクタンスを考慮した並列接続時の簡易等価回路を示します。IGBT1、2 に流れるオン電流をそれぞれ IC1、IC2 としたとき、それらの電流分担は各 IGBT の配線インダクタンス LC1+LE1 と LC2+LE2 の差に影響を受け、ほぼそれらのインダクタンス比によって決められます。したがってスイッチング時の電流アンバランスを緩和するためには、配線インダクタンスをできる限り均等にすることが必要です。しかしながら、たとえ LC1+LE1=LC2+LE2 という理想的な配線インダクタンスを実現したとしても、LE1 と LE2 の配線インダクタンスが不均一な場合では、スイッチング時の電流変化率(di/dt)の違いによって発生する誘起電圧に差が生じることになります。この誘起電圧の差は並列接続された各 IGBT の実効的に印加されるゲート電圧に影響を与え、電流アンバランスを助長します。

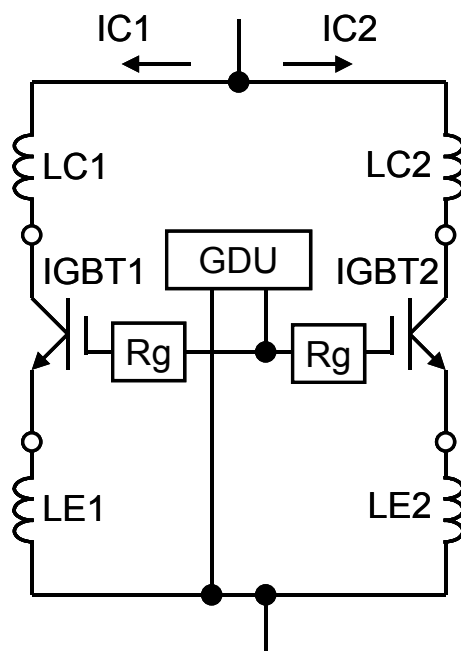
図 8-6　主回路配線インダクタンスを考慮した並列接続時の簡易等価回路

このことから、素子の並列接続を行なう際は、可能な限り LC1=LC2、LE1=LE2 となるような配線として、配線構造の対称性を確保する事が非常に重要となります。

また、主回路配線のインダクタンスが大きいと IGBT ターンオフ時のサージ電圧が大きくなるために、配線インダクタンスはできる限り小さくする必要があります。それゆえ並列接続する IGBT モジュールは可能な限り密着させて配置し、配線は可能な限りの均等化して下さい。

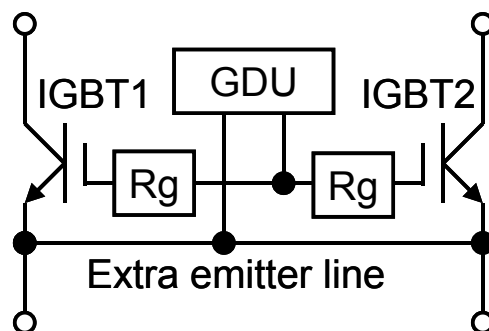
IGBT モジュールに補助エミッタがある場合には、エミッタ側の主回路インダクタンスの影響を小さくするために、そのエミッタ端子を用いてゲートを駆動することを推奨いたします。

3　ゲートドライブ回路

図 8-7　ゲートドライブ回路の配線

各 IGBT を異なるゲート駆動回路(GDU)で動作させた場合では、その回路の遅れ時間などのバラツキによって、スイッチングのタイミングにバラツキを生じることが懸念されます。したがって、IGBT モジュールを並列接続する場合では、その IGBT のゲート駆動回路(GDU)は IGBT モジュールの並列数に関係なく 1 台で構成することを推奨いたします。このように構成することでゲート駆動回路に起因したスイッチングのバラツキが低減でき、IGBT の並列動作時の悪影響を減らすことが可能となります。ただし並列接続したモジュールのゲートを同一の駆動回路で動作させる場合には、駆動能力不足によるスイッチングスピードの低下やゲート制御ができないなどの懸念点が考えられるため、ゲート駆動回路はその並列数に応じた適切な容量を選定してください。

またゲート駆動回路を 1 台で構成する場合、その配線インダクタンスと IGBT の入力容量により、ゲート電圧の立ち上がり時に寄生振動を起こす場合がありますので、各 IGBT のゲート抵抗はそれぞれのゲートへ個別に接続して下さい（図 8-7 参照）。さらにこの振動抑制のためにエミッタ配線に抵抗を入れる場合がありますが、その抵抗によって生じる電圧降下によって素子の誤動作を引き起こす可能性がありますので、充分に検証して適用してください。

ゲート駆動回路のエミッタ配線が主回路配線の異なった位置に接続された場合には、 図 8-6 に示した LE1 と LE2 が不均衡となるため、並列接続された素子の過渡的な電流分担がアンバランスになります。通常、IGBT モジュールにはゲート駆動回路用に補助エミッタ端子が設けられており、素子内部のドライブ配線は均等となります。したがってこの端子を使用してゲートを駆動すれば、素子内部での過渡的な電流アンバランスを抑制することができます。このような理由から、IGBT モジュールに補助エミッタ端子がある場合にはその端子を用いてゲートを駆動することを推奨いたします。

しかしながら補助エミッタ端子を用いてゲートを駆動した場合でもゲート駆動回路から各モジュールまでのエミッタ配線が長く、不均一になれば電流アンバランスを引き起こします。それゆえ並列接続した各モジュールへのゲート駆動回路の配線は均等な長さで最短となるように行なってください。このときゲート駆動回路の配線は密に撚り合わせると共に、主回路配線からはできるだけ遠ざけ、相互誘導(特にコレクタ電流)を受けないように配置して下さい。

4 並列接続時の配線例

これまで述べてきたように、IGBT モジュールの並列接続を行なうためには、充分な注意が必要です。図 8-8 に大容量 2in1 素子で構成した並列接続時の等価回路を示します。図 8-8 からわかるように、並列に接続されている IGBT（IGBT1 と IGBT2）に対する各種配線はそれらの IGBT に対してすべて対称に配線されています。このように配線することで、非常に良好な電流分担が実現できます。

図 8-9 は 1000A/1700V の大容量 2in1 素子を 2 並列で均等配線接続した場合のスイッチング波形です。この図からわかるように、Ic1、Ic2 ともにほぼ均等に電流が流れており、電流アンバランス率はわずか 2%であることがわかります。

このように並列接続時に対称配線を構成することで、非常に良好な電流分担が実現できます。

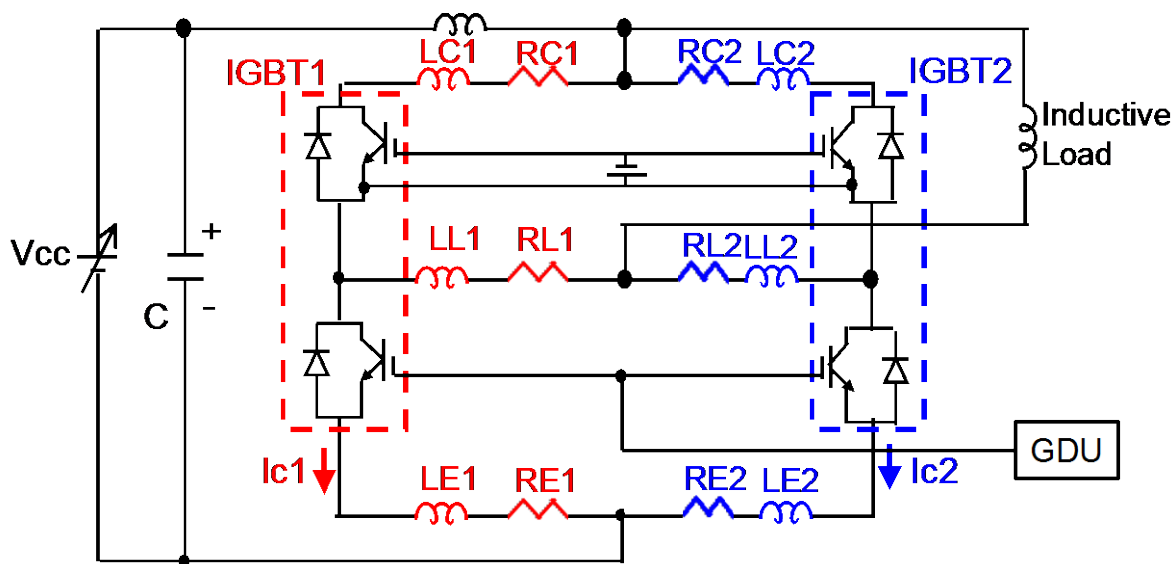



図 8-8　大容量 2in1 素子で構成した並列接続時の等価回路

(RC1=RC2, RL1=RL2, RE1=RE2　LC1=LC2, LL1=LL2, LE1=LE2 となるように配線している)

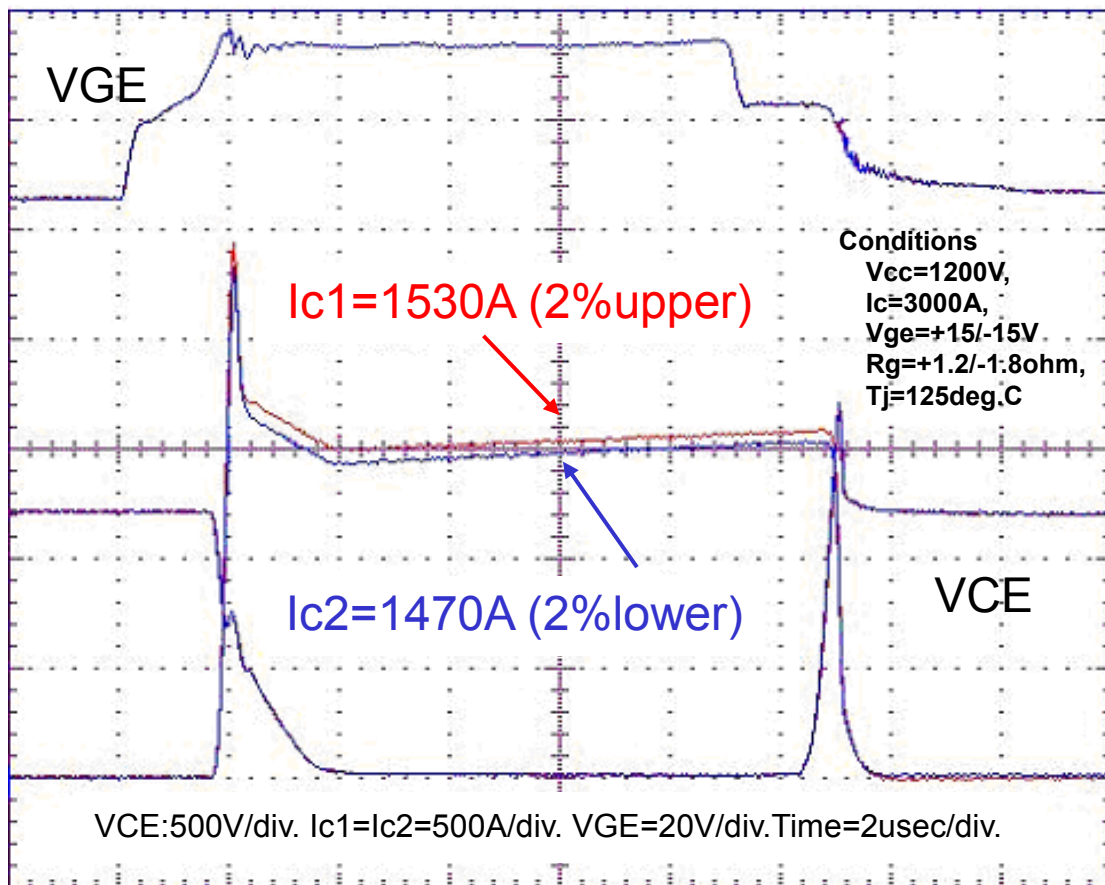



図 8-9　1000A/1700V 大容量 2in1 素子(2MBI1000VXB-170-50)の 2 並列時の波形

ー　第 9 章　ー

評価・測定方法

目次			ページ

本章では，IGBT モジュールの特性評価方法および電圧、電流の測定方法について説明します。

1　適用範囲

本章では、スイッチング周波数：数 kHz～100kHz、装置容量：数百 VA 以上のパワーエレクトロニクス製品に適用される IGBT モジュールの特性評価方法および電圧､電流などの測定方法について説明します。

2　評価・測定方法

2.1　評価・測定方法の概要

パワーエレクトロニクス応用装置の開発、或いは試験段階では、実際に装置に組み込まれた状態で、電力用半導体素子の特性評価、並びに、素子責務の測定などを行なう必要があります。

評価項目と測定方法の概要を表 9ー1 に示します。

表 9ー1　　評価項目と測定方法の概要

No.	評　価　項　目	測 定 量	測　　定　　方　　法	測 定 器 例
1	絶縁耐圧	電　圧	素子の電極部を予め短絡し、導電部と装置のフレーム間に電圧を印加します。	耐圧試験器
2	素子の耐圧		ゲート・エミッタ間を短絡してコレクタ・エミッタに電圧を印加します。 ※印加電圧が回路に接続された機器の定格をこえる可能性がある場合はこれらを開放してから行ないます。	カーブトレーサ
3	飽和電圧		動作時の飽和電圧の測定はコレクタ・エミッタ間に電圧クリップ回路を接続し、オシロスコープ内蔵アンプが飽和しないようにして測定します。 ※静的な特性はカーブトレーサ又はパルス h_{FE} メータで測定します。	オシロスコープ
4	ターンオフ時の サージ電圧	電　圧	コレクタ・エミッタ共に素子の端子間の電圧を直接測定します。	オシロスコープ
5	スイッチング時間	電　圧 電　流	各々、スイッチング時間の定義に従い、所要の電圧、電流波形を測定します。	オシロスコープ 電流プローブ
6	電流分担 （並列使用の場合）	電　流	治具および計測用変流器を用いて個々の素子の電流を測定します。	オシロスコープ 電流プローブ
7	スイッチング損失	電　圧 電　流	スイッチング動作時に素子に流れる電流と素子の端子間に印加される電圧との瞬時値の積から電力を得ます。これを所定の期間積分して、1 回のスイッチング当りの発生損失を求ます。 (1)　電圧、電流波形を基に計算で求めます。 (2)　演算機能付測定器を使う方法もあります。	オシロスコープ
8	動作軌跡		スイッチング動作時に素子に流れる電流と素子の端子間に印加される電圧を電流ー電圧平面上にプロットして得ます。	XーY 表示機能付オシロスコープ
9	ケース温度	温　度	IGBT 下の銅ベースの温度を測定します。 ※一般には銅ベースの温度とは第 6 章の図 6-7 で示した A 点の値です。	熱電対温度計
10	接合部温度		IGBT（例えば飽和電圧）の温度依存性に着目し、予め、接合部温度と素子特性の校正カーブを作成しておき、実際に動作中の素子特性を測定して接合部温度を推定します。 ※直接接合部温度を測定する方法としては，サーモビューアを用いた方法があります。	サーモビューア

2.2　電圧の測定

IGBT 動作時の電圧測定は、大振幅の高速スイッチング動作に起因するノイズの影響を受け易いので注意を必要とします。

(1) 測定器と校正

対象とする電圧は値と共にその波形も重要です。通常、測定器としてオシロスコープを使用し，電圧測定には電圧プローブを用います。

オシロスコープとプローブの組合せが変わるとプローブ／オシロスコープの電圧分割素子 RC の時定数が変動します。このためプローブを使用する前には必ず、オシロスコープの校正出力、電圧を利用して全周波数帯域で減衰が一様になるようにプローブ補正を行なう必要があります。

適切な感度設定（一般に管面 3～4div 振幅）にして入力結合を DC にして行ないます。この場合、プローブの調整用容量とオシロスコープの入力容量が適合しないと調整がとれませんのでプローブの選択には注意が必要です。

尚、オシロスコープ、およびプローブの選定方法については 2-5、2-6 項を参照してください。

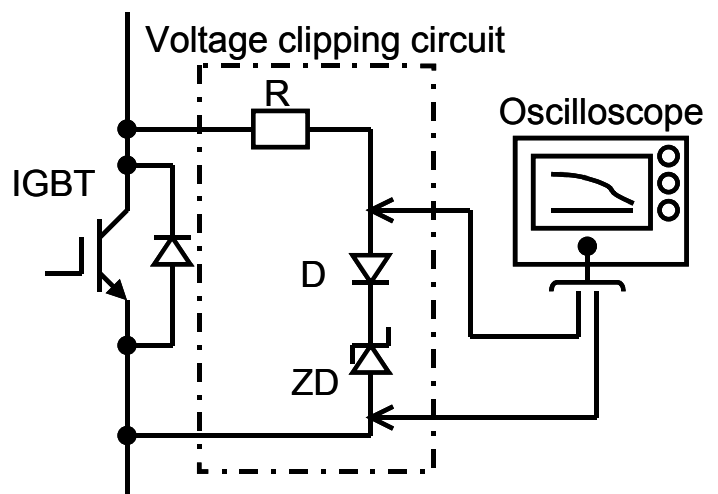
(2) 飽和電圧の測定

一般に IGBT が使用される回路電圧は数百Ｖと高いのに比べて飽和電圧は数Ｖ程度と低い値となります。一方、オシロスコープの画面の大きさは有限であり、飽和電圧を精度良く読み取ろうとして、電圧感度を上げると、オシロスコープ内部の増幅器が飽和するなどの影響で、実際の波形と異なった波形が画面に現れます。

従って、スイッチング動作中の IGBT 飽和電圧は素子のコレクターエミッタ間電圧を直接オシロスコープで測定する方法では得られません。

図 9-1　動作時の飽和電圧の測定方法

そこで、飽和電圧を測定する方法として、図 9-1 に示すような電圧クリップ回路を付加して測定する方法があります。

図 9-1 において、定電圧ダイオード ZD は IGBT がオフ時の高電圧を制限するためのもので、通常、10V 以下のツェナー電圧のものを使用します。R は電流制限用抵抗であり、IGBT がオフ時には回路電圧のほとんどがこの抵抗に加わるため、比較的大容量の抵抗器が必要となります。ダイオード D は定電圧ダイオード ZD の接合容量に蓄えられた電荷が放電するのを防止し、接合容量と電流制限抵抗によってフィルタが形成されることを防いでいます。

(3) サージ電圧の測定　（コレクタ・エミッタ間電圧の測定）

IGBT は、スイッチングスピードが速いという利点がありますが、その一方、ターンオフ時の電流変化率 di/dt が大きく、応用装置の主回路配線インダクタンス Ls に誘起する電圧も大きな値となり、直流回路電圧に重畳されて、スパイク状の電圧となって素子に印加されます。この電圧はサージ電圧と呼ばれ、その電圧が素子の最大定格に対し、所定の電圧余裕を持った値となっていることを確認する必要があります。

サージ電圧は素子の端子間電圧をオシロスコープで測定し、画面の表示値を直読して得られますが、測定に際し、以下の注意が必要です。

ｉ) 十分な周波数帯域を持ったプローブおよびオシロスコープを使用する。

ii) オシロスコープの感度調整、プローブの周波数補正を事前に行なう。

iii) 測定用プローブは素子の端子に直接接続する。

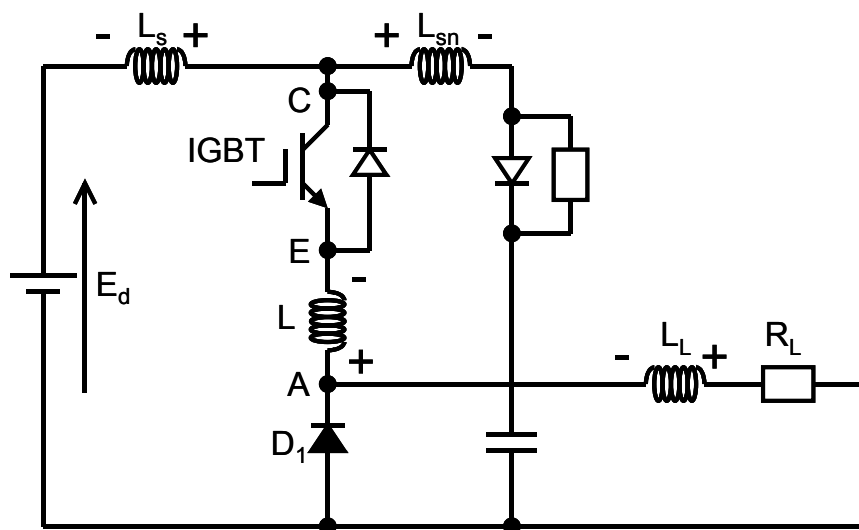



図 9-2　サージ電圧測定回路（例）

図 9-2 に示す回路で IGBT ターンオフ時のサージ電圧を測定する場合，回路各部のインダクタンスには図示の極性の電圧が誘起します。今、サージ電圧を測定しようとして V_{CE} の代わりに V_{CA} を測定した場合には、実際の V_{CE} よりも - L･di/dt だけ低い、誤った電圧を測定することになります。したがって，IGBT のサージ電圧を測定する場合には、モジュール端子へ直接電圧プローブを接続するなど、配線インダクタンス L を極力小さくした状態で測定する必要があります。

iv) プローブの測定用リードは最短とする。

v) ノイズの混入に注意する。

電圧プローブを被測定回路に接続した場合、オシロスコープの基準電位はスイッチング回路と同電位になります。スイッチング回路の対地電位変動が大きいと、オシロスコープの電源ラインを介してコモンモ

ードの電流が流れ、オシロスコープ内部の回路に誤動作を引き起こすおそれがあります。
ノイズの混入の有無を確認する方法としては、以下が挙げられます。

① 測定波形が物理的に説明がつけられるか否かを検討する。
② ノイズの影響を受け難い、バッテリー電源タイプのオシロスコープで測定した波形と比較する。

(4) ゲート電圧の測定　（ゲート・エミッタ間電圧の測定）

ゲート・エミッタ間電圧はサージ電圧と同様にオシロスコープで直接測定可能です。しかし、IGBT のゲートは容量性負荷であり、電圧プローブにも容量性のインピーダンスがあることから，動作時に電圧プローブを着脱して測定しないで下さい。

また、測定に際してはサージ電圧測定の場合と同様の注意が必要である。

2.3　電流の測定

電流の測定には電流プローブを用いますが、実際の装置では配線インダクタンスの低減や装置構造の簡略化の目的で、装置の主回路はコンパクト化されているため、素子の電流を測定するには配線を延長しなければなりません。この影響をできるだけ小さくするため、変流器を用いて延長配線の最短化を図ります。また電流プローブの測定能力にも限界があることから変流器の使用が必要となります。

電流プローブは導電部と絶縁を保って電流の測定を可能としましが、信号レベルが小さいこと、電磁誘導を利用した検出器であることから誘導によるノイズを受け易いことなどから、ノイズが混入しないように留意しなければなりません。

(1) 測定器

電流検出器の例を表 9-2 に示します。

表 9-2　電流検出器の例

No.	品　　名	型　　式	メーカ	備　　　　考
1	DC 電流プローブ 専用増幅器、電源要	A6302 型	ｿﾆｰﾃｸﾄﾛﾆｸｽ	回路電圧最大値：500V DC～50MHz で 20A まで ピークパルス電流 50A まで
2		A6303 型		回路電圧最大値：700V DC～15MHz で 100A まで ピークパルス電流 500A まで
3	AC 電流プローブ	P6021 型		回路電圧最大値：600V 120Hz～60MHz 15Ap-p ピークパルス電流 250A
4		P6022 型		回路電圧最大値：600V 935Hz～120MHz 6Ap-p ピークパルス電流 100A
5	ACCT	様々有り	ピアソン	～35MHz
6	ロゴスキーコイル式電流波形測定器 （電流プローブ）	CWT 型	PEM 社	測定電流範囲：300mA～300kA 周波数範囲：0.1Hz～16MHz

(2) 電流プローブの感度の確認

測定に先立ち、プローブの感度を確認しておく必要があります。

電流プローブの校正はオシロスコープの校正出力を使用して行なうか、または図 9-3 に示すような発信器を用いて行なう方法があります。図 9-3 の方法は，既知の抵抗 R（無誘導抵抗を使用）を使用し、R の両端電圧 e を測かり i を求めます。この電流と電流プローブの波形を比較し電流プローブの校正をします。i が小さい場合は電流プローブの一時巻数を増やせば感度を上げられます。

$$i = \frac{e}{R}$$

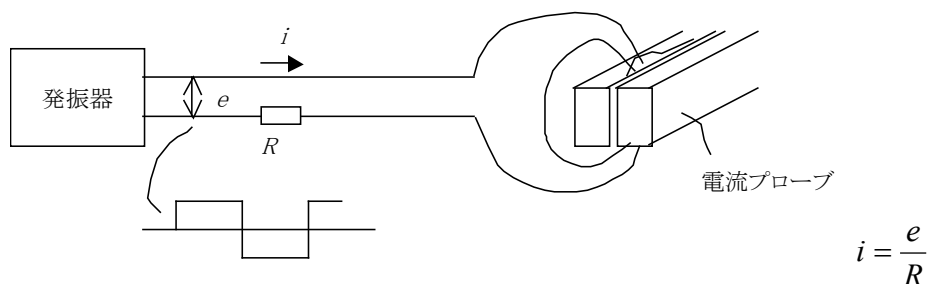



図 9-3　電流プローブの校正方法

(3) 電流の測定方法

図 9-4 に素子の電流を測定する場合の変流器 CT の挿入位置と、電流の測定方法を 2 素子並列使用の場合について示します。正極側の T_{11} の電流を測定する場合は，CT_1 の 2 次側電流を電流プローブで測定します。また，T_{12} の電流は，CT_2 について同上 2 次側電流を電流プローブで測定します。正極側アームの電流（T_{11} の電流と T_{12} の電流の和）は，CT_1,CT_2 の 2 次側電流の向きを合わせてから一括して測定することで，同じ電流プローブで測定できます。

電流プローブ、および変流器の適用については 2-6、2-7 項を参照してください。

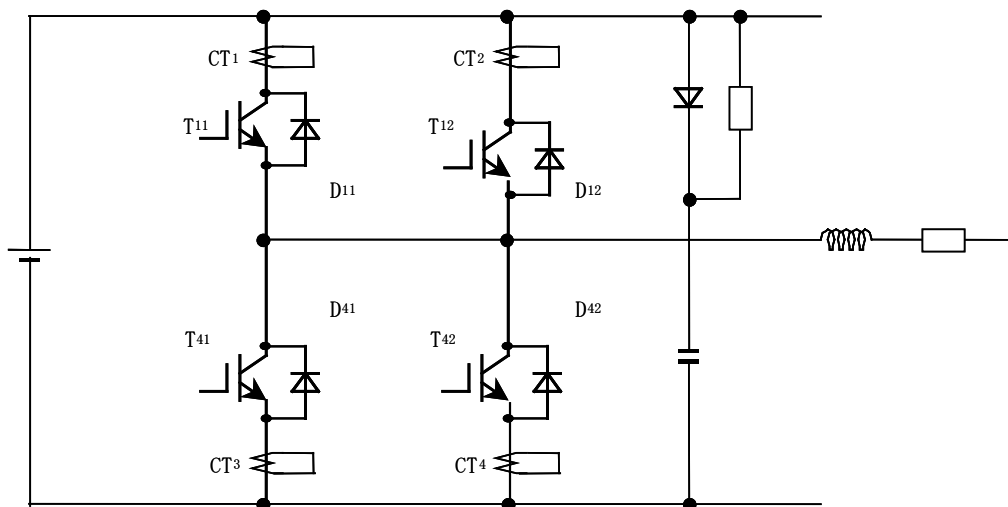



図 9-4　CT の挿入位置と電流測定方法

2.4　スイッチング損失の測定

スイッチング損失はスイッチング開始時点からスイッチング動作が終了し定常状態になるまでの期間の発生損失を表します。例えば、ターンオン損失はゲート・エミッタ間が順バイアスされてからコレクタ・エミッタ間電圧が飽和電圧に到達するまでの期間に発生する損失です。

スイッチング損失は通常スイッチング１回当りの発生エネルギーで表します。

図 9-5 にスイッチング動作波形とスイッチング損失の例を示します。スイッチング損失を測定するには、まず電流・電圧波形を正しく測定しなければなりません。個々の測定方法については前記の通りですが、電流と電圧を同時に測定しようとすると、電圧プローブ側から流入するコモンモードの電流によって、電流波形に歪みを生じることがありますので注意が必要です。影響の有無は、電圧プローブの有、無により電流波形を比較すれば分かります。電流波形に歪みを生じる場合には、図 9-6 に示すように電圧プローブおよびオシロスコープの電源ケーブルにコモンモードチョークを挿入（高周波特性の優れたコアにケーブルを巻きつける）すれば、波形の歪みは軽減されます。

この他、基準となる 0V,0A の設定も重要です。特に、AC 電流プローブを使用する場合は測定電流の値や通流率によって 0A の位置が変化しますので注意が必要です。

$$E_{on}=\int_{t0}^{t1}V_{CE}\times I_C\cdot dt \qquad E_{off}=\int_{t2}^{t3}V_{CE}\times I_C\cdot dt$$

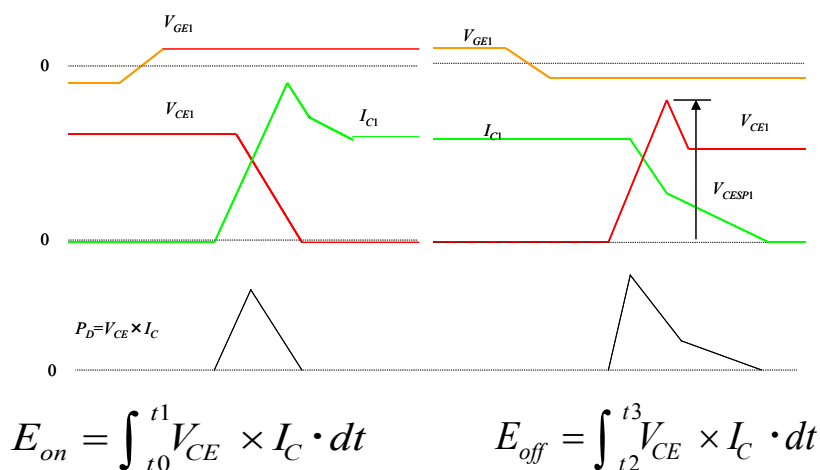



図 9-5　スイッチング損失

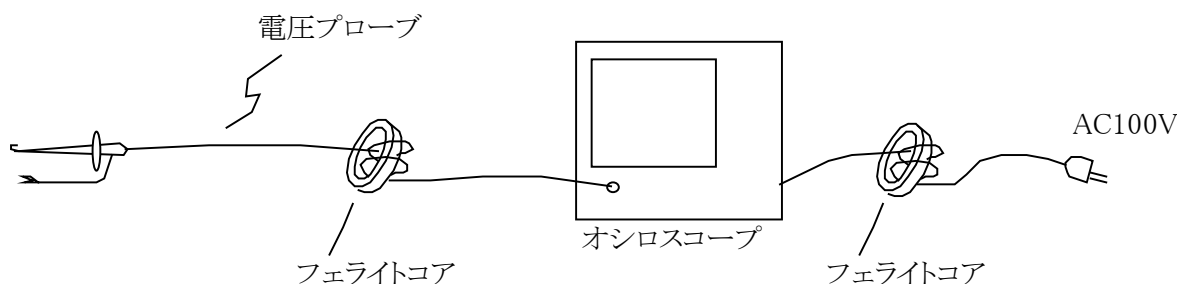



図 9-6　コモンモードチョークの挿入方法

2.5　オシロスコープの選択

オシロスコープには様々な機能、性能のものがあり、測定項目や測定対象とする信号の変化の速さによって、適切なものを使い分ける必要があります。本項では、信号源の立上り時間と使用するオシロスコープの所要周波数帯域について概説します。

(1) パルス波形の立上り時間と周波数帯域の関係

パルス波形の立上り時間は図 9-7 に示すように電圧が 10%から 90%まで変化するに要する時間で定義されます。

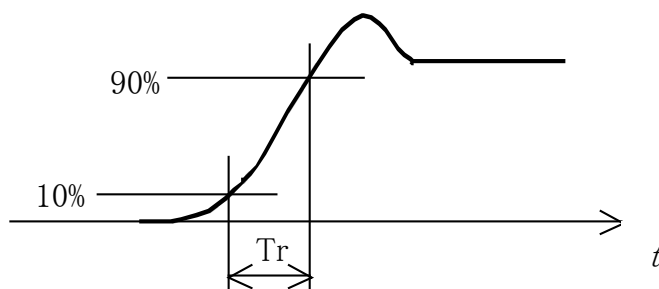



図 9-7　パルス波形の立上り時間の定義

立上り時間を T_r, - 3dB となる周波数を F_{-3dB} とすると、これらの間には次の関係があります。

$$T_r \times F_{-3dB} \fallingdotseq 0.35 \quad \cdots (1)$$

(2) 信号源の立上り時間 T_{r1} とオシロスコープの選択

実際の測定系における各部の立上り時間は図 9-8 で表されます。

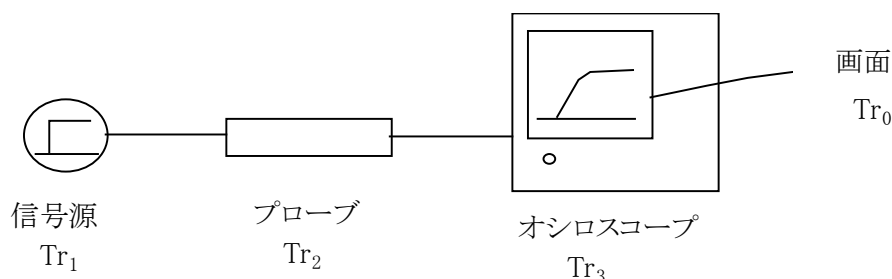



図 9-8　測定系と各部の立上り時間

オシロスコープのブラウン管面上に表示される波形の立上り時間 T_{r0} は各部の立上り時間によって決まり、次式で与えられます。

$$T_{r0} = \sqrt{T_{r1}{}^2 + T_{r2}{}^2 + T_{r3}{}^2} \cdots\cdots\cdots(2)$$

信号源の波形を正しく再現するには $T_{r0}=T_{r1}$ とすればよいため、

$$\varepsilon = \frac{T_{r0} - T_{r1}}{T_{r1}} \times 100 \ \ (\%)、\ k = \frac{T_{r2} + T_{r3}}{T_{r1}}$$

として、(2)式を用いてεと k の関係を求めると、表 9-3 のようになります。

表 9-3　波形の測定誤差と信号源および測定器の立上り時間比率

ε (%)	1	2	3
K	7	5	4

これより、例えば、立上り時間が 3.5nsec の信号を 3%の精度で測定するには、プローブとオシロスコープの立上り時間の合計は信号源の立上り時間の 1/4(3.5/4=0.87nsec)以下でなければなりません。

プローブの立上り時間を無視した場合、(1)式からオシロスコープの所要周波数帯域は、$0.35/0.87\times10^{-9}\approx4\times10^{8}$ すなわち 400MHz となります。従って、オシロスコープは 400MHz 以上の周波数帯域を持つものを使用しなければなりません。

以上のように、信号の立上り時間の長短によって、使用されるオシロスコープを選択しなければならないことがわかります。

2.6　プローブの選択

プローブは前述の通り、電圧プローブと電流プローブがあります。

本項ではこれらプローブを選択するための基本的な事項と、使用上の注意について説明します。

2.6.1 電圧プローブ

(1) 立上り時間

2.5 項に記載したように、信号の立上り時間の長短に応じて使用するプローブの周波数帯域を考慮しなければなりません。考え方はオシロスコープの場合とまったく同じであり、ここでは省略します。

(2) 信号源インピーダンスとプローブ容量の立上り時間に対する影響

測定系の電気的な等価回路を図 9-9 に示します。R_1,C_1 は信号源の出力インピーダンスと容量、R_2,C_2 はプローブおよびオシロスコープの入力インピーダンスおよび入力容量を示します。

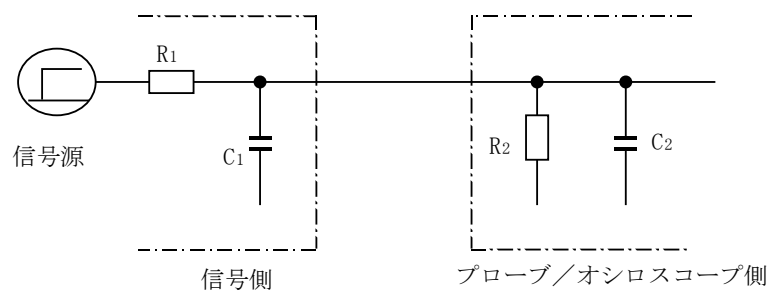



図 9-9　測定系の電気的等価回路

C−R フィルタの場合立上り時間(T_r)は

$$T_r = 2.2 \times R \times C$$

で表され、図 9-9 の場合、R,C はそれぞれ下記となります。

$$R = \frac{R_1 \times R_2}{R_1 + R_2} \quad 、 \quad C = C_1 + C_2$$

これより、以下のことが明らかとなります。

① 信号源の出力インピーダンスが大きい場合は立上り時間が長くなる。

② プローブやオシロスコープの容量が大きい場合も同様に長くなる。

例えば、通常使用されている受動形 10：1 プローブ(C_2=9.5pF, R_2=10M□)を用いて、信号源(R_1=500Ω,C_1=2 pF)の信号を測定しようとすると、プローブを接続しない場合の立上り時間 2.2nsec に対し、プローブ接続時の立上り時間は 12nsec となり、大きな誤差を生じることになります。

(3) プローブの選択

測定目的に応じたプローブの選択条件および測定上の注意を表 9-4 に示します。

表 9-4　測定目的に応じたプローブの選択目安

測定目的 / 項目	振幅の測定	立上り時間 etc.	位相（差）
使用するプローブの要件	・使用する周波数帯域で入力インピーダンスが高いこと。	・信号源の立上り時間に対し、十分な周波数帯域を持っていること。	・入力容量が小さいこと。 ・ケーブル長、特性が揃っていること。
測定上の注意	・パルス幅はプローブ、オシロスコープの時定数の 5 倍以上であること。 ・できるだけ低インピーダンスの信号源を測定点に選ぶ。	・同左	・予めプローブ間の時間差を測定しておくこと。 ※3.5 フィートプローブの遅延は 5nsec

(4) 使用上の注意事項

信号を正しく測定するには、プローブの特性を理解し、適切なものを選定しなければなりません。プローブを実際に使用する場合の注意事項を以下に示します。

① 測定目的に適したプローブを選択しているかどうか
② プローブの周波数補正は適正かどうか
③ 最大入力電圧（耐圧）は十分であるかどうか
④ プローブの負荷効果は影響していないか（最適な測定ポイントの選択）
⑤ グランド（アース線）の取り方に問題がないか
⑥ 機械的、物理的に無理がないかどうか

特に、スイッチング速度が高速のパルス測定を行なう場合には、グランドの取り方に注意が必要です。このような場合には、グランドリードのインダクタンスとプローブ容量により、共振を生じることがあります。特に、広帯域のオシロスコープほど顕著に発生します。この共振は，グランドリードを短くし、プローブ先端でグランドを取ることで対策できます。このために必要なアダプタが通常アクセサリーとして付属されています。

また、誘導によるノイズの混入を防ぐため、図 9-10 に示すように複数のプローブ個々にグランドリードを接続する場合もあります。但しこの場合、グランドリードを接続する点の電位は等しくなければならなりません。

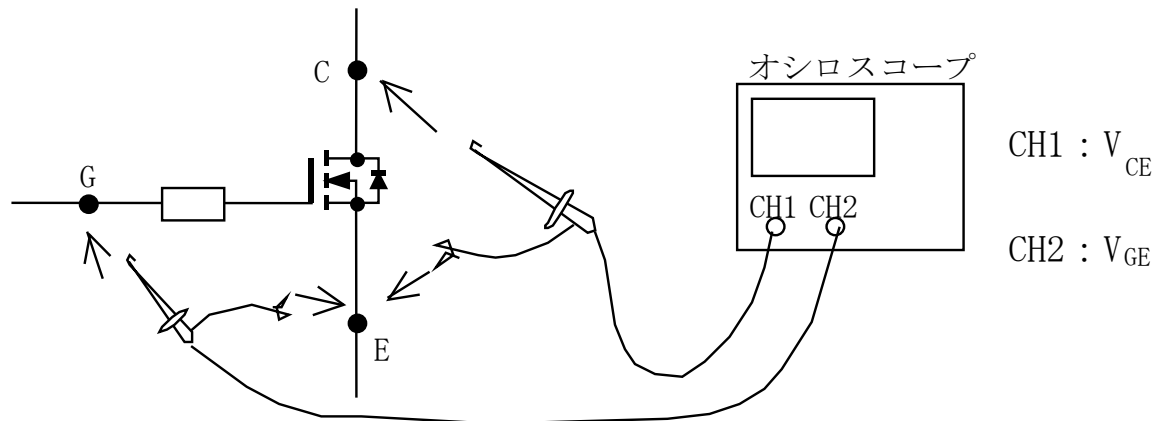



図 9-10　電圧プローブの接続

2.6.2 電流プローブ

電流プローブの種類と概要は 2.3 項に示した通りです。ここでは実際に使用する上での注意事項を主体に説明します。

(1) 電流プローブの選択

電流プローブには前述の通り、直流電流プローブと交流電流プローブとがあり、高速スイッチング動作時の電流波形測定には耐ノイズ性に優れた後者が推奨されます。

交流電流プローブに直流、或いは低周波の交流電流を流すと、プローブ内のコアが飽和し、出力が得られなります。従って、直流或いは低周波の交流を扱う回路に使用されている IGBT のスイッチング動作を測定するには、実際の動作を模擬するためのタイミング制御回路を製作、使用するなどの工夫が必要です。

(2) 使用上の注意事項

① 電流プローブ先端にはフェライトコアが収納されており、衝撃に対し極めて弱いので落下などのないように注意を要す。

② 定格を超えないよう注意する

- 耐電圧・・・・・・回路電圧が高い場合は測定部に耐圧チューブをかぶせる
- A−S（電流積）・・・・・・パルス電流定格を示す。過大な電流を流すと、プローブが破壊することがあります。
- 耐最大 RMS 電流・・・・・・プローブ内トランス 2 次側回路の電力容量から制約されています。従って、これを越えると、プローブが焼損することがあります。

③ クリップ形の場合は確実にクリップして測定を行なう。

④ 電流プローブを回路にクリップしたまま二次側を開放にしないこと。

（特にターミネータの無い場合は二次側に高電圧が発生する）

⑤ 挿入インピーダンス

プローブを挿入することにより、一次側すなわち、回路には挿入インピーダンスが生じる。挿入インピーダンスが測定対象に影響を与えないことが重要である。

プローブを理想トランスとした場合、挿入インピーダンスは図 9-11 のように表されます。

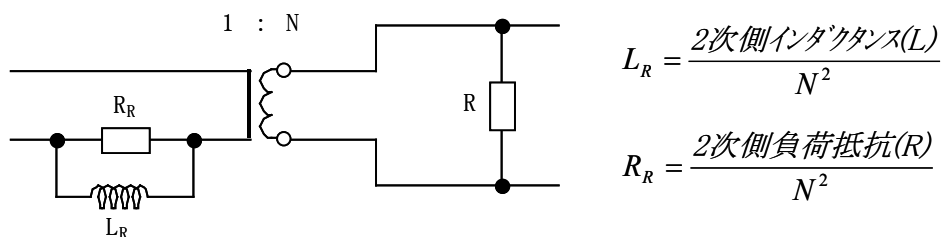



図 9-11　プローブの挿入インピーダンス

2.7　変流器の使用

電流プローブの適用範囲に制約があること、および、測定のための部分的な変更が回路動作に及ぼす影響を最小にするため、変流器を使用する場合があります。変流器の挿入位置と電流の測定方法は 9.3 項を参照願います。

変流器の巻数比を N とし、一次電流を I_1、二次電流を I_2 とすると、理想的な変圧器の場合には $I_2 = I_1 / N$ で表されますが、励磁電流 I_0 を考えると、

$$I_O = I_1 - N \times I_2$$

となります。励磁電流 I_0 は測定誤差となるため十分小さな値でなければなりません。変流器については、N を確認し、I_1、I_2 を測定して上式より I_O を求め、測定精度に問題がないか確認する必要があります。また、変流器に使用されているフェライトコアは機械的強度が小さいことから、落下などのないよう注意する必要があります。

－ 第 10 章 －

IGBT モジュールの EMC 設計

目次		ページ

本章では，IGBT モジュールを適用する際の EMC 対策指針について説明します。

1 インバータシステムの EMC 概説

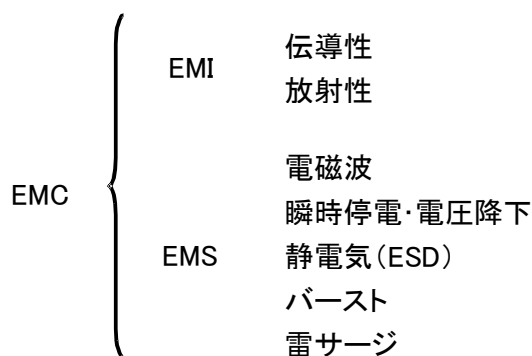
近年では、IGBT モジュールを使用したインバータ・UPS などのパワーエレクトロニクス機器において、欧州の CE マーキングや国内の VCCI 規格への対応など、EMC 対策が必要不可欠となってきています。

EMC とは、Electro Magnetic Compatibility （電磁両立性）であり、これは EMI（Electro Magnetic Interference）と、EMS（Electro Magnetic Susceptibility）に分類されます。EMI とは電子機器が周辺機器に及ぼす悪影響であり、エミッションともいわれます。EMI には、電源に漏洩する伝導性ノイズと、電磁波として放射される放射性ノイズがあります。また、EMS とは周囲からの妨害に対する電子機器の耐量･性能のことで、イミュニティともいわれています。これには、電磁波、静電気、雷サージなどの評価項目が挙げられます。これを簡単にあらわすと、図 10-1 のように整理できます。

IGBT モジュールとその周辺回路、およびパワーエレクトロニクス機器に対して EMC 性能という観点から考えると、IGBT モジュールは数 100V･数 100A 単位の高電圧、大電流を 500ns 以下という高速でスイッチングすることが特徴ですので、伝導性・放射性 EMI の低減が特に IGBT モジュールのアプリケーションにとっては重要となります。

本章では、IGBT モジュールの適用においてトラブルとなりやすいスイッチングによる他への影響、すなわち EMI 特性について説明するとともに、対策方法などについて解説します。

図 10-1　EMC と EMI・EMS

富士電機株式会社

1.1　EMI 性能

IGBT モジュールは、一般産業用をはじめエアコン･冷蔵庫などの家電用機器、自動車、車両駆動システムなど幅広い分野･容量の機器に適用されています。ここでは IGBT モジュールの主要な用途である汎用インバータなど、電動機の可変速駆動システムに関する規格について紹介します。

（1）伝導性エミッション（雑音端子電圧）

IEC61800-3 において、汎用インバータが対象となる PDS（PowerDriveSystem）では、雑音端子電圧の限度値（QP 値）は、図 10-2 のように規定されています。

規格における限度値には、商業地域での用途に適用されるカテゴリ（C1）、工業地域で使用される機器に適用されるカテゴリ（C2,C3）がありますが、産業向けインバータはカテゴリ C3 をクリアするよう設計されています。

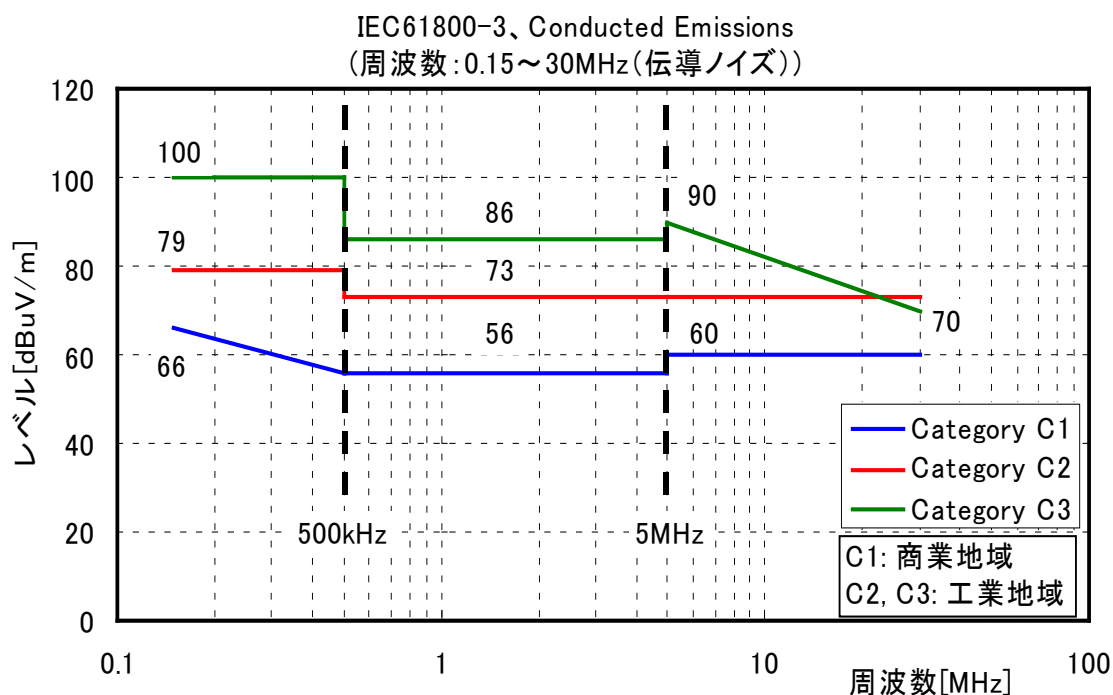



図 10-2　　IEC61800-3 における雑音端子電圧規制値

（2）放射性エミッション

放射性エミッション（放射ノイズ）に関する規格値を図 10-3 に示します。

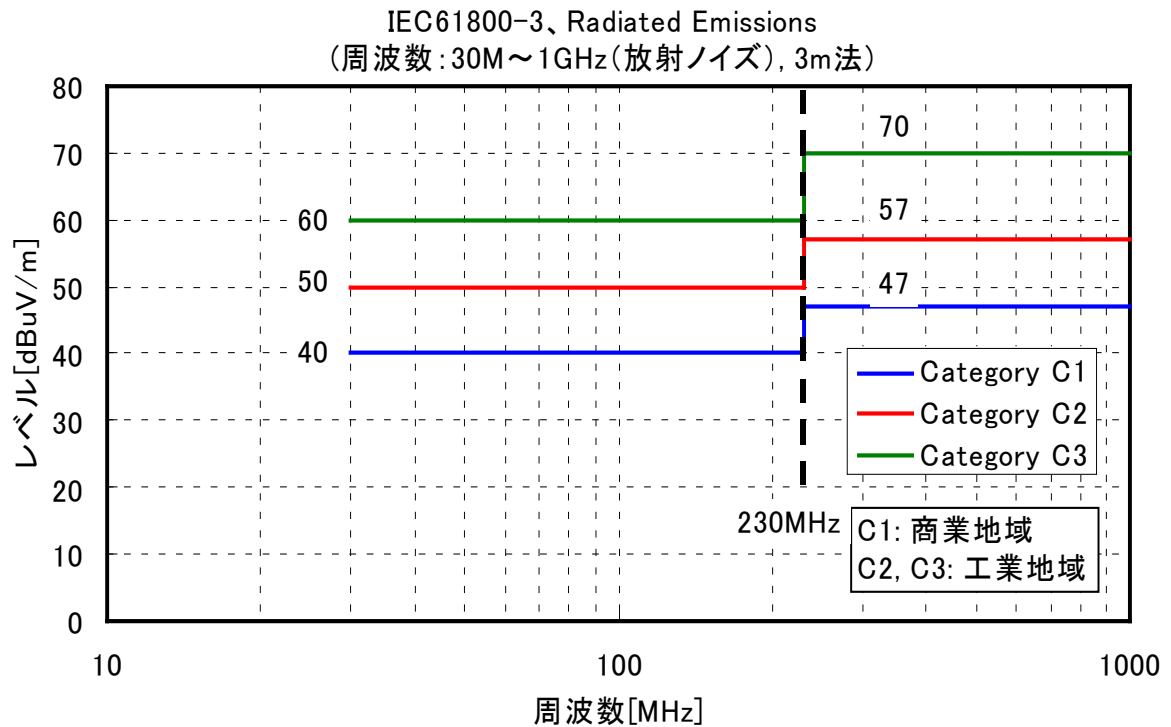



図 10-3　 IEC61800-3 における放射ノイズ規制値

なお、カテゴリ区分は次の図 10-4 のように定義されています。

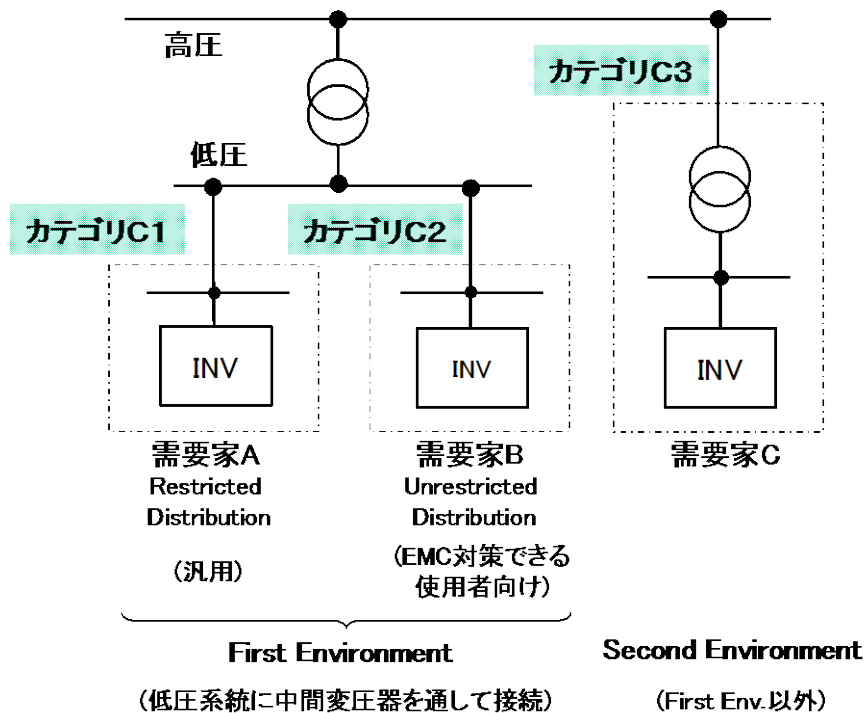



図 10-4　　IEC61800-3 におけるカテゴリ区分

2　インバータにおける EMI 対策設計

2.1　コモンモードノイズとノルマルモードノイズ

ノイズの伝播経路には、主にノルマルモードとコモンモードの二種類があります。

ノルマルモードノイズは正相雑音とも呼ばれ、IGBT のスイッチングに伴う急峻な電圧･電流変化が主回路内で伝播されて交流入力端子や出力端子に現れてくるノイズです。ノルマルモードノイズの経路を図10-5 に示します。

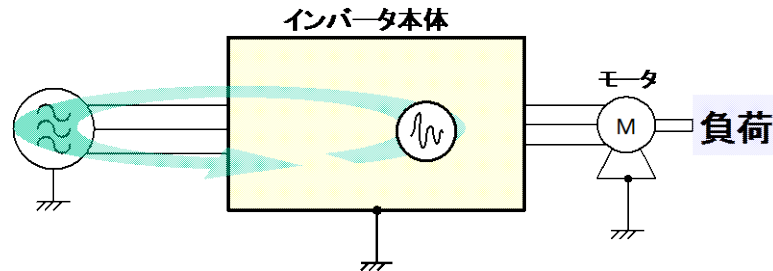



図 10-5　ノルマルモードノイズの経路

一方、コモンモードノイズは同相雑音とも呼ばれ、スイッチングに伴うアースに対する電位変動が主回路とアース間やトランスなどに存在する浮遊容量を充放電させることにより、アース線を経路としてノイズ電流が伝播されます。この様子を図 10-6 に示します。

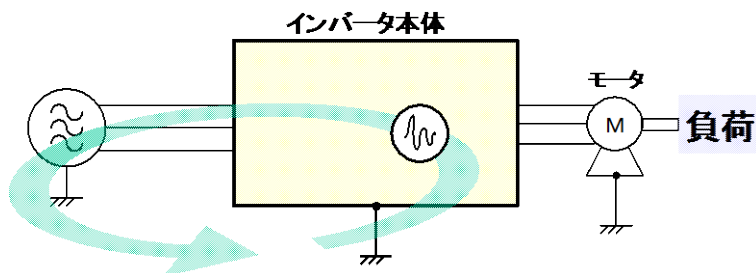



図 10-6　コモンモードノイズの経路

実際の装置では、各相（例えばR/S/T 相）の配線にはインピーダンスのアンバランスがあるため、ノルマルモードのノイズがアース線を介したコモンモードノイズへの転化が生じたり（図 10-7）、また逆にコモンモードノイズがノルマルモードノイズに変換されたりします。したがって、実際のノイズスペクトルにおいてノルマルモード経路によるノイズとコモンモード経路によるノイズとを分離することは非常に困難です。一般的な注意事項としては、各相の配線はできるだけアンバランスがない配慮が必要です。

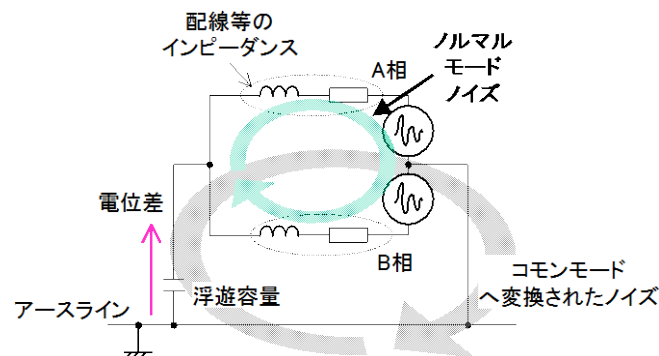



図 10-7　ノルマルモードからコモンモードノイズへの変換

2.2　インバータのノイズ対策

インバータシステムにおける一般的なノイズ対策例を図 10-8 に示しています。

市販のノイズフィルタやリアクトルなど、対策部品を各部に挿入することによって、インバータシステムが発生するノイズ（主に高調波電流や雑音端子電圧）を抑制することができます。

各部品の効果は、以下の通りです。

①零相リアクトル

入出力ラインに挿入するコモンモードのリアクトルです。数 MHz 帯までのノイズ抑制に効果があります。

②アレスタ

電源から流入するコモンモード、ノルマルモードの誘導雷からインバータシステムを保護するために設置します。

③入力フィルタ

ＬおよびＣ、Ｒから構成され、電源系統側へ流出するノイズを抑制します。ノイズ減衰量など各種の製品が販売されていますので、仕様や目的にあわせて選定します。

また、設置方法によっては減衰効果が劣る場合がありますので、取扱説明書に従った配線、設置が必要です。

④出力フィルタ

モータに加わるサージ電圧の抑制や、出力ケーブルから誘導されるノイズの抑制に使用します。

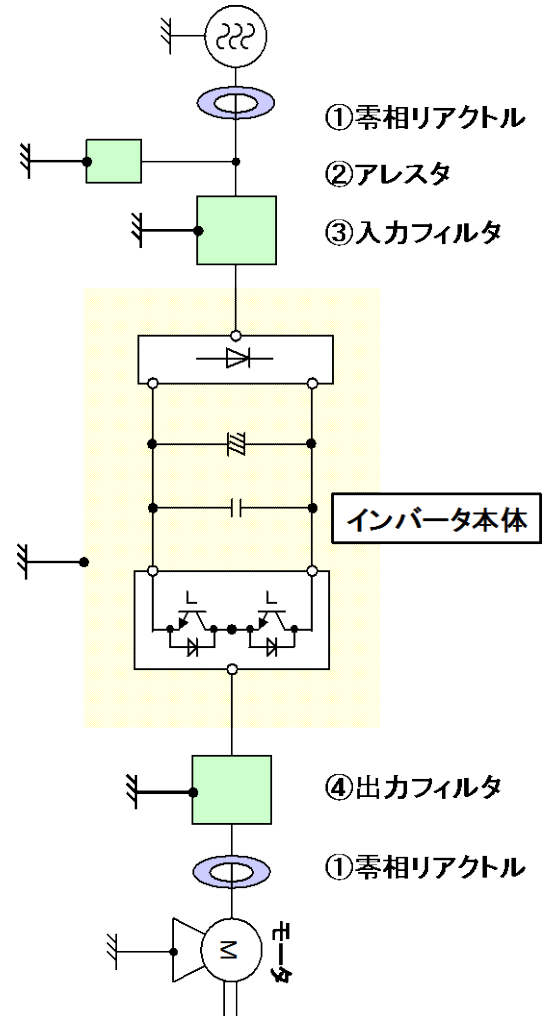



図 10-8　インバータのノイズ対策例

上述のようなインバータ外部に設置するフィルタなどは一般に 100kHz～数 MHz 帯でのノイズ抑制に効果がありますが、それ以上の帯域（10MHz 以上の雑音端子電圧や 30MHz 以上の放射ノイズ）に対しては抑制効果が小さく、効果が期待できない場合があります。

これは、後述するようにフィルタの周波数特性には限界があるためで、広い周波数全体にわたりノイズを効果的に抑制するためには、それぞれの周波数帯に合わせた最適なフィルタを導入する必要があります。

10MHz～50MHz 付近に発生するノイズの要因のひとつは、インバータ本体内の IGBT モジュール周辺部のインダクタンスや寄生容量が原因となって、スイッチングに伴い共振が発生するためと考えられています。以下の項では、IGBT 周辺で発生するノイズのメカニズムと、その対策方法について説明します。

2.3　モジュール特性に起因するノイズの発生メカニズム

典型的なモータ・ドライブ・システムのブロック図を図 10-9 に示します。この図は、交流電源を整流ダイオードにより一旦直流に整流した後、インバータ部の IGBT を高周波でスイッチングさせることにより交流に逆変換し、モータを可変速駆動するものです。IGBT モジュールや整流ダイオードは冷却フィンに取り付けられますが、この冷却体はインバータの本体をかねるケースもあり、安全上グランドに接地されるのが一般的です。

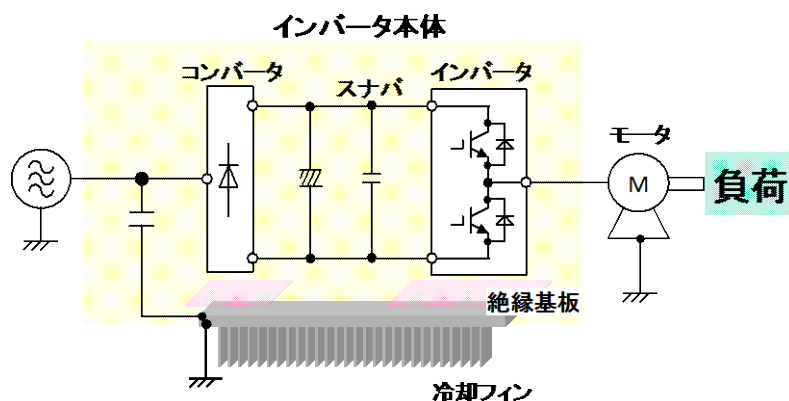



図 10-9　インバータシステム例

このシステム図において、冷却体に取り付けられた金属ベース面と、IGBT チップなどの電気回路側とは、高熱伝導性の絶縁基板によって絶縁が保たれていることを示しています。（モジュール内部の詳細な構造については、第 1 章を参照ください）また、インバータ部の IGBT には、スパイク電圧抑制を目的としたスナバコンデンサが接続されています。

しかし、放射ノイズや雑音端子電圧のような MHz オーダーの領域では、回路部品としては現れてこない寄生インダクタンス、寄生容量が大きな影響を及ぼす場合があります。

図 10-10 は、数 100kHz～数 10MHz という高周波帯域における、インバータシステムの概略図を示しています。高周波においては、IGBT モジュールや電気部品に存在する浮遊容量・浮遊インダクタンスが非常に大きな影響を及ぼします。IGBT モジュール周囲の配線上には数 10n～数 100nH の浮遊インダクタンスが存在し、上述の絶縁基板には数 100pF の浮遊容量が存在しています。また、IGBT チップ自身の PN 接合部には接合容量が存在します。

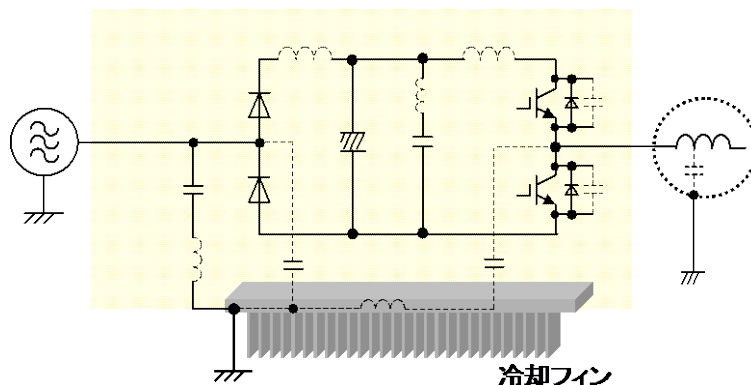



図 10-10　寄生のＬ･Ｃを考慮した等価回路

例えば、配線の浮遊インダクタンスが 200nH、基板の浮遊容量が 500pF であったとし、これがループ状になっていれば、そのループの共振周波数 fo は、

$$fo=\frac{1}{2\pi\sqrt{LC}}=\frac{1}{2\pi\sqrt{200\mathrm{nH}\times500\mathrm{pF}}}\fallingdotseq16\mathrm{MHz}$$

となります（図 10-11）。

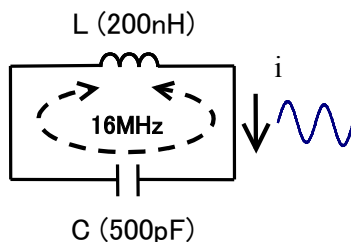



図 10-11　寄生インダクタンスと容量との共振現象

IGBT のスイッチングがトリガとなって、このループに 16MHz の共振電流が流れると、その影響が雑音端子電圧や放射ノイズとなって現れます。上の例では、IGBT の絶縁基板を介した 16MHz のコモンモードノイズ電流が接地線に流出しますので、これが電源側に伝播されて雑音端子電圧のピークとなって現れます。この共振周波数が 30MHz 以上になると、放射ノイズのピークとなって観測されることとなります。

各回路部品の浮遊容量･浮遊インダクタンスの例を表 10-1 に示します。

表 10-1　主回路構成部品の寄生Ｌ、Ｃ値の例

	浮遊Ｃ	浮遊Ｌ	備考
ﾓｼﾞｭｰﾙ PN 端子間	―	20～40nH	
IGBT チップ単体	100～200pF	―	電圧依存性が大きい
スナバコンデンサ		20～40nH	
内部絶縁基板	500～1,000pF	―	
電解コンデンサ	100pF	―	内部電極-取付金属ﾊﾞﾝﾄﾞ間
鉄心入りﾘｱｸﾄﾙ	50～200pF	―	数 MHz 以上はＣ成分
バリスタ	100～200pF	―	高耐圧品ほどＣは小
モータ	13,000pF	―	3φ15kW ﾓｰﾀの例
ｼｰﾙﾄﾞ付 4 芯ｹｰﾌﾞﾙ	数 100pF	数 100n～数 uH	1m 当たり
配線バー	―	数 100nH	10 ㎝当たり概略 100nH

実際のシステムでは、これらの要素が複雑に接続されており、意図しない寄生の LC 共振回路が構成されることとなります。IGBT のスイッチングに伴いこれらの LC 回路において共振が発生し、雑音端子電圧

や放射ノイズにおけるピークとなって測定されることとなります。

一般的に、雑音端子電圧、放射ノイズそれぞれにおいてピークを発生させやすい共振ループを表 10-2、図 10-12 に示します。

表 10-2　　インバータシステムにおける共振周波数とループの例

	周波数	雑音端子/放射	ノルマル/コモン	経路
①	1～4MHz	雑音端子	コモン	モータ容量～配線インダクタンス
②	5～8MHz	雑音端子	コモン	DBC 基板容量と配線インダクタンス
③	10～20MHz	雑音端子	コモン	DBC 基板容量と配線インダクタンス
④	30～40MHz	放射	ノルマル	デバイス容量～スナバコンデンサ

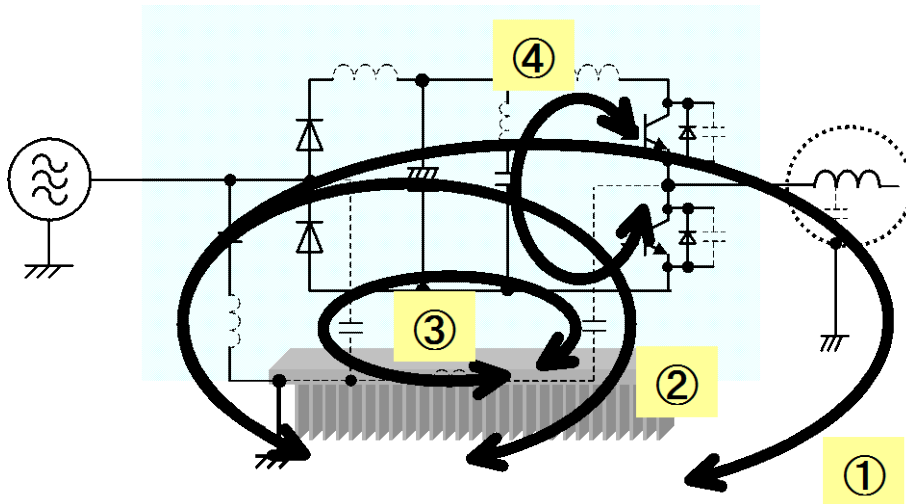



図 10-12　　表２における経路の例

システムの構成により、配線長（インダクタンス）や浮遊容量はさまざまに変化しますが、対象となるシステムに対する固有の浮遊Ｌ/Ｃを概算すると、おおよその共振周波数が推定できます。

2.4　モジュールの特性が影響する周波数帯

前述したように、汎用インバータなどのモータ駆動システムで対象となる伝導性ノイズの周波数は、150kHz～30MHz です。図 10-13 にインバータの雑音端子電圧測定例を示します。図 10-13 のように、雑音端子電圧は 150kHz 付近が一番高く、周波数が高くなるほどなだらかに減衰する特性となります。この雑音端子電圧スペクトルは、矩形波状のノイズ源（IGBT のスイッチング）におけるキャリア周波数（数 kHz～20kHz 程度）の高調波成分が現れているため、IGBT モジュール自身のスイッチング特性などにはほとんど影響されません。これは、図 10-14 のように IGBT モジュールのスイッチングにおける電圧の立ち上がり･立下り時間は、およそ 50～200ns 程度で、これを周波数に換算すると 2～6MHz となり、これ以下の周波数帯域では立ち上がり･立下り時間の差には依存しないためです。

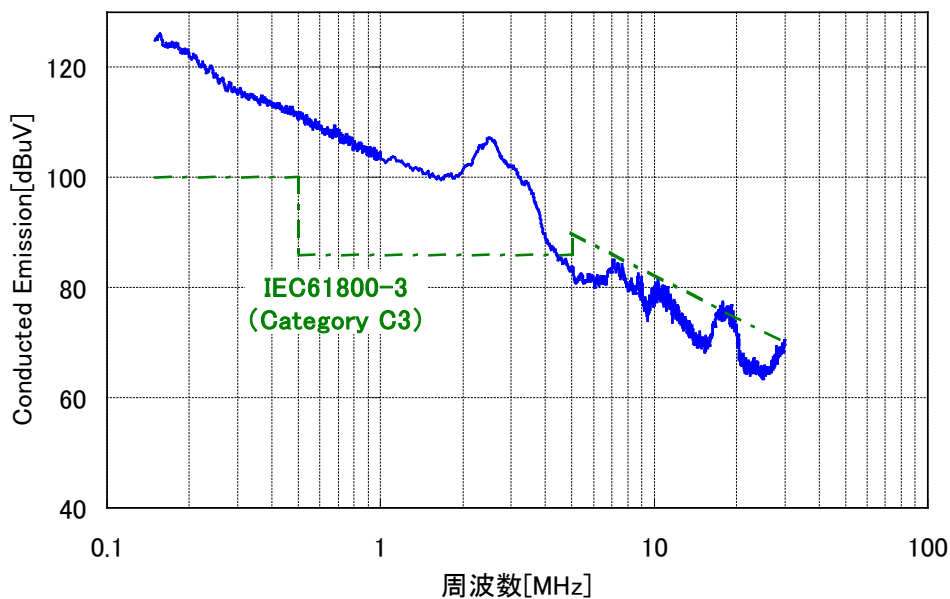



図 10-13　　汎用インバータの雑音端子電圧例

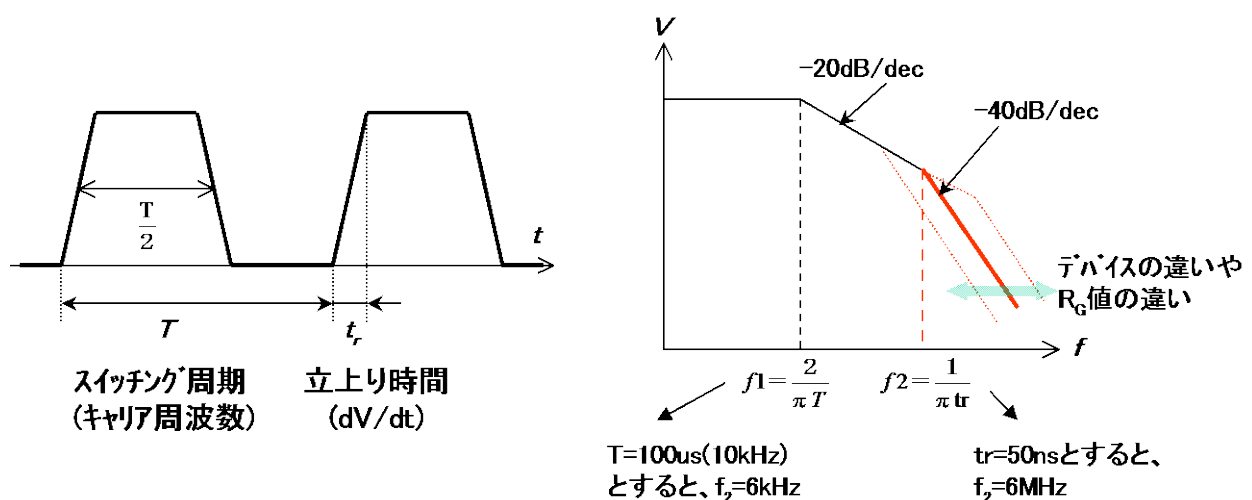



図 10-14　IGBT の電圧波形と周波数スペクトル

また、放射ノイズ（30MHz～）の測定結果例を図 10-15 に示します。放射ノイズも雑音端子電圧と同様に、規格の周波数範囲の中で一番低い 30MHz 付近が一番高くなり、周波数が高くなるにつれて減衰する特性となります。このように、IGBT のスイッチングによるノイズのスペクトルは、ＣＰＵクロックのような鋭いピークではなく、比較的ブロードな特徴があります。

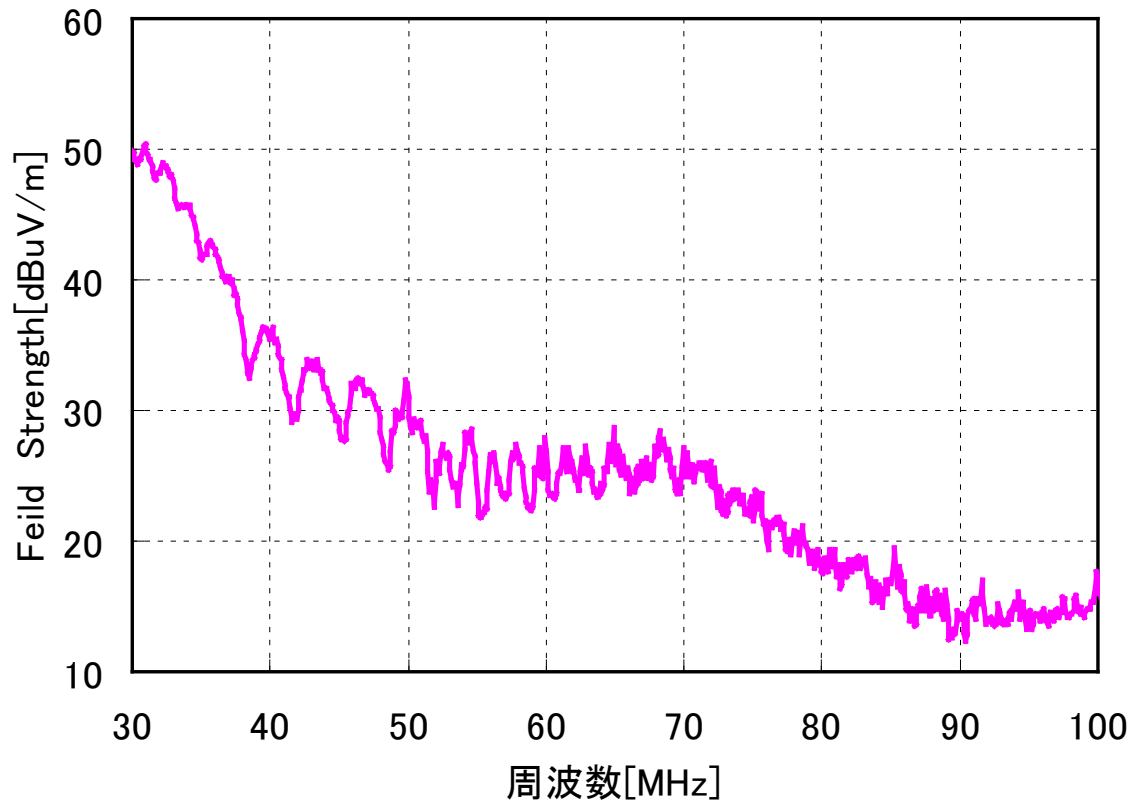



図 10-15　　7MBR100U4B120 の放射ノイズスペクトル（標準駆動条件）

3 IGBT モジュールの適用における EMI 対策

3.1　伝導性ノイズ（雑音端子電圧）対策

3.1.1　フィルタの設置

伝導性ノイズ対策は、交流電源入力側にフィルタ回路を設置して、インバータで発生したノイズ電流が電源側に流出しないようにすることが一般的です。フィルタ回路はＬ･Ｃ要素で構成され、目標とする規格値に対して必要な減衰量を得られるように、フィルタ回路のカットオフ周波数を設計します。また、ノイズ対策用のフィルタは磁性体メーカやコンデンサメーカなどから各種が市販されていますので、対応規格や必要な電流などに応じて選択すると良いでしょう。

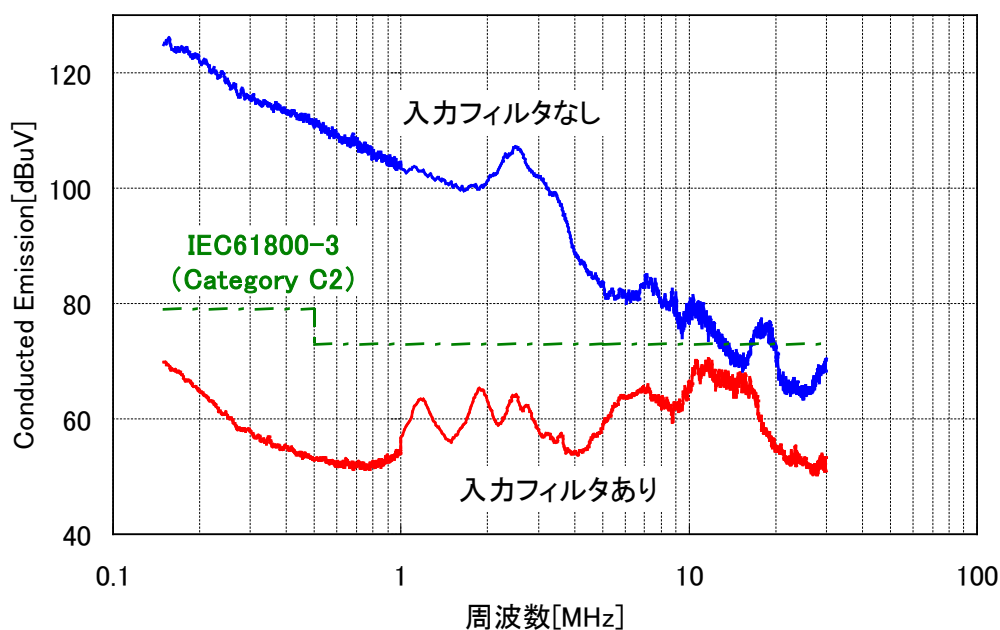



図 10-16　3φ200V/37kW インバータにおける雑音端子電圧測定結果例　（QP 値）

図 10-16 に IEC61800-3 カテゴリ C2 への対応用に設計された入力フィルタの低減効果を示しています。フィルタがない場合には 150kHz において 125dBμV 程度であった雑音端子電圧が、フィルタにより 70dBμV まで減衰されており、規格値に対して数 dB のマージンをもってクリアすることができます。

3.1.2　フィルタを適用する場合の注意点

理想的なフィルタの場合、周波数が高くなるほど減衰量は大きくなりますが、実際のフィルタ回路では、図 10-17 に示すようにある程度の周波数以上では理想的な減衰特性が得られなくなる現象が生じます。これは、前述したように、フィルタ回路に使用される部品にも寄生のＬ、Ｃが存在するため、前項の図 10-16 に示す雑音端子電圧測定結果のように 1MHz 以上の周波数での減衰効果が小さくなる傾向となります。

さらに 10MHz 付近の高い周波数帯にピークが生じることによって規格に対するマージンがもっとも小さくなっています。測定環境によっては、この 10MHz 付近のレベルが上昇して規格値をオーバーする場合も考えられます。

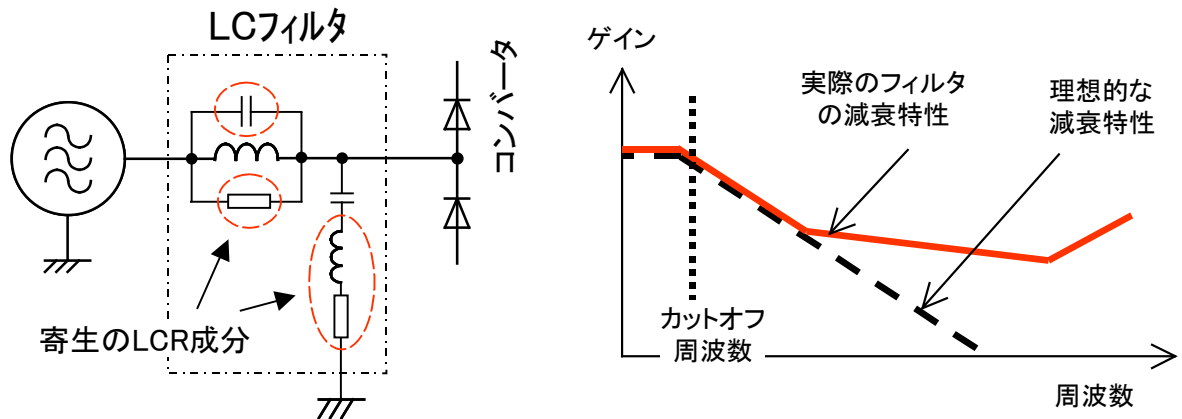



図 10-17　理想的なフィルタと実際のフィルタの減衰特性

前項で述べた、雑音端子電圧の 10MHz 以上の帯域に生じるピークのひとつの要因として、IGBT モジュールの絶縁基板を介した共振が挙げられます。

例えば、絶縁基板と主回路の定数が図 10-11 に示したような定数であったとすると、雑音端子電圧に 16MHz のピークを生じる事となります。10MHz 以上の周波数で共振するループの LC 定数は、数 100pF、数 100nH オーダーで IGBT チップの寄生容量や絶縁基板容量、パッケージ内部の配線インダクタンスが要因となっている場合があります。

図 10-18 に、ＤＢＣ基板を介した共振のコモンモード回路モデル例を示します。

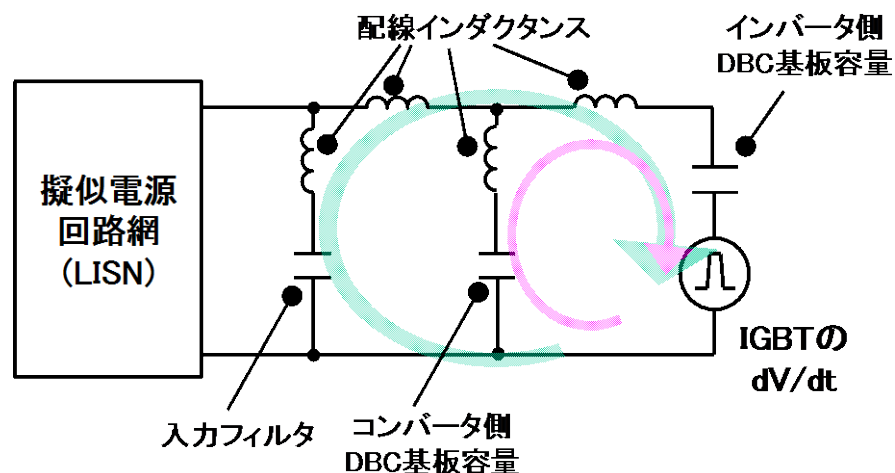



図 10-18　　IGBT の絶縁基板を介した共振の回路モデル例

ここでは、入力フィルタとして接続されているコンデンサのインダクタンスとインバータ側モジュールの基板容量との共振、コンバータ･インバータモジュール間の共振現象を示しています。このように、ノイズ対策のためにフィルタやバリスタなどを追加すると、そのフィルタの寄生Ｌ･Ｃとの共振によりピークが生じる場合があるので、注意が必要です。

3.1.3　IGBT モジュールへの雑音端子電圧対策

上述したような、雑音端子電圧スペクトルの高周波帯に発生しているピークを低減させるためには、

- スイッチングする IGBT の dV/dt を抑制する
- 共振ループのインピーダンスを上げて、共振電流を抑制する

ことが必要です。

ただし、そのデメリットとして

- dV/dt を下げると IGBT の損失が増大する
- L、C の定数を増減させるだけでは共振周波数が移動する結果となり、ピーク値は下がりにくい。また、構造上、物理上、寄生ＬＣ成分をなくすことは不可能。

が挙げられます。

3.1.3.1　ゲート抵抗の調整による雑音端子電圧の対策

図 10-19 に 7MBR75U4B120 を適用したインバータの雑音端子電圧スペクトル例（入力フィルタあり）を示します。図 10-19 では、ゲート抵抗を標準値、２倍、３倍と増加させた場合、10MHz 付近の雑音端子電圧ピークが 5dB 程度抑制されたことがわかります。

ただし、ゲート抵抗を２倍以上大きくしても、その低減効果は小さくなっていますので、スイッチング損失の増加によるデメリットと合わせて対策効果を判断する必要があります。

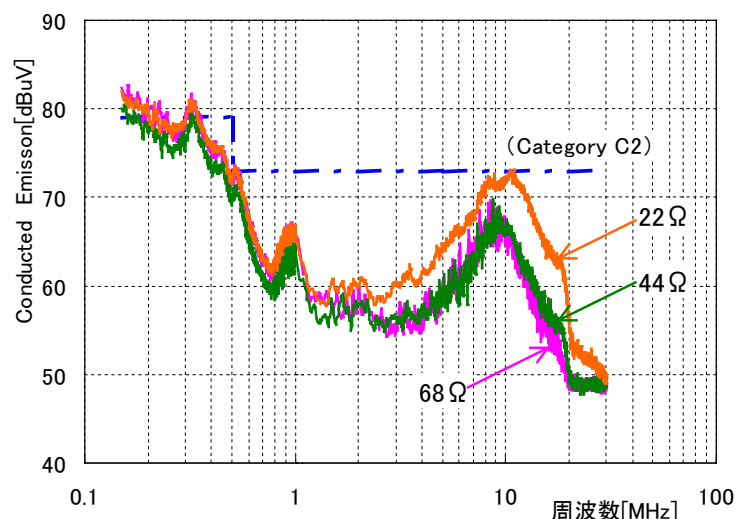



図 10-19　　7MBR75U4B120 の雑音端子電圧測定例

3.1.3.2　フェライトコアによる共振の抑制

フェライトコアは、ノイズ対策用としてよく用いられる部品のひとつです。その等価回路は、一般的にＬＲの直列回路として示されます（図 10-20）。

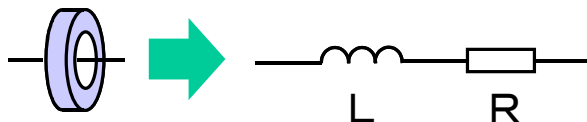



図 10-20　　フェライトコアの等価回路

また、フェライトコアの磁性体としての特性（Ｌ成分：μ'、Ｒ成分：μ"）は、図 10-21 のようになっています。

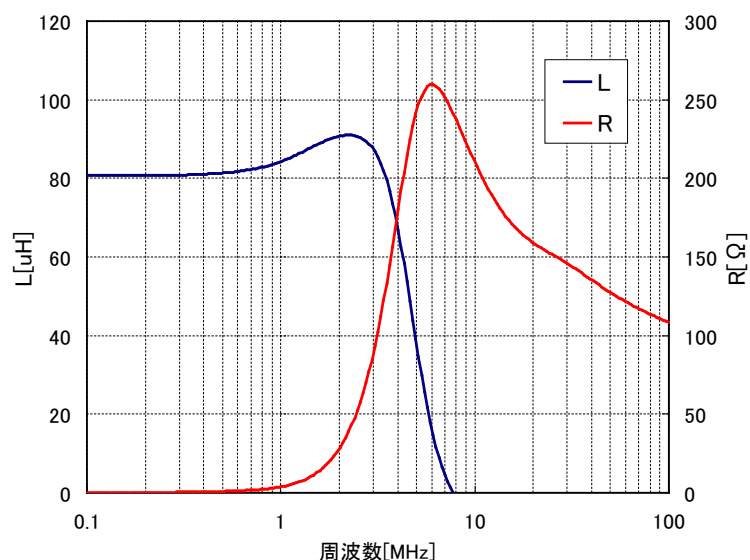



図 10-21　　フェライトコアのインピーダンス（L,R）特性例

このフェライトコアを、上に述べたノイズのピークを生じる共振ループに挿入すると、以下のような回路モデルになります。

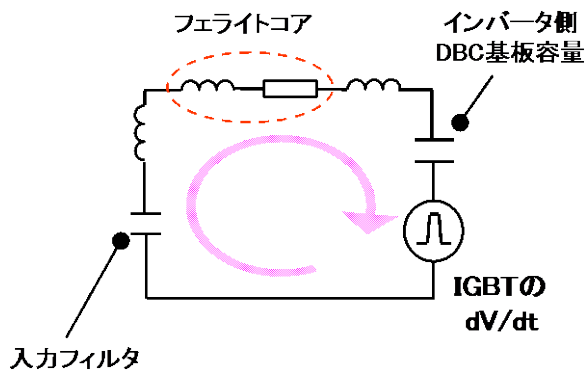



図 10-22　　フェライトコア挿入時の等価回路

ループの定数（共振周波数）に応じて、その周波数において最適なインピーダンス特性を持つフェライトコア材を選定することにより、共振にダンピングをかけてノイズのピークを抑制することが可能です。

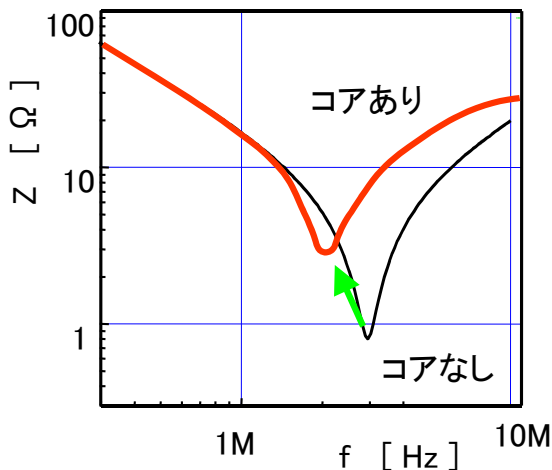



図 10-23　　コア対策前後での共振ループのインピーダンス特性

コア対策前後での共振ループのインピーダンス特性を図 10-23 に示します。共振点ではインピーダンスが最低となり、大きな共振電流が流れるため雑音端子電圧にもピークを生じます。ここにコアを挿入することによりインピーダンスを上げ、共振にダンピングをかけることで雑音端子電圧を効果的に抑制することができます。

図 10-24、10-25 に、コモンモード･フェライトコアをインバータ主回路に実装した対策例、および低減効果を示します。

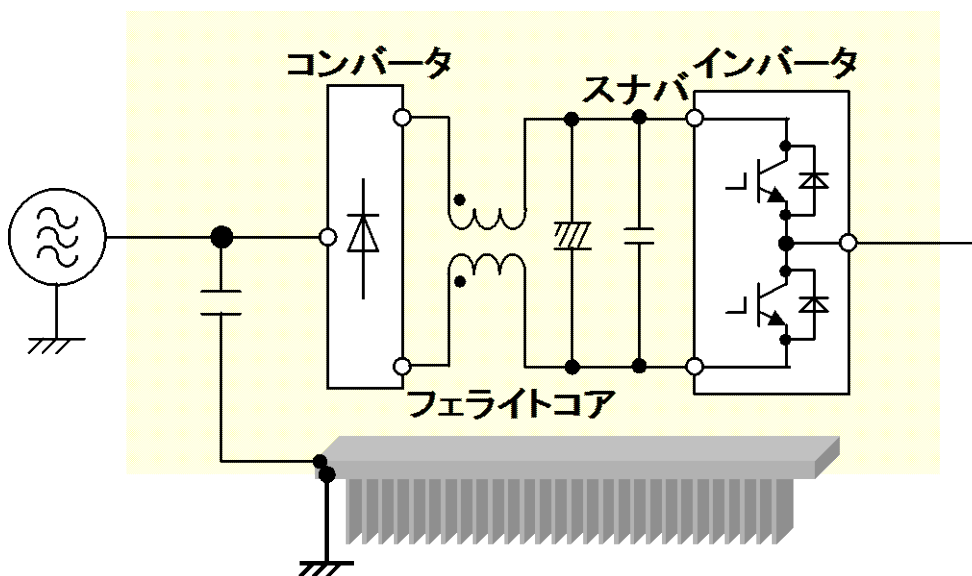



図 10-24　　コモンモード･フェライトコアによる対策例

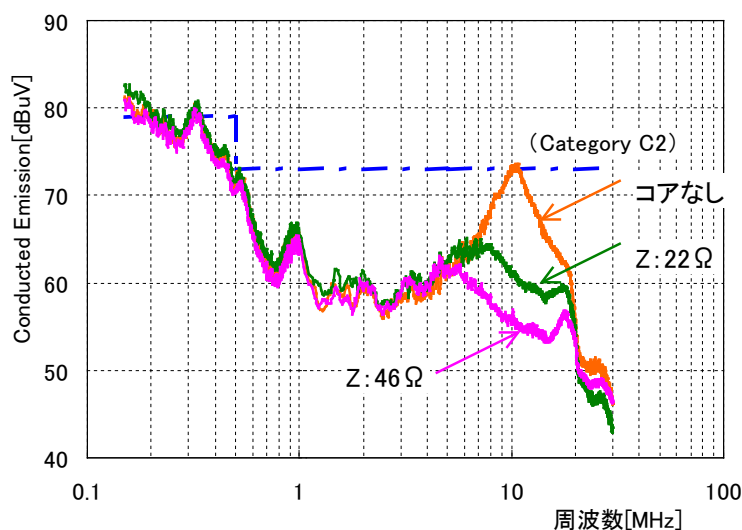



図 10-25　　雑音端子電圧測定結果

ここで、未対策時のループインピーダンスは約８Ω程度ですので、これを 30Ω程度までフェライトコアにより増加させることにより約 10dB のピーク低減を図ることができます。

ゲート抵抗での対策と異なり、コアを適用する場合は特に IGBT の損失が増加することなくノイズ対策が可能です。

3.1.4　IGBT への放射ノイズ対策

放射性 EMI ノイズの主な要因は、IGBT がターンオンする（対向アーム側の FWD が逆回復する）際に生じる高い dV/dt がトリガとなって、半導体デバイスの接合容量と配線（主にはモジュール内部配線とスナバコンデンサ間の配線）上の浮遊インダクタンスとで生じる高周波の LC 共振によるものと考えられます（図 10-26 参照）。これは、前述したような雑音端子電圧におけるピークと同様の発生メカニズムです。

一般に、自由空間におかれた微小電流ループ（ここでは、上述の LC ループ）から放射される、周波数 f における遠方電界 *Ef* は、下式（マクスウェルの波動方程式）で与えられます。

$$Ef = \frac{1.32 \times 10^{-14}}{r} \cdot S \cdot If \cdot \sin\theta \qquad (1)$$

r：ループからの距離、　S：ループの面積、

If：ループの電流値、 θ ：ループ面からの角度

この（1）式から、*Ef* は、ループからの距離に反比例し、ループ面積およびループ電流に比例することがわかります。

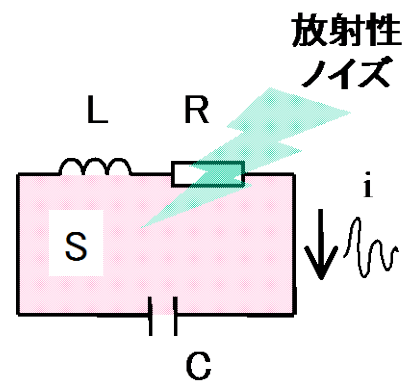



図 10-26　モジュールとスナバＣで構成されるループ

また、電流値 *If* は、

$$If = \frac{E}{Z} \qquad (2)$$

E：IGBT のスイッチング波形の電圧スペクトル（図 10-14）、　Z：ループのインピーダンス

で与えられます。

したがって、放射ノイズを低減するためには、

1. ループからの距離を離す
2. ループ面積 S を小さくする
3. ループ電流を小さくする　……　3a　スイッチング電圧のスペクトルを小さくする
   3b　ループインピーダンスを増加させる

ことが考えられます。

ここで、上記 1 は、規格において 10mないし 3mの距離での測定ということが規定されていますので、現実的な対策としては、上記 2 ないし 3 となります。

3.1.4.1　ループ面積 S の低減

上述したように、スイッチング時に誘発される高周波のノイズ電流は、デバイスの寄生容量とスナバコンデンサで構成されるＬＣループの共振電流です（図 10-12 の経路④）。2in1 パッケージクラスの中･大容量モジュールでは、モールド形のスナバコンデンサを端子に直にネジ止めして使用し、ループの放射面積をできるだけ小さくすることが必要です。また、これはスイッチング時のスパイク電圧抑制の観点からも有効です。

6in1,7in1 タイプなど、ピン端子形モジュールではパワー基板に実装されるケースがほとんどですが、スナバコンデンサはできるだけ P/N 端子ピンに近く配置することが重要です。

3.1.4.2　電圧のスペクトルを小さくする

前述したように、IGBT/FWD がスイッチングする際の電圧波形のスペクトルは、図 10-27 のようになります。

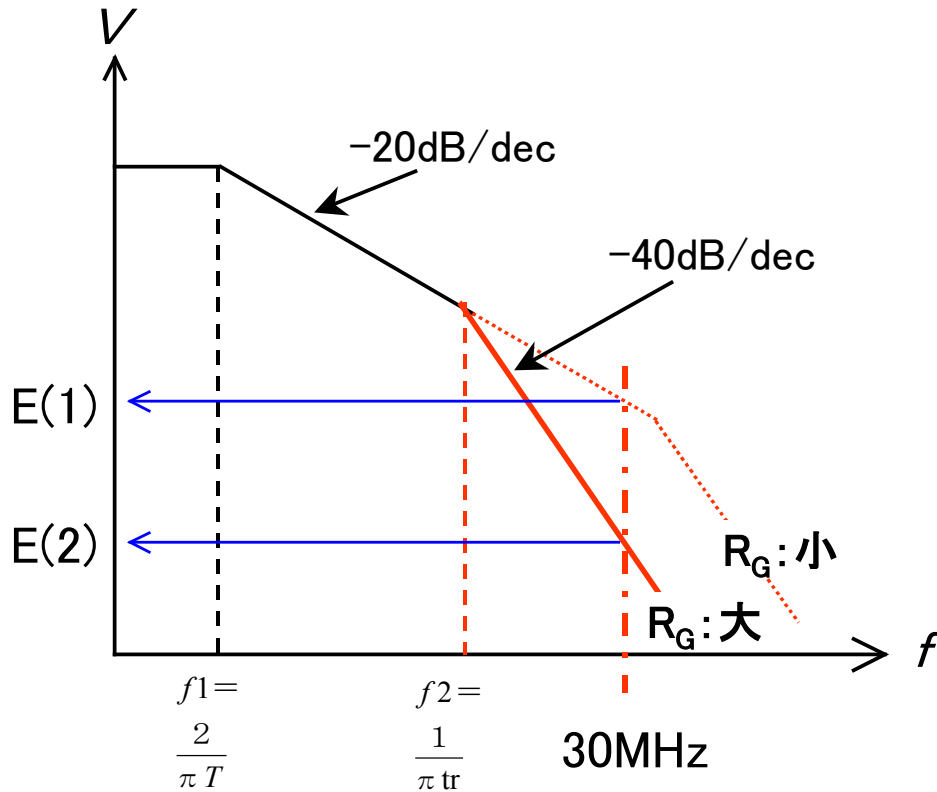



図 10-27　　IGBT のスイッチング電圧波形のスペクトル

従来、ゲート抵抗を増加させてスイッチング波形を鈍らせることが対策手法として一般的に適用されますが、これは図 10-27 の *f2* を低周波化し、30MHz 以上のスペクトルを低減させていることになります。図 10-27 のように、R_G が小さく、電圧の立ち上がり、立下り時間が短い（dV/dt が大きい）場合の 30MHz 電圧成分 E（1）に対し、R_G が大きく dV/dt が小さい場合、30MHz 成分は E（2）のように小さくなります。

ここで、E（1）、E（2）は（2）式の E に相当しますので、結果的に dV/dt の低減はノイズ電流 *If* を抑制することになります。

図 10-28 に放射ノイズのゲート抵抗依存性の一例を示します。仕様書に記載のゲート抵抗値に対し２倍程度の値とすることで、大幅に放射ノイズを抑制できることがわかります。しかしながらゲート抵抗の調整により放射ノイズを抑制すると、スイッチングが遅くなる（dV/dt が小さくなる）ためスイッチング損失は悪化します。それゆえ装置の運転条件によっては温度上昇を引き起こすため、その確認が必要となります。

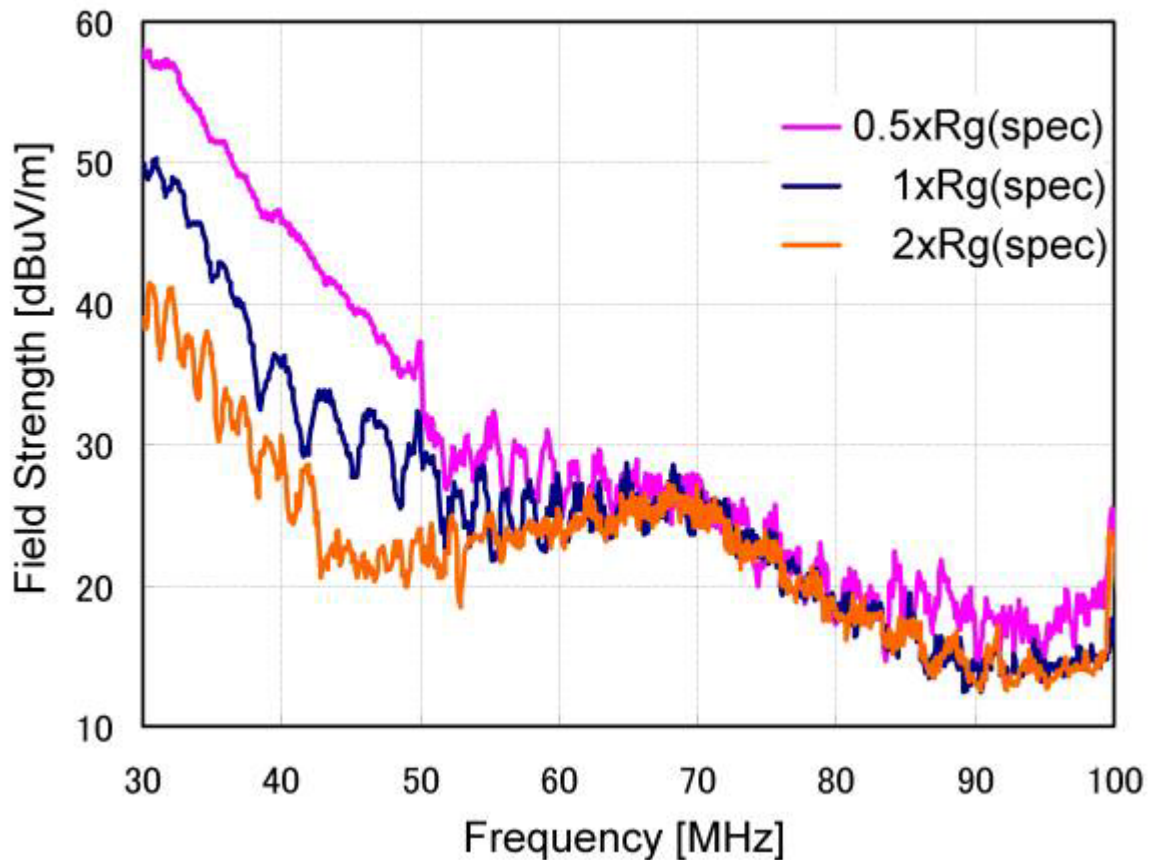



図 10-28　放射ノイズのゲート抵抗依存性（7MBR100U4B-120）

3.1.5　まとめ

これまで述べてきたように、IGBT がスイッチングすることによって発生する EMI（特に 10MHz 以上の高周波雑音端子電圧や放射ノイズのピーク）は、主に IGBT 自身およびその周辺回路上に存在する浮遊 L/C の共振により発生しています。原理的、物理的にこれらの浮遊 L/C 成分はゼロにはできません。したがって、ノイズ対策にはこれらの問題となるループの共振をいかに的確に発見し、対策できるか、ということが重要となっています。

－ 第 １１ 章 －

パワーモジュールの信頼性

目次			ページ

はじめに

パワー半導体モジュールの市場は、汎用インバータ、サーボモータ制御、工作機械、エレベータなどにとどまらず、電気自動車や太陽光・風力・燃料電池発電システムなどの実用化に伴い、新たな用途へ広がろうとしています。

富士電機はこれまで各種パワーモジュール製品を開発し、これらの市場要求に答えてきました。今後は更なる市場の広がりとともにこれらのパワーモジュール製品に対する要求性能は、今以上に多様化あるいは高度化する方向へ進展すると考えられます。

このような要求に対応するためには、パワーモジュールの信頼性確保に対し充分に注意を払う必要があります。

本章では、パワーモジュール、特に IGBT モジュールの信頼性に関して説明します。

1 信頼性の基礎

半導体デバイスの故障率経時変化

　一般に IGBT モジュールなどの電子機器、電子部品の故障率は、図 11-1 に示すようにバスタブカーブ形の故障率カーブとなります。この故障率カーブは、初期故障期、偶発故障期、磨耗故障期の 3 種類の期間で示されます。

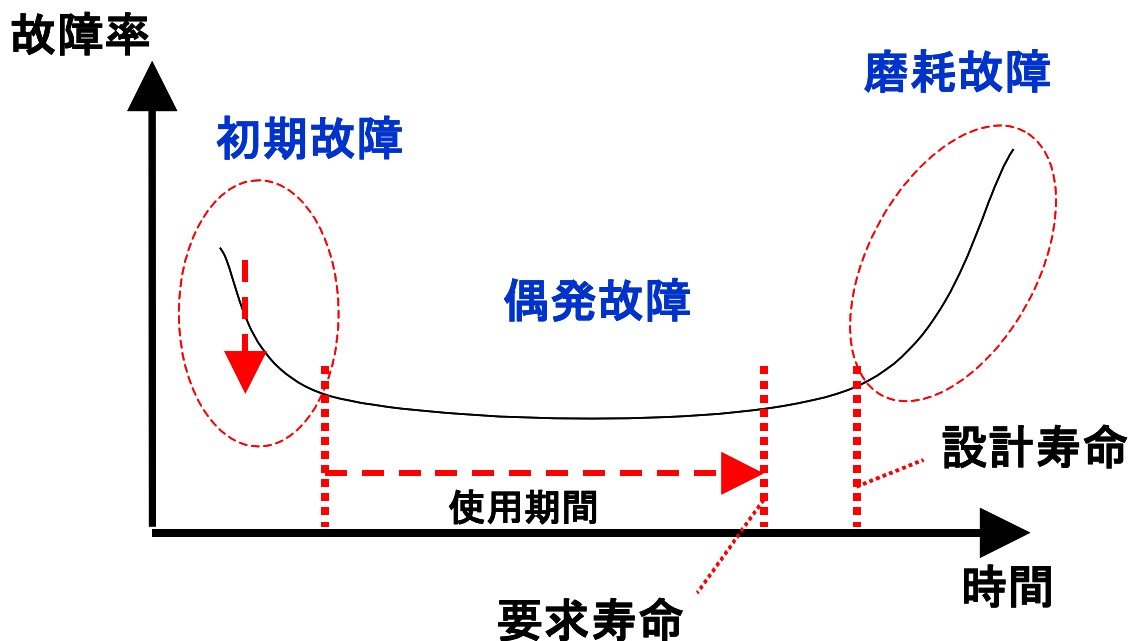



図 11-1　半導体デバイスの故障率経時変化

上記の故障率カーブにおいて、半導体デバイスの 1 つである IGBT モジュール製品での初期故障は、IGBT や FWD 中の微細な欠陥、DCB の欠陥、信号線を接続するワイヤの接触などのごく微細な欠陥や人為的ミスなどに起因して発生します。

このような欠陥やミスは、IGBT や FWD の設計、その製造工程設計、モジュールの構造設計、その組立工程設計において、様々な設計手法を用いた品質向上活動を継続して行なうことで低減することが可能です。しかしながら設計段階でこれらを完全になくすことは非常に困難ですので、スクリーニング試験（出荷試験）が必要となります。富士電機においてもスクリーニング試験を適用することによって初期故障率の低減に取り組んでいます。

故障率カーブの偶発故障期は初期故障品が除去されることで、その故障率はほぼ一定に落ち着きます。この故障率が一定となる期間は IGBT モジュールや他の部品などで構成されるシステム全体の使用条件や環境によって変わり、そのシステム固有の信頼度に相当します。この期間に生じる偶発故障は、過電圧（ゲート・エミッタ間、ゲート・コレクタ間）、過電流、過熱など、製品の仕様書に記載の最大定格を超える過

剰なストレスが印加された場合に起こることが一般的です。

それゆえ偶発故障期での故障率低減のためには、システムの最悪運転条件において各種特性が最大定格を超えないようにする必要があります。そのために、使用電圧、使用電流などの運転条件は仕様書に記載されている最大定格に対し、ディレーティングして使用することを推奨いたします。

故障率カーブの磨耗故障期は製品の寿命による故障期であり、磨耗や疲労によって故障を引き起こされます。したがって IGBT モジュール製品の長期信頼性を確保するためには、磨耗故障に達する前に製品寿命となるように設計する必要があります。

当社では次節以降に示した長期信頼性を設計段階で検証し、品質確認を行なっています。特にパワーサイクル故障モデルについては、第三節に示すように ΔTj パワーサイクル（ΔTj-P/C）と ΔTc パワーサイクル（ΔTc-P/C）の 2 つのモデルについて寿命確認を行なっていますので、製品寿命設計に関しては、本パワーサイクル耐量内で設計してください。

また製品寿命は使用される環境や使用方法によって大きく変わりますので、それらも考慮して設計してください。

2 信頼性試験

富士電機では長期信頼性確保のために、各種信頼性試験を実施し設計検証を行なっています。下記の表 11-1,11-2 に富士電機の第 6 世代 IGBT モジュールである V シリーズについて、代表的な信頼性試験一覧の抜粋を示します。なお詳細につきましては納入仕様書を参照願います。

表 11-1　V シリーズでの信頼性試験（環境試験）

Test cate-gories		Test items	Test methods and conditions	Reference norms EIAJ ED-4701 (Aug.-2001 edition)	Number of sample	Accept-ance number
Environment Tests	1	High Temperature Storage	Storage temp. : 125±5 ℃ Test duration : 1000hr.	Test Method 201	5	(0 : 1)
	2	Low Temperature Storage	Storage temp. : -40±5 ℃ Test duration : 1000hr.	Test Method 202	5	(0 : 1)
	3	Temperature Humidity Storage	Storage temp. : 85±2 ℃ Relative humidity : 85±5% Test duration : 1000hr.	Test Method 103 Test code C	5	(0 : 1)
	4	Unsaturated Pressurized Vapor	Test temp. : 120±2 ℃ Test humidity : 85±5% Test duration : 96hr.	Test Method 103 Test code E	5	(0 : 1)
	5	Temperature Cycle	Test temp. : Low temp. -40±5 ℃ / High temp. 125 ±5 ℃ / RT 5 ~ 35 ℃ Dwell time : High ~ RT ~ Low ~ RT 1hr. 0.5hr. 1hr. 0.5hr. Number of cycles : 100 cycles	Test Method 105	5	(0 : 1)
	6	Thermal Shock	Test temp. : High temp. 100^{+0}_{-5} ℃ / Low temp. 0^{+5}_{-0} ℃ Used liquid : Water with ice and boiling water Dipping time : 5 min. par each temp. Transfer time : 10 sec. Number of cycles : 10 cycles	Test Method 307 method Ⅰ Condition code A	5	(0 : 1)

表 11-2　V シリーズでの信頼性試験（耐久試験）

Test cate-gories		Test items	Test methods and conditions	Reference norms EIAJ ED-4701 (Aug.-2001 edition)	Number of sample	Accept-ance number
Endurance Tests	1	High temperature Reverse Bias	Test temp. : Tj = 150°C (-0 °C/+5 °C) Bias Voltage : VC = 0.8×VCES Bias Method : Applied DC voltage to C-E VGE = 0V Test duration : 1000hr.	Test Method 101	5	(0 : 1)
	2	High temperature Bias (for gate)	Test temp. : Tj = 150°C (-0 °C/+5 °C) Bias Voltage : VC = VGE = +20V or -20V Bias Method : Applied DC voltage to G-E VCE = 0V Test duration : 1000hr.	Test Method 101	5	(0 : 1)
	3	Temperature Humidity Bias	Test temp. : 85±2 °C Relative humidity : 85±5% Bias Voltage : VC = 0.8×VCES Bias Method : voltage to C-E VGE = 0V Test duration : 1000hr.	Test Method 102 Condition code C	5	(0 : 1)
	4	Intermitted Operating Life (Power cycle) (for IGBT)	ON time : 2 sec. OFF time : 18 sec. Test temp. : 100±5 deg Tj ≦ 150 ℃, Ta=25±5 ℃ Number of cycles : 15000 cycles	Test Method 106	5	(0 : 1)

3　パワーサイクル寿命（パワーサイクル耐量）

IGBT モジュールは、使用される動作条件に応じて熱の上昇、下降が生じます。この熱の上昇、下降によって IGBT モジュールの内部構造は熱ストレスを受けて疲労、劣化が進みます。この疲労や劣化は温度の上昇と下降の変化幅に大きく依存するため、運転条件や環境条件によって寿命が異なります。この熱ストレスによる寿命はパワーサイクル寿命（パワーサイクル耐量）と呼ばれます。パワーサイクル寿命は温度変化ΔT に対する繰り返しサイクル数の関係を表わしたパワーサイクル耐量カーブから算出できますが、そのカーブは大きく分けて 2 種類存在します。

その 1 つはΔTj パワーサイクル（ΔTj-P/C）耐量カーブで、素子温度が急激に上昇、下降することで生じる寿命カーブです。このカーブではチップ表面のアルミワイヤ接合部の劣化による故障が支配的となります。もう 1 つはΔTc パワーサイクル（ΔTc-P/C）耐量カーブで、素子温度の上昇、下降にケース温度（主にベース温度）Tc の変化が追従することで生じる寿命カーブです。この場合には、絶縁基板 DCB と銅ベース間の接合に使用される半田接合部の劣化による故障が支配的となります。

以下ではΔTj-P/C、ΔTc-P/C パワーサイクルのそれぞれの測定方法とパワーサイクル耐量カーブについて記載します。

3.1　ΔTj パワーサイクル（ΔTj-P/C）耐量カーブ

図 11-2 にΔTj パワーサイクル（ΔTj-P/C）試験の通電パターンを示します。図 11-3 および図 11-4 にΔTj パワーサイクル試験時の等価回路図と Tc および Tf 測定位置の概略図をそれぞれ示します。ΔTj パワーサイクル試験時には、素子の接合部温度を比較的短い時間の周期で急激に上昇、下降させます。したがってシリコンチップと DCB 間、もしくはシリコンチップとアルミワイヤ間で温度差が生じるため、それらの間に熱ストレスが発生します。このような理由からΔTj パワーサイクルは主にアルミワイヤの接合およびシリコンチップ下はんだ部の寿命を示します。

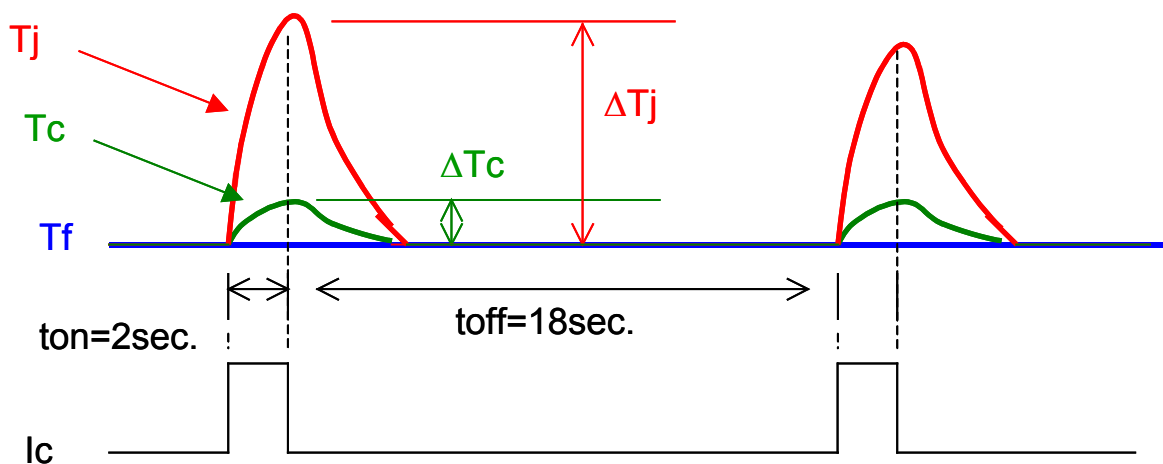



図 11-2　ΔTj パワーサイクルの通電パターンと温度推移の模式図

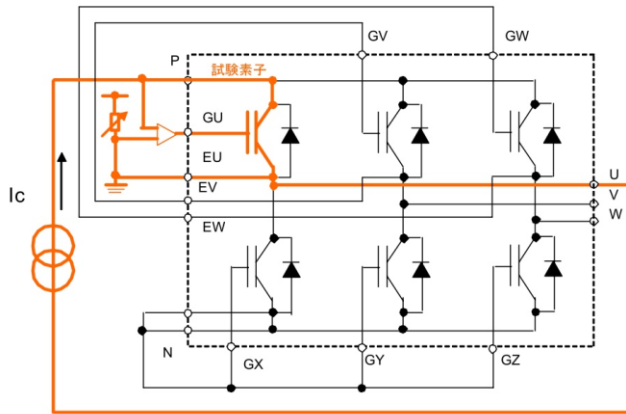



図 11-3　ΔTj パワーサイクル試験の等価回路

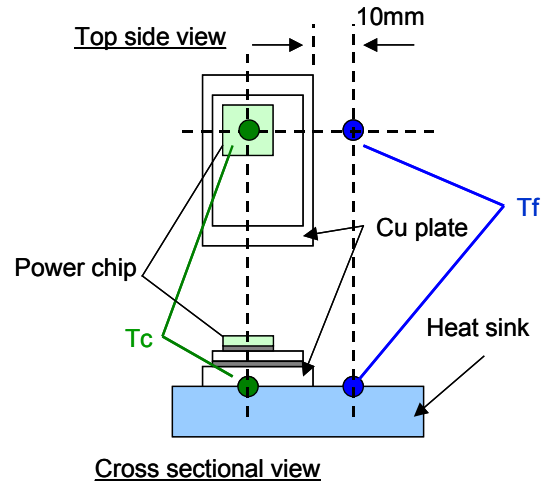



図 11-4　Tc および Tf 測定位置の概略図

図 11-5 に IGBT モジュールのΔTj パワーサイクル耐量カーブの例として、U シリーズ、V シリーズのカーブを示します。

図 11-5 の Tjmin=25℃のラインは冷却フィンの温度を 25℃に固定しチップ温度を変化させたときの寿命サイクル数を表しています。例えばΔTj=50℃の場合では冷却フィン温度が 25℃でチップ温度が 75℃に達する条件となります。一方 Tjmax=150℃のラインはチップの到達温度を 150℃に固定し冷却フィン温度を変化させたときの寿命サイクル数を表しています。例えばΔTj=50℃の場合では冷却フィン温度が 100℃でチップ温度が 150℃

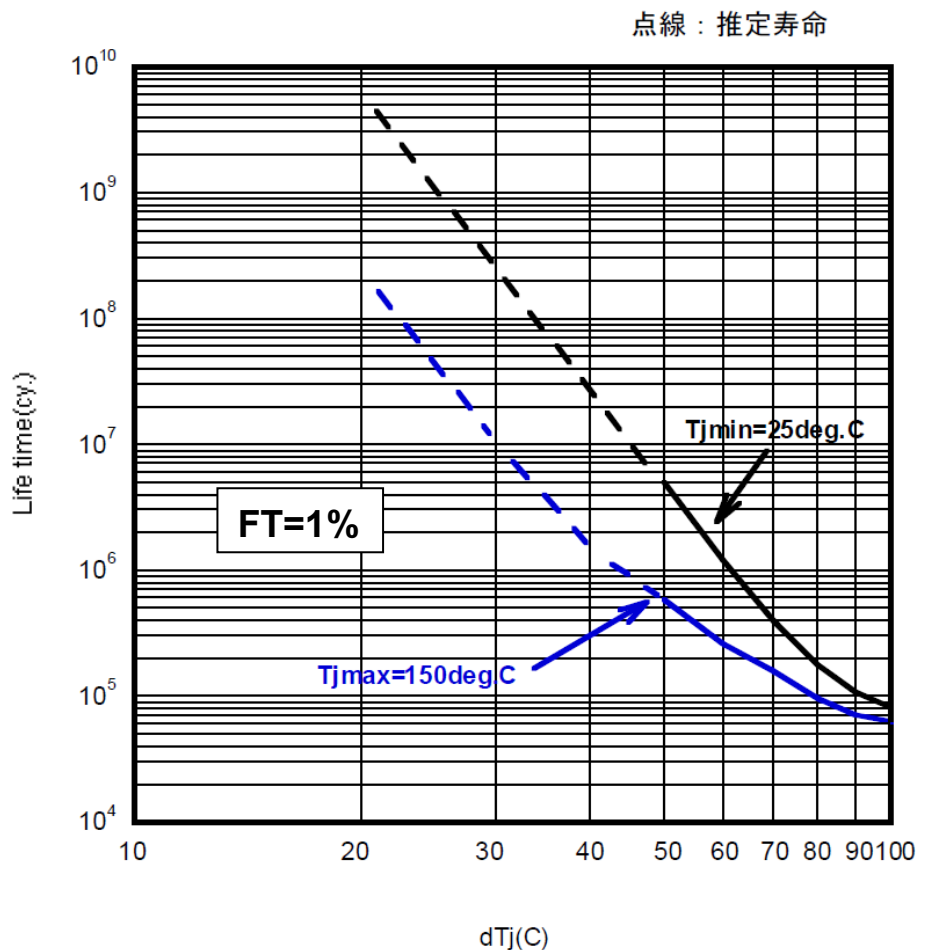



図 11-5　ΔTj パワーサイクル耐量カーブの例

(F(t)=1%。チップ並列使用品を除く。点線は推定寿命。)

に達する条件となります。このように同一のΔTj でも冷却フィン温度およびチップ到達温度が高いほど、その寿命は短くなります。

実際の装置における寿命設計は、使用される装置の運転条件でのΔTj を確認し、ΔTj パワーサイクル耐量カーブから求められるパワーサイクル寿命が要求される製品寿命回数より充分長いことを確認して設計してください。

例えば図 11-6 に示したようなモータの加速や減速、起動や停止が頻繁に起こる装置では、最大接合温度 Tj とフィン温度 Tf の差をΔTj として（図 11-2 参照)、ΔTj パワーサイクル寿命を求めてください、そしてその寿命が目標設計製品寿命より充分長いことを確認してください。

このとき、このような運転条件での寿命設計は定常運転時のΔTj から求めないように注意してください。これは加速や減速、起動や停止時には定常運転時よりも大きな温度変化が生じ、その温度変化により寿命が決まるためです。

また、0.5Hz などの低速運転をするドライブシステムにおいても温度変化が大きくなるので、このときのΔTj に充分注意して製品寿命を設計してください。

装置の運転 1 周期内に複数の加減速運転や低速運転温度がある場合には、後述の「1 周期に対して複数の温度上昇がある場合のパワーサイクル寿命計算」に記載の計算方法にしたがってパワーサイクル寿命を計算し、寿命設計をしてください。

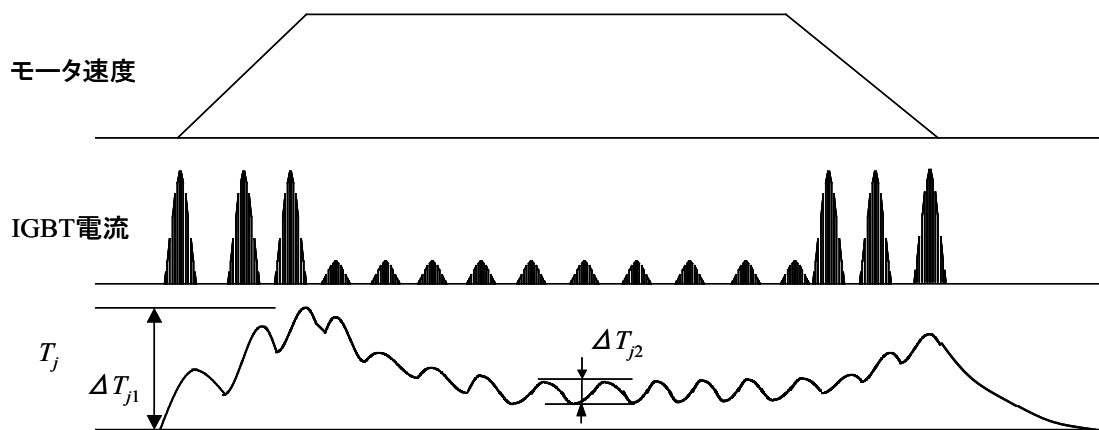



図 11-6　実際のインバータにおける動作（例）

3.2　ΔTc パワーサイクル（ΔTc-P/C）耐量カーブ

図 11-7 に弊社で行っているΔTc パワーサイクル（ΔTc-P/C）の通電パターンを示します。図 11-8 に 6in1 モジュールに対するΔTc パワーサイクル試験時の等価回路図を示します。ΔTc パワーサイクル試験時には、すべての相（6in1 モジュールの場合には 6 相、2in1 モジュールの場合では 2 相）を通電させケース（主に銅ベース）全体の温度を上下させます。このとき接合温度 Tj とケース温度 Tc の温度差が小さくなるように、ケース温度 Tc を比較的長い時間の周期で上昇、下降させる点がΔTj パワーサイクル試験時の試験条件と異なります。このような温度変化が生じる場合には、ベースと絶縁基板 DCB 間に大きな応力ひずみが支配的になることから、そのパワーサイクルは主に絶縁基板 DCB 下はんだ接合部の寿命を示します。

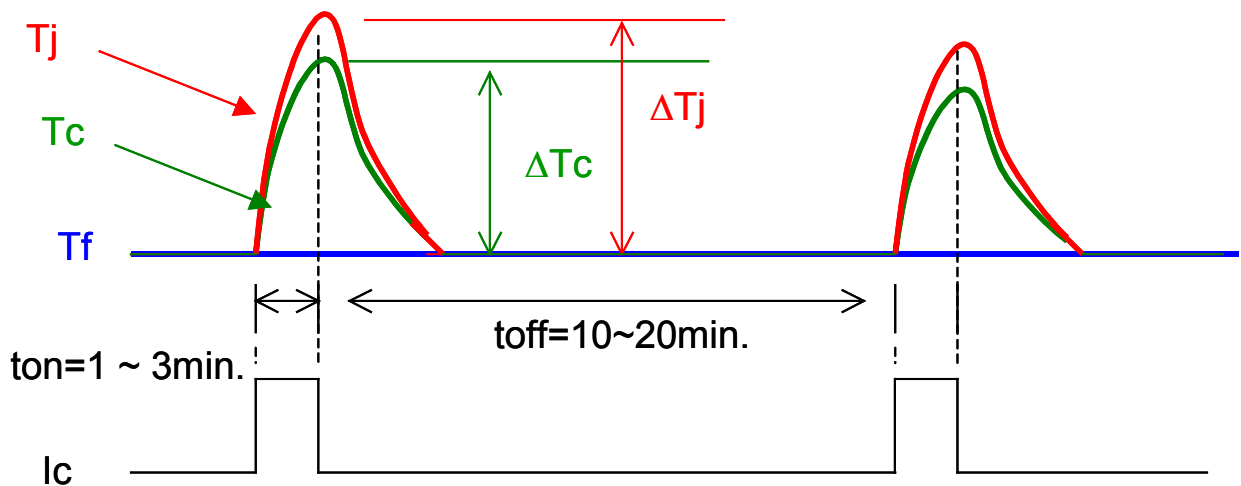



図 11-7　ΔTc パワーサイクルの通電パターン

ΔTc パワーサイクルの破壊モードは次のように説明することができます。

ケース温度 Tc を上昇、下降させた場合、絶縁基板 DCB とベースの熱膨張係数差によって、その間の半田接合部に最も大きな応力ひずみが生じます。この温度変化が繰り返されると応力ひずみにより半田接合部に亀裂を発生させます。この亀裂が進行しシリコンチップが配置された絶縁基板 DCB の下まで進展すると、シリコンチップの放熱が悪化する（熱抵抗 Rth が上昇する）ためチップ接合温度 Tj が上昇します。その結果、最終的にはチップ接合温度 Tj が Tjmax を越えて、熱破壊に至る可能性があります。

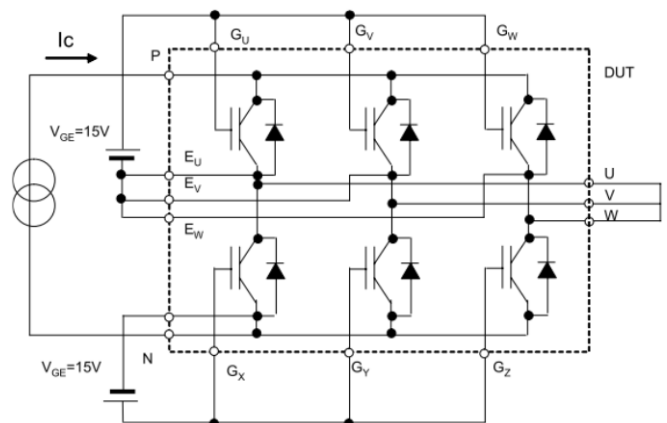



図 11-8　ΔTc パワーサイクル試験の等価回路

富士電機株式会社

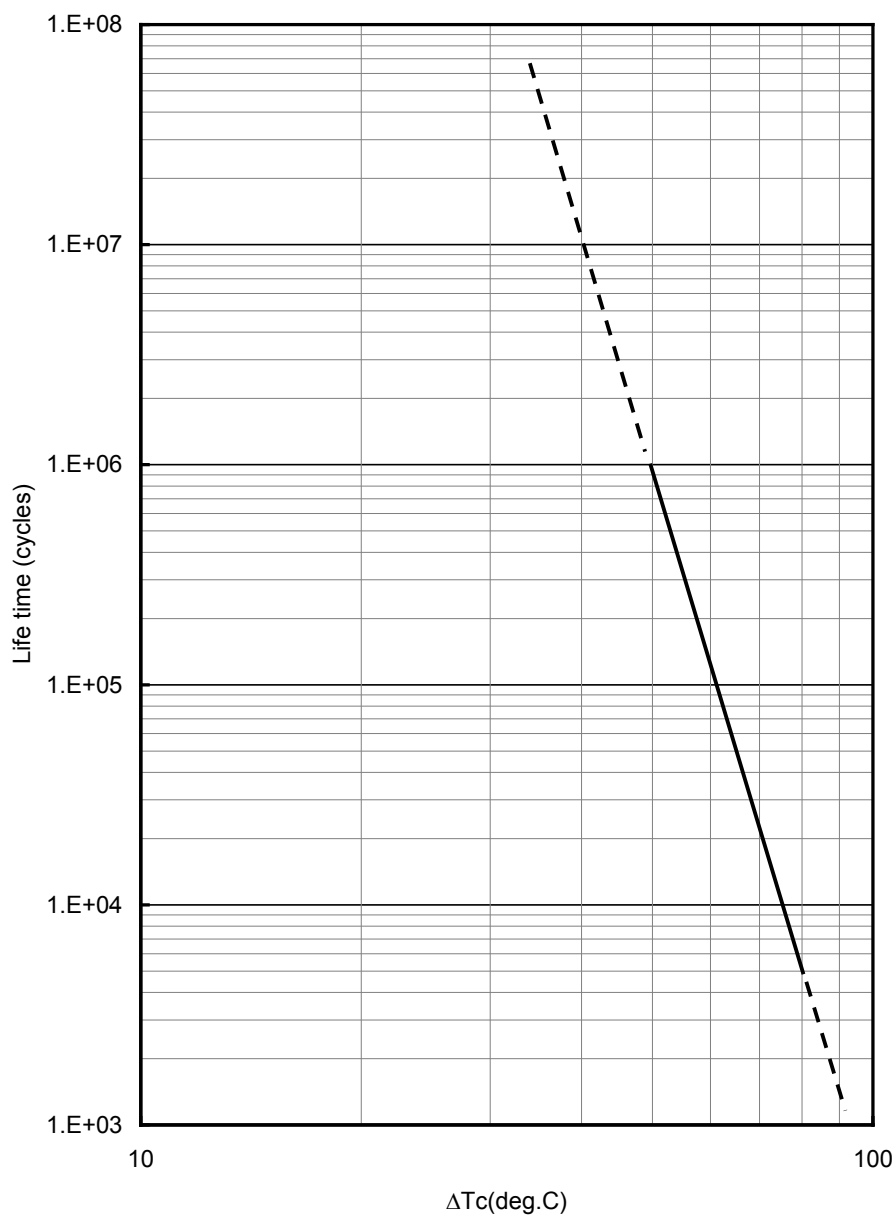
図 11-9 に IGBT モジュールでのΔTc パワーサイクルカーブを示します。接合部温度とケース温度の差が小さく、ケース温度の上昇、下降が頻繁に起こる場合には、ΔTc パワーサイクルカーブから求められる運転回数が要求される目標設計製品寿命より充分長いことを確認して設計してください。

*1). 故障判定基準は、熱抵抗が初期値の 1.2 倍以上になった時点。
*2). 放熱ﾌｨﾝ,ﾓｼﾞｭｰﾙ取り付け方法は、弊社試験基準による。
*3). 寿命曲線中の耐量ﾃﾞｰﾀは、ﾜｲﾌﾞﾙ解析で故障率 20%時のﾃﾞｰﾀを示す。
*4). 寿命曲線中の耐量ﾃﾞｰﾀは、複数型式の結果を示す。
*5). 破線は、推定寿命を示す。

図 11-9　ΔTc パワーサイクル耐量の例
（DCB 基板：Al_2O_3 / DCB 下ハンダ：Sn 系鉛フリーハンダ）

3.3　装置の運転 1 周期に対して複数の温度上昇がある場合のパワーサイクル寿命計算

IGBT モジュールのパワーサイクル寿命は、パワーサイクル中の温度上昇幅（とその最大温度）に依存します。したがってインバータの運転 1 周期に対して IGBT モジュールの温度上昇のピークが 1 回の場合には、パワーサイクル寿命曲線から算出される回数が IGBT モジュールの寿命回数となります。

しかしながら、インバータの運転 1 周期に対して IGBT モジュールの温度上昇ピークが複数回ある場合には、複数回の温度上昇の影響を受けるため、そのパワーサイクル寿命回数は短くなります。

以下では、複数の異なる温度上昇ピークがある場合におけるパワーサイクル寿命回数の計算方法について示します。

インバータの運転 1 周期に対して n 回の温度上昇がある場合、それらの k 回目(k=1, 2, 3, …., n)の温度上昇に対するパワーサイクル寿命回数を PC(k)とすると合成パワーサイクル寿命回数は下記の式で表わすことができます。

$$PC = 1/\left(\sum_{k=1}^{n}\frac{1}{PC(k)}\right)$$

例として n=4、各温度上昇ピークに対応するパワーサイクル数が 3.8×10^6、1.2×10^6、7.6×10^5、4.6×10^5 の場合、

$$PC = 1/\left(\frac{1}{3.8\,\mathrm{x}10^6}+\frac{1}{1.2\,\mathrm{x}10^6}+\frac{1}{7.6\,\mathrm{x}10^5}+\frac{1}{4.6\,\mathrm{x}10^5}\right) = 2.2\,\mathrm{x}10^5$$

と計算されます。

それゆえこの様に計算されるパワーサイクル寿命回数と運転モード 1 周期（時間）の積からパワーサイクル寿命時間を求めることができます。

例えば上記の運転モード 1 周期が 1800sec (30min) とした場合

$2.2\mathrm{x}10^5$ x 1800 / (60 x 60 x 24 x 365) = 12.55 ≒12 年 6 ヶ月

と寿命時間が計算されることになります。

ご 注 意

1. このカタログの内容（製品の仕様、特性、データ、材料、構造など）は 2015 年 3 月現在のものです。
この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。このカタログに記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。

2. 本カタログに記載してある応用例は、富士電機の半導体製品を使用した代表的な応用例を説明するものであり、本カタログによって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。

3. 富士電機（株）は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はある確率で故障する可能性があります。富士電機の半導体製品の故障が、結果として人身事故，火災等による財産に対する損害や、社会的な損害を起こさぬように冗長設計、延焼防止設計、誤動作防止設計など安全確保のための手段を講じてください。

4. 本カタログに記載している製品は、普通の信頼度が要求される下記のような電子機器や電気機器に使用されることを意図して造られています。
・コンピュータ　・OA 機器　・通信機器（端末）　・計測機器　・工作機械
・オーディオビジュアル機器　・家庭用電気製品　・パーソナル機器　・産業用ロボット　など

5. 本カタログに記載の製品を、下記のような特に高い信頼度を持つ必要がある機器に使用をご予定のお客様は、事前に富士電機（株）へ必ず連絡の上、了解を得てください。このカタログの製品をこれらの機器に使用するには、そこに組み込まれた富士電機の半導体製品が故障しても、機器が誤動作しないように、バックアップ・システムなど、安全維持のための適切な手段を講じることが必要です。
・輸送機器（車載、船用など）　・幹線用通信機器　・交通信号機器
・ガス漏れ検知及び遮断機　・防災／防犯装置　・安全確保のための各種装置　・医療機器

6. 極めて高い信頼性を要求される下記のような機器及び戦略物資に該当する機器には、本カタログに記載の製品を使用しないでください。
・宇宙機器　・航空機搭載用機器　・原子力制御機器　・海底中継機器

7. 本カタログの一部または全部の転載複製については、文書による当社の承諾が必要です。

8. このカタログの内容にご不明の点がありましたら、製品を使用する前に富士電機（株）または、その販売店へ質問してください。
本注意書きの指示に従わないために生じたいかなる損害も富士電機（株）とその販売店は責任を負うものではありません。